

Graphical symbols for electrical power, telecommunications and electronics diagrams

Part 12. Guide for binary logic elements

Symboles graphiques pour schémas
d'électrotechnique, de télécommunications et
d'électronique
Partie 12. Opérateurs logiques binaires

Schaltzeichen für Diagramme in der
Elektrotechnik, Nachrichtentechnik und
Elektronik
Teil 12. Binäre Elemente

Committees responsible for this British Standard

The preparation of this British Standard was entrusted by the General Electrotechnical Standards Policy Committee (GEL/-) to Technical Committee GEL/4, upon which the following bodies were represented:

EEA (the Association of Electronics, Telecommunications and Business Equipment Industries)
Electricity Supply Industry in United Kingdom
Engineering Equipment and Materials Users' Association
GAMBICA (BEAMA Ltd.)
Institution of Electrical Engineers
Society of British Aerospace Companies Limited
Transmission and Distribution Association (BEAMA Ltd.)
United Kingdom Atomic Energy Authority
BEAMA Ltd.
British Railways Board
British Telecommunications plc

This British Standard, having been prepared under the direction of the General Electrotechnical Standards Policy Committee, was published under the authority of the Standards Board and comes into effect on 30 August 1991

© BSI 1991

The following BSI references relate to the work on this standard:
Committee reference GEL/4
Draft announced in *BSI News* May 1991

ISBN 0 580 20033 7

Amendments issued since publication

Amd. No.	Date	Text affected

Amendment No. 1
published and effective from 15 February 1993
to BS 3939 : Part 12 : 1991

**Graphical symbols for electrical power,
telecommunications and electronics diagrams**
Part 12. Guide for binary logic elements

AMD 7432
Amendment No. 1
to IEC 617-12 : 1991

NOTE. This amendment implements Amendment No. 1
published in June 1992 to IEC Publication 617-12.
Consequent amendments to the national foreword have also
been made.

Revised text

AMD 7432
February 1993

National foreword

In paragraph 1, line 6, after the title of IEC 617-12, insert

‘, as amended by Amendment No. 1 published in June 1992’.

AMD 7432

Article 24.2 Utilisation du symbole de groupement numérique

Ajouter à la fin du texte et avant l'illustration, ce qui suit:

' Afin de réduire l'espace nécessaire pour indiquer les nombres qui sont des puissances de 2 et comportent plus de 3 chiffres, m1 et m2 peuvent être remplacés par un nombre de 1 à 3 chiffres – ce nombre étant une puissance de 2 – suivi, selon le cas, de la lettre k indiquant un facteur de multiplication égal à 1 024 ou de la lettre M indiquant un facteur de multiplication égal à 1 048 576. Par exemple, 1 024 peut être remplacé par 1k, 65 536 par 64k et 1 048 576 par 1M.'

AMD 7432

Section 50 – Mémoires

No. 12-50-01

Modifier, dans la troisième colonne, la dernière phrase de la note comme suit:

Section 50 – Memories

No. 12-50-01

In column 4, delete the final sentence of the note and substitute as follows.

Clause 24.2 Use of bit grouping to produce affecting Inputs

In line 10, after 'coder', insert the following.

' To reduce the space required for showing numbers that are powers of 2 and have more than 3 digits, m1 and m2 may be replaced by a 1-to-3-digit number that is a power of 2 followed by k indicating a multiplication factor of 1 024 or by M indicating a multiplication factor of 1 048 576, whichever applies. For example, 1 024 may be replaced by 1k, 65 536 by 64k, and 1 048 576 by 1M.'

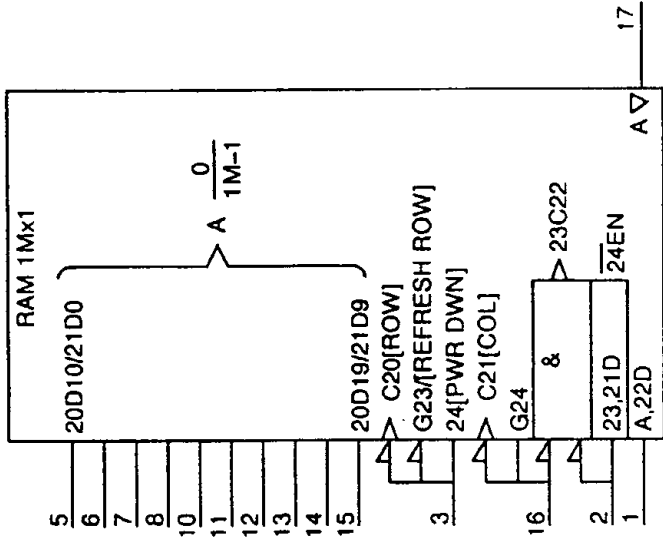
No.	Symbole	Symbol	Légende	Description
12-50-01			NOTE - Dans une telle indication 1k représente 1 024 et 1M représente 1 048 576, c'est-à-dire que k et M peuvent être utilisés comme multiplicateurs.	NOTE - In such indications 1k stands for 1 024 and 1M stands for 1 048 576, i.e., k and M may be used as multiplication factors.

Section 51 – Exemples de Mémoires

Section 51 – Examples of Memories

Ajouter le nouveau numéro suivant:

After No. 12-51-10, insert the following new entry.

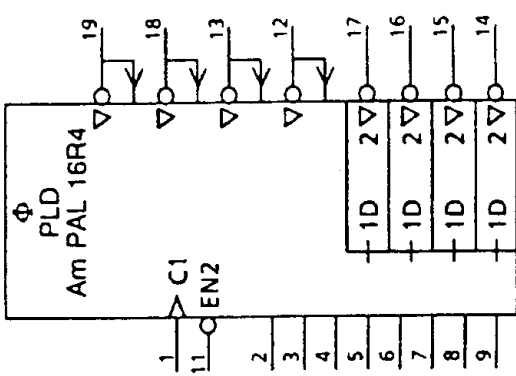
No.	Symbole	Symbol	Légende	Description
12-51-11		Mémoire à accès aléatoire de 1 048 576 mots de 1 bit (modèle d'antériorité: Advanced Micro Devices TMS 4C1024) NOTE - La représentation simplifiée des rangs d'adresses stipulée dans la section 24.2.1 est utilisée.	Random-access memory, dynamic, 1 048 576 x 1 bit (e.g. Advanced Micro Devices TMS 4C1024) NOTE - Use has been made of the simplified representation of the range of addresses as stated in clause 24.2.1.	

Section 56 – Exemples d'opérateurs de fonctions complexes

Section 56 – Examples of complex-function elements

Ajouter le nouveau numéro suivant:

After No. 12-56-12, insert the following new entry.

No.	Symbole	Symbol	Légende	Description
12-56-13		Boîtier de logique programmable (modèle d'antériorité: Advanced Micro Devices Am PAL 16R4) Il y a 16 entrées de réseau, 8 d'entre elles sont des entrées unidirectionnelles accessibles directement, 4 d'entre elles sont connectées à des entrées/sorties bidirectionnelles et 4 sont des liaisons internes pour les bascules. Ces 4 dernières lignes ne sont pas représentées à l'extérieur du symbole. NOTES 1 Etant donné qu'aucun marquage autre que l'identification des accès n'apparaît sur la fiche du fabricant relative aux données du circuit, aucun nom d'accès n'est figuré, à l'exception de ceux rendus nécessaires par l'emploi de la notation de dépendance. 2 Le symbole représente le boîtier non programmé. S'il y a lieu d'utiliser le symbole pour représenter le boîtier après programmation, les marquages et/ou les indications fonctionnelles peuvent être modifiés pour correspondre à la documentation associée du boîtier programmé.	Programmable logic device (PLD) (e.g. Advanced Micro Devices Am PAL 16R4) There are 16 array inputs. Eight of them are directly accessible unidirectional inputs, four of them are connected to bidirectional input/outputs, and four are internal feedbacks from the latches. The latter four are not shown in this symbol. NOTES 1 Since no labels other than pin numbers appear on the circuit data sheet of the manufacturer, no terminal names are shown besides the ones required by the use of dependency notation. 2 The symbol shows the unprogrammed device. If the symbol is to be used to show the device after programming, the labels and/or the functional indication may be changed to correspond to the supporting documentation for the programmed device.	

Amendment No. 2
published and effective from 15 April 1995
to BS 3939 : Part 12 : 1991

Graphical symbols for electrical power, telecommunications
and electronics diagrams
Part 12. Guide for binary logic elements

NOTE. This amendment implements Amendment No. 2 published in August 1994 to IEC Publication 617-12 : 1991. Consequent amendments to the national foreword have also been made.

Revised text

National foreword (as amended by amendment No. 1)

In paragraph 1, line 6, after 'in June 1992' insert 'and Amendment No. 2 published in August 1994'.

AMD 8485/April 1995

Text of IEC 617-12 (as amended by amendment No. 1)

Amend the text of IEC 617-12 in accordance with the details given on the attached pages.

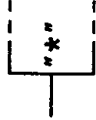
AMD 8485/April 1995

Section 9 — Symboles Intérieurs aux cadres

Section 9 — Symbols Inside the outline

Ajouter le nouveau symbole suivant :

Add the following new symbol:

No.	Symbole Symbol	Légende	Description
12-09-51		Connexion obligatoire (figurée sur une entrée) Cette représentation peut servir à identifier une entrée ou une sortie à connecter à une ou plusieurs entrées ou sorties dans le même opérateur afin que cet opérateur fonctionne comme indiqué par ailleurs par le symbole. L'astérisque doit être remplacé par un repère autre que 0 ou 1. Chaque accès qui est à connecter (à l'extérieur) à l'opérateur en question doit avoir le même repère de connexion obligatoire. Un accès à connexion obligatoire ne doit pas être concerné par la notation de dépendance. Toutefois, il est permis qu'il ait d'autres fonctions concernées par la notation de dépendance. Comme exemple d'application, voir les symboles 12-49-17 et 12-40-04.	Required connection (shown at an input) This symbol identifies an input or output that must be connected to one or more other inputs or outputs in the same element for the element to perform as otherwise indicated by the symbol. The asterisk shall be replaced by a label other than 0 or 1. Each input and output that is to be connected (outside the element) to this one shall have an identical required-connection label. A required connection shall not be affected by dependency notation. However, the input or output may have other functions that are affected by dependency notation. For examples of use, see symbols 12-49-17 and 12-40-04.

Section 21 — Dépendance de MODE (dépendance M)

Changer la description des symboles 12-21-01 et 12-21-02 comme suit :

Si un accès Mm est à l'état interne 1, les entrées qu'il influence ont l'effet normalement prévu sur la fonction de l'opérateur, et les sorties qu'il influence ont l'état logique interne ou la valeur du signal analogique normalement définis. De la sorte les accès influencés sont validés.

Si cet accès est à l'état interne 0, les accès qu'il influence sont affectés comme suit :

- Toute entrée affectée par cet accès Mm est sans effet sur le fonctionnement de l'élément.
- Si une entrée influencée a plusieurs marquages séparés par des barres inclinées, tout ensemble contenant le numéro d'identification de l'accès Mm est sans effet et doit être ignoré. Cela symbolise l'invalidation de quelques fonctions d'une entrée multifonction.
- Pour chaque sortie influencée par ce Mm, tout ensemble contenant le numéro d'identification de l'accès Mm n'a pas d'influence et doit être ignoré.
- Si une sortie a plusieurs sections de marquages séparés par des barres inclinées (voir section 25), toute section contenant le numéro identifiant l'accès Mm doit être ignorée. Cela représente la sélection ou l'invalidation de quelques fonctions des sorties multifonctionnelles, ou la modification de quelques caractéristiques ou des notations de dépendance de la sortie.

Les notes du tableau 1 et des symboles 12-14-01 et 12-14-02 sont applicables.

Section 21 — MODE dependency (M-dependency)

Change the description of symbols 12-21-01 and 12-21-02 to the following:

If an Mm-input [Mm-output] stands at its internal 1-state, any input affected by this Mm-input [Mm-output] has its normally defined effect on the function of the element, and any output affected by this Mm-input [Mm-output] stands at its normally defined internal logic state or analogue signal value. That is, the inputs and outputs are enabled.

If an Mm-input [Mm-output] stands at its internal 0-state, its effect on inputs and outputs is as follows:

- Any input affected by this Mm-input [Mm-output] has no effect on the function of the element.
- If an affected input has several sets of labels separated by solidi, any set containing the identifying number of the Mm-input [Mm-output] has no effect and shall be ignored. This represents disabling some of the functions of a multifunction input.
- At each output affected by this Mm-input [Mm-output], any set of labels containing the identifying number of that Mm-input [Mm-output] has no effect and shall be ignored.
- If an output has several sets of labels separated by solidi (see Section 25), any set containing the identifying number of this Mm-input [Mm-output] shall be ignored. This represents disabling or selecting some of the functions of a multifunction output or modifying some of the characteristics or dependent relationships of the output.

The notes with table 1 and symbols 12-14-01 and 12-14-02 apply.

Section 29 — Exemples d'amplificateurs, émetteurs, récepteurs et commutateurs électroniques

Ajouter à la première phrase :

L'absence de ce symbole n'indique pas obligatoirement l'absence d'une amplification particulière.

Section 29 — Examples of buffers, drivers, receivers, and bidirectional switches

Add to the first sentence:

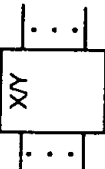
The absence of this symbol does not necessarily indicate the absence of special amplification.

Section 32 — Convertisseurs de code, codeurs

Changer la section comme suit :

Section 32 — Coders, code converters

Change the section to the following:

No.	Symbole	Symbol	Légende	Description
12-32-01			Codeur, symbole général Convertisseur de code, symbole général La relation entre les entrées et les sorties doit être indiquée - soit par l'utilisation d'indications sur les symboles distinctifs généraux ainsi que des marquages aux entrées et sorties, - soit par l'utilisation d'un tableau de références. X et Y peuvent être remplacés par des indications représentant respectivement l'information en entrée et l'information en sortie.	Coder, general symbol Code converter, general symbol The relationship between inputs and outputs shall be shown by - indications in the general qualifying symbol together with labels at the inputs and outputs, and/or by - a referenced table. X and Y may be replaced by appropriate indications of the code used to represent the information at the inputs and at the outputs respectively.

32.1 Relations entre entrées et sorties des codeurs

32.1.1 Indication concernant les codes d'entrée et de sortie du symbole distinctif général

Cette méthode de conversion de code repose sur la règle suivante :

Les états logiques internes des entrées déterminent, selon le code d'entrée, une valeur interne ou son équivalent. Cette valeur interne est reproduite par les états logiques internes des sorties, selon le code de sortie.

Les relations entre les états logiques internes des entrées et la valeur interne doivent être indiquées :

- soit en marquant des nombres aux entrées, auquel cas la valeur interne est la somme des nombres marqués aux entrées qui sont à l'état interne 1; ou :
- soit en remplaçant X par une indication appropriée du code d'entrée et en marquant aux entrées des caractères se rapportant à ce code.

Les relations entre la valeur interne et les états logiques internes des sorties doivent être indiquées :

- soit en marquant à chaque sortie la liste des nombres représentant les valeurs internes pour lesquelles cette sortie est dans l'état interne 1. Ces nombres doivent être séparés par des barres inclinées. Ce marquage peut aussi être appliqué lorsque Y est remplacé par une lettre indiquant un type de dépendance (voir aussi section 24). Lorsqu'une suite continue de valeurs internes produit l'état 1 d'une sortie, on peut marquer le premier et le dernier nombre de cette suite, séparés par trois points, par exemple : 4 ... 9 = 4/5/6/7/8/9; ou :
- soit en remplaçant Y par une indication appropriée du code de sortie et en marquant aux sorties des caractères se rapportant à ce code.

32.1 Relationships between Inputs and outputs of coders

32.1.1 Indication of input and output codes in the general qualifying symbol

This method of indicating code conversion is based on the following rule:

Depending on the input code, the internal logic states of the inputs determine an internal value (or its equivalent). This internal value is reproduced by the internal logic states of the outputs, depending on the output code.

The relationships between the internal logic states of the inputs and the internal value shall be indicated in one of the following ways:

- label the inputs with numbers, in which case the internal value equals the sum of the numbers associated with those inputs that stand at their internal 1-states; or:
- replace X by an appropriate designation of the input code and label the inputs with characters that refer to this code.

The relationships between the internal value and the internal logic states of the outputs shall be indicated in one of the following ways:

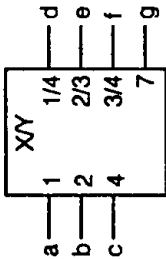
- label each output with a list of numbers representing the internal values that lead to the internal 1-state of that output. These numbers shall be separated by solidi. This method may also be applied when Y is replaced by a letter denoting a type of dependency (see also section 24). If a continuous range of internal values produces the internal 1-state of an output, this can be indicated by two numbers that are inclusively the beginning and the end of the range, with these two numbers separated by three dots, for example, 4 ... 9 = 4/5/6/7/8/9; or:
- replace Y by an appropriate indication of the output code and label the outputs with characters that refer to this code.

La sortie d est dans l'état interne 1 pour les combinaisons suivantes des états logiques internes des entrées a, b et c :

a = 1 b = 0 c = 0
a = 0 b = 0 c = 1

NOTE — Le symbole distinctif général BIN/6 peut aussi être utilisé à la place de XY. Voir 32.1.1.1 et 32.1.1.2.

Illustration



Output d stands at its internal 1-state for the following combinations of internal logic states at inputs a, b and c:

a = 1 b = 0 c = 0
a = 0 b = 0 c = 1

NOTE — Alternatively, the general qualifying symbol BIN/6 may be used instead of XY. See 32.1.1.1 and 32.1.1.2.

Si X ou Y est remplacé par une indication d'un code spécifique, d'autres règles s'appliquent.

Dans le texte suivant, les codes sont subdivisés en trois catégories :

- les codes d'addition,
- les codes d'indication directe,
- les codes d'identification.

32.1.1.1 Codes d'addition

Avec ces codes, tels que «X», une valeur numérique interne correspond à la somme du poids des entrées [sorties] qui se trouvent à l'état interne 1.

L'indication de la relation entre les états logiques internes des entrées [sorties] et la valeur interne doit être réalisée en remplaçant X [Y] du symbole distinctif par l'indication appropriée du code d'accès et en marquant aux accès les numéros indiquant leur poids individuel.

If X or Y is replaced by an indication of a specific code, further rules apply.

In the following text, the codes are subdivided into three categories :

- summing codes,
- direct-indication codes, and
- identification codes.

32.1.1.1 Summing Codes

With these codes, like "X", there is an internal numeric value that corresponds to the sum of the weights of the inputs [outputs] that stand at their internal 1-states.

The indication of the relationships between the internal logic states of the inputs [outputs] and the internal value shall be accomplished by replacing X [Y] of the qualifying symbol with an appropriate indication of the input [output] code and by labelling the inputs [outputs] with numbers indicating their individual weights.

Les codes d'addition sont définis de la manière suivante :

- BIN** **Code binaire**
Code dans lequel les poids individuels sont tous des puissances de 2. Le poids décimal ou les exposants décimaux des entrées [sorties] doivent être des puissances de 2.
- BCD** **Code décimal codé en binaire (8-4-2-1)**
Code dans lequel chaque chiffre est codé en binaire sur 4 bits de poids relatifs 8, 4, 2 et 1.

Exemple:

Nombre décimal	Code BCD
0	0000
1	0001
8	1000
9	1001
10	0001 0000
11	0001 0001
175	0001 0111 0101

Les accès doivent être marqués d'un poids décimal, par exemple 1, 2, 4, 8, 10, 20, etc.

NOTE — En entrée, le comportement de l'élément n'est pas spécifié par le symbole si la valeur interne produite par n'importe quel jeu de quatre entrées dépasse 9 ($\times 10^n$). En sortie, le comportement de l'élément n'est pas spécifié par le symbole si la valeur interne requiert plus de chiffres qu'il n'y en a à la sortie.

- X-3** **Code excès de 3**
Code BCD dans lequel la valeur interne de chacun des 4 accès est 3 ($\times 10^n$) inférieure à la somme de ces accès. Voir la note concernant le BCD.

The following summing codes are defined:

- BIN** **Binary code**
The number code in which the individual weights are all powers of 2. Inputs [outputs] shall be labelled either with decimal weights or with decimal exponents of the powers of 2.
- BCD** **8-4-2-1 Binary-coded decimal**
The number code in which each digit in the decimal representation of a number is encoded as a binary number in 4 bits with the relative weights of 8, 4, 2, and 1.

Example:

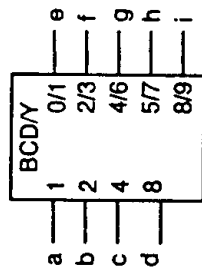
Decimal number	BCD code
0	0000
1	0001
8	1000
9	1001
10	0001 0000
11	0001 0001
175	0001 0111 0101

Inputs [outputs] shall be labelled with decimal weights, e.g., 1, 2, 4, 8, 10, 20, etc.

NOTE — For inputs, the behaviour of the element is unspecified by the symbol if the internal value produced by any set of four inputs exceeds 9 ($\times 10^n$). For outputs, the behaviour of the element is unspecified by the symbol if the internal value requires more digits than are provided at the outputs.

- X-3** **Excess-three code**
The BCD code in which the internal value of each 4 inputs [outputs] is 3 ($\times 10^n$) less than the sum of those inputs [outputs]. See note to BCD.

Illustration



La sortie i est dans l'état interne 1 pour les combinaisons suivantes des états logiques internes des entrées a, b, c et d:

a=0 b=0 c=0 d=1
a=1 b=0 c=0 d=1

NOTE — Le symbole distinctif général BCD/5 peut aussi être utilisé à la place de BCD/Y. Voir 32.1.1.2.

Pour les codes BCD non valides, c'est-à-dire ceux qui produiraient une valeur interne supérieure à 9, les états de sortie résultants ne sont pas spécifiés par ce symbole. Si le symbole distinctif général était BIN/Y, le symbole montrerait alors que toutes les sorties sont à l'état interne 0 pour les valeurs internes supérieures à 9.

Output i stands at its internal 1-state for the following combinations of internal logic states at inputs a, b, c, and d:

a=0 b=0 c=0 d=1
a=1 b=0 c=0 d=1

NOTE — Alternatively, the general qualifying symbol BCD/5 may be used instead of BCD/Y. See 32.1.1.2.

For invalid BCD codes, that is, those that would produce an internal value greater than 9, the resulting output states are not specified by this symbol. If the general qualifying symbol were BIN/Y, then the symbol would show that all outputs stand at the internal 0-state for internal values greater than 9.

2CMPL

Code du complément à deux

Code à n bits ($x_{n-1}, \dots, x_0$) représentant un nombre y de valeur $-2^{k+n-1} \leq y \leq 2^{k+n-1} - 2^k$. (Pour les entiers, $k=0$. Pour les fractions à virgule fixe, k est négatif.)

Les poids individuels de x_0 à x_{n-2} sont de puissances de 2 (2^k à 2^{k+n-2}). Le bit additionnel (x_{n-1}) indique -2^{k+n-1} . La relation entre les valeurs des bits individuels et y peut être exprimée par :

$$y = -2^{k+n-1} x_{n-1} + \sum 2^{k+i} x_i$$

Un nombre négatif [positif] est représenté par 2^k plus le complément (complément logique) du nombre positif [négatif] correspondant.

2CMPL

Twos complement code

The n-bit number code ($x_{n-1}, \dots, x_0$) representing a number y in the range $-2^{k+n-1} \leq y \leq 2^{k+n-1} - 2^k$. (For integers, $k=0$. For fixed-point fractions, k is negative.)

The individual weights of x_0 through x_{n-2} are powers of 2 (2^k through 2^{k+n-2}). The additional bit (x_{n-1}) indicates -2^{k+n-1} . The relationship between the values of the individual bits and y can be expressed by:

$$y = -2^{k+n-1} x_{n-1} + \sum 2^{k+i} x_i$$

A negative [positive] number is represented by 2^k plus the ones-complement (logic complement) of the corresponding positive [negative] number.

Exemple :

Nombre décimal	Complément à deux de 4 bits
7	0111
2	0010
1	0001
0	0000
-1	1111
-2	1110
-7	1001
-8	1000

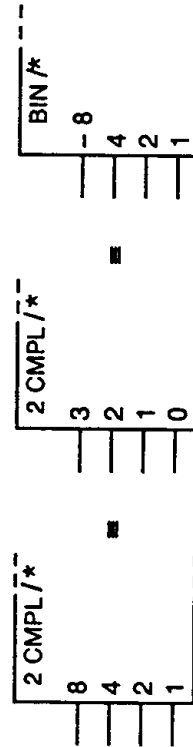
Exemple:

Decimal number	4-bit two's-complement
7	0111
2	0010
1	0001
0	0000
-1	1111
-2	1110
-7	1001
-8	1000

Aux accès doit être affecté soit le poids décimal positif soit l'exposant d'une puissance de 2 comportant le bit (signé) de poids le plus fort.

Inputs [outputs] shall be labelled either with positive decimal weights or with exponents of the powers of 2 including the highest order (sign) bit.

Illustration



32.1.1.2 Codes d'indication directe

Avec ces codes, tels que «Y», la relation entre la valeur interne et l'état logique interne de chaque accès doit être indiquée en remplaçant X[Y] du symbole distinctif par une indication appropriée du code d'accès et en marquant chaque entrée par un nombre indiquant la valeur interne produite, ou en marquant chaque sortie par une liste de nombres indiquant les valeurs internes qui mènent à l'état interne 1 de la sortie. Ces nombres doivent être séparés par des barres inclinées.

32.1.1.2 Direct-indication codes

With these codes, like «Y», the relationship between the internal numeric value and the internal logic state of each input [output] shall be indicated by replacing X [Y] of the qualifying symbol with an appropriate indication of the input [output] code and by labelling each input with a number indicating the internal value produced, or by labelling each output with a list of numbers indicating those internal values that lead to the internal 1-state of that output. These numbers shall be separated by solidi.

Si une suite continue de valeurs internes produit l'état interne 1 d'une sortie, ou peut marquer le premier et le dernier nombre de cette suite, séparés par trois points, par exemple :
4 ... 9 = 4/5/6/7/8/9.

Les codes sont définis de la manière suivante :

- m Code général à m états (m doit être remplacé par un nombre)
- Code dans lequel m combinaisons d'états logiques internes sont définies pour les entrées ou éventuellement pour les sorties.

HPRI Code d'accès de priorité la plus élevée
Code d'accès dans lequel l'entrée de poids le plus élevé a la priorité si plus d'une entrée est à l'état interne 1. Si aucune entrée n'est à l'état interne 1, la valeur interne est zéro.

DEC Code décimal
Code comportant 10 accès de poids 0 à 9.

NOTE — Si l'accès de poids zéro est omis, la valeur interne du zéro correspond à tous les accès qui sont à l'état interne 0.

OCT Code octal
Code comportant 8 accès de poids 0 à 7. Voir la note concernant le DEC.

HEX Code hexadécimal
Code comportant 16 accès de poids 0 à 15. Voir la note sur le DEC.

If a continuous range of internal values produces the internal 1-state of an output, this may be indicated by two numbers that are inclusively the beginning and the end of the range, with these two numbers separated by three dots, for example:
4 ... 9 = 4/5/6/7/8/9.

The following codes are defined:

- m General code with m states (m shall be replaced by a number)
A code in which m combinations of internal logic states are defined for inputs or possibly for outputs.

HPRI Highest-priority input code
An input code in which the input with the highest weight takes priority if more than one input stands at its internal 1-state. If no input stands at its internal 1-state, the internal value is zero.

DEC Decimal code
The code in which 10 inputs [outputs] exist and have the weights 0 through 9.

NOTE — If the input [output] with the weight of zero is omitted, the internal value of zero corresponds to all inputs [outputs] standing at their internal 0-states.

OCT Octal code
The code in which 8 inputs [outputs] exist and have the weights 0 through 7. See note to DEC.

HEX Hexadecimal code
The code in which 16 inputs [outputs] exist and have the weights 0 through 15. See note to DEC.

Si ces codes, à l'exception du HPRI, sont utilisés en entrée et que plus d'une entrée est à l'état interne 1, le comportement de l'élément n'est pas spécifié par le symbole.

Except for HPRI, if these codes are used for inputs and more than one input stands at its internal 1-state, the behaviour of the element is not specified by the symbol.

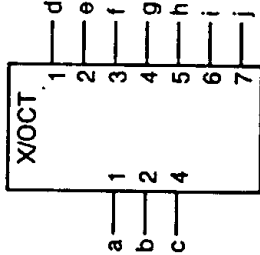
Illustrations

La sortie h est dans l'état interne 1 pour la combinaison suivante des états logiques internes des entrées a, b et c :
a = 1 b = 0 c = 1

Output h stands at its internal 1-state for the following combination of internal logic states at inputs a, b, and c:
a = 1 b = 0 c = 1

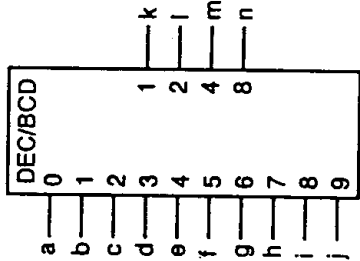
NOTE — Le symbole distinctif général BIN/OCT peut aussi être utilisé à la place de X/OCT.

NOTE — Alternatively, the general qualifying symbol BIN/OCT may be used instead of X/OCT.



Si l'entrée j est dans l'état interne 1, les sorties k et n sont dans l'état interne 1.

If input j stands at its internal 1-state, outputs k and n stand at their internal 1-states.



32.1.1.3 Codes d'identification

Avec ces codes, il n'y a pas de valeur numérique interne. Par contre, chaque modèle d'accès identifie un symbole (par exemple la lettre «E») ou un autre objet selon un système de codage précisé. L'équivalent de la valeur numérique interne est le symbole ou l'objet identifié par le modèle d'accès. Voici des exemples de codes: ISO Latin-1, ASCII, EBCDIC et 7-Segments. La relation entre le symbole ou l'objet interne et l'état de logique interne de chaque accès doit être indiquée en remplaçant X [Y] du symbole distinctif par une indication appropriée du code d'accès et en marquant chaque accès d'une indication appropriée sur sa position de bit dans le cadre de ce code.

Si un code identifiant un symbole est utilisé dans un codeur avec un code associé aux valeurs numériques internes, la conversion vers ou à partir de ces valeurs numériques internes est basée sur la représentation décimale symbolique de ces nombres ou valeurs internes. S'il n'y a pas de représentation symbolique pour une valeur dans le code, le comportement de l'élément pour cette valeur n'est pas spécifié par son symbole.

32.1.1.3 Identification codes

With these codes there is no internal numeric value. Instead, each input [output] pattern identifies a symbol (e.g. the letter "E") or other object according to a named coding scheme. The equivalent of the internal numeric value is the symbol or object identified by the input [output] pattern. Examples of these codes are ISO Latin-1, ASCII, EBCDIC, and 7-segment. The relationship between the internal symbol or object and the internal logic state of each input [output] shall be indicated by replacing X [Y] of the qualifying symbol with an appropriate indication of the input [output] code and by labelling each input [output] with an appropriate indication of its bit position within the code.

If a code identifying a symbol is used in a coder together with a code that is associated with internal numeric values, the conversion to or from these codes is based on the symbolic decimal representation of those internal numeric values. If there is no symbolic representation for a value in the code, the behaviour of the element for that value is unspecified by the symbol for the element.

Illustration

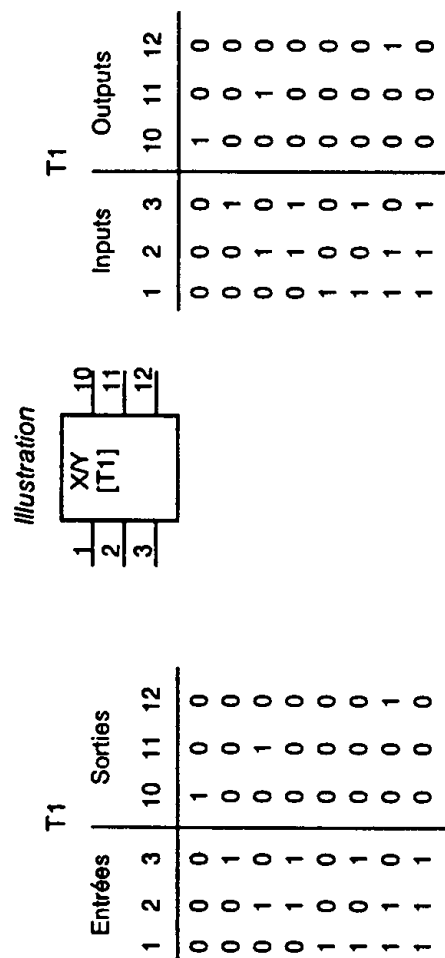
ASCII/EBCDIC	
a	1
b	2
c	4
d	8
e	16
f	32
g	64
h	1
i	2
j	4
k	8
l	16
m	32
n	64
o	128

32.1.2 Emploi des tableaux de codage

Au lieu des codes et des marquages définis précédemment, on peut aussi utiliser le symbole distinctif général XY (ou un autre symbole distinctif, plus approprié), accompagné d'une référence appropriée au tableau (voir modèle d'antériorité: symbole 12-33-09) dans lequel la relation entre les entrées et les sorties est indiquée. La correspondance entre les entrées [sorties] et les colonnes du tableau peut être donnée de la façon qui conviendra, par exemple en utilisant des désignations de connexion. Dans ce cas, on doit éviter tout marquage interne qui pourrait prêter à confusion avec un marquage relevant de l'une des autres méthodes.

32.1.2 Use of coding tables

As an alternative to the use of the previously defined codes and labeling, the general qualifying symbol XY (or another, more appropriate, qualifying symbol) may be used together with an appropriate reference to a table (e.g., as in symbol 12-33-09) in which the relationship between the inputs [outputs] and the columns in the correspondence between inputs [outputs] and the columns in the table may be given in any convenient way, for example by using terminal designations. In this case, any internal labeling that might be confused with that arising in one of the other methods shall be avoided.



32.2 Remplacement de X et de Y par d'autres Indications que les Indications du code d'entrée ou de sortie

32.2.1 Le nombre interne d'un codeur peut aussi être produit par d'autres moyens, par exemple un compteur (le contenu est le nombre interne), un commutateur multi-directionnel (la position produit le nombre interne), etc. Dans ces cas, X doit être remplacé par une indication appropriée du moyen intéressé.

32.2.2 Le nombre interne d'un codeur peut aussi être reproduit par un afficheur, ou peut représenter une valeur destinée à devenir le contenu d'un opérateur ou un nombre sur lequel une opération mathématique est effectuée. Dans ces cas, Y doit être remplacé par le symbole distinctif de la fonction concernée.

32.2 Remplacement of X and Y by Indications other than designations of the Input code or the output code

32.2.1 The internal value of a coder may also be produced by other means, e.g., by a counter whose content is the internal value, by a multi-position switch whose position produces the internal value, etc. In such cases, the X shall be replaced by an appropriate indication of the means involved.

32.2.2 The internal value of a coder may also be represented by a visual display or be regarded as a value to become the content of an element or as a value on which a mathematical operation is performed. In such cases, the Y shall be replaced by the general qualifying symbol of the function involved.

Page 122
Section 33 — Exemples de transcodeurs
Changer le symbole 12-33-01 comme suit :

No.	Symbole	Symbol	Légende	Description		
12-33-01	15 14 13 12 1 2 4 8 X/Y [GRAY/DEC] 1 2 3 4 5 6 7 9 10 11 [0]2 [1]6 [2]7 [3]5 [4]4 [5]12 [6]13 [7]15 [8]14 [9]10 <tr><td colspan="3">Convertisseur de code Gray en code décimal (modèle d'antériorité : SN 7444)</td><td> NOTE — Du fait qu'il n'est pas possible de marquer les entrées de poids correspondant au code Gray, le symbole général de convertisseur de code figure conformément à la première solution des deuxième et troisième alinéas de 32.1.1. Des informations complémentaires ont été ajoutées afin d'indiquer une application particulière de ce moyen pour installer un code Gray particulier. </td><td> Code converter, Gray-to-decimal (e.g., SN 7444) NOTE — Because it is not possible to label the inputs with characters referring to the Gray code, the general symbol for a coder is shown here in accordance with the first alternative in each of the second and the third paragraphs of 32.1.1. Supplementary information has been added to indicate a particular application of this device to implement a particular Gray code. </td></tr>	Convertisseur de code Gray en code décimal (modèle d'antériorité : SN 7444)			NOTE — Du fait qu'il n'est pas possible de marquer les entrées de poids correspondant au code Gray, le symbole général de convertisseur de code figure conformément à la première solution des deuxième et troisième alinéas de 32.1.1. Des informations complémentaires ont été ajoutées afin d'indiquer une application particulière de ce moyen pour installer un code Gray particulier.	Code converter, Gray-to-decimal (e.g., SN 7444) NOTE — Because it is not possible to label the inputs with characters referring to the Gray code, the general symbol for a coder is shown here in accordance with the first alternative in each of the second and the third paragraphs of 32.1.1. Supplementary information has been added to indicate a particular application of this device to implement a particular Gray code.
Convertisseur de code Gray en code décimal (modèle d'antériorité : SN 7444)			NOTE — Du fait qu'il n'est pas possible de marquer les entrées de poids correspondant au code Gray, le symbole général de convertisseur de code figure conformément à la première solution des deuxième et troisième alinéas de 32.1.1. Des informations complémentaires ont été ajoutées afin d'indiquer une application particulière de ce moyen pour installer un code Gray particulier.	Code converter, Gray-to-decimal (e.g., SN 7444) NOTE — Because it is not possible to label the inputs with characters referring to the Gray code, the general symbol for a coder is shown here in accordance with the first alternative in each of the second and the third paragraphs of 32.1.1. Supplementary information has been added to indicate a particular application of this device to implement a particular Gray code.		

Page 122
Section 33 — Examples of code converters
Change symbol 12-33-01 to the following:

Ajouter les nouveaux symboles suivants :

Add the following new symbols:

No.	Symbole	Symbol	Légende	Description
12-33-01A			Convertisseur de code excès de 3 en code décimal (modèle d'antériorité : SN 7443)	Code converter, excess-3-to-decimal (e.g., SN 7443)
12-33-01B			Autre représentation	Alternative form

Section 40 — Opérateurs binaires à retard

Section 40 — Binary delay elements

Ajouter le nouveau symbole suivant :

Add the following new symbol:

No.	Symbole	Symbol	Légende	Description
12-40-04			Ligne à retard, 5 valeurs (modèle d'antériorité : représentation composite de BEL FUSE S423-0050-02, et Fil-Mag 77Z14A050) NOTE — Le symbole est la représentation composée de deux dispositifs ayant des fonctions identiques mais des assignations de broches différentes. Sur le circuit imprimé les différents «brochages» sont pris en compte grâce à une empreinte commune avec quelques accès reliés ensemble. A titre d'illustration, le symbole 12-09-51 est utilisé. Les désignations de broches figurées sont celles de l'empreinte commune.	Delay line, 5 taps (e.g., composite representation of BEL FUSE S423-0050-02, and Fil-Mag 77Z14A050) NOTE — This symbol is a composite representation of two devices that have identical functions but different terminal assignments. On the printed circuit board, the different "pinning" is accommodated by a common footprint with some pads connected together. To illustrate this, symbol 12-09-51 is used. The terminal designations shown are those of the common footprint.

Page 156

Page 156

Section 49 — Exemples de registres à décalage et de compteurs

Section 49 — Examples of shift registers and counters

Ajouter le nouveau symbole suivant :

Add the following new symbol:

No.	Symbole	Symbol	Légende	Description
12-49-17			Compteur modulo 10 (modèle d'antériorité : SN 7490) NOTE — Ce symbole illustre la façon dont un dispositif peut être représenté par le symbole qui convient à une application donnée. Pour montrer que le symbole n'est tenu que si une connexion externe est réalisée entre les broches 1 et 12, on utilise le symbole 12-09-51.	Counter, decade (e.g., SN 7490) NOTE — This symbol illustrates how a device may be represented by a symbol suited to the application. Symbol 12-09-51 is used here to indicate that the symbol is a valid representation only if an external connection is made between terminals 1 and 12.

Contents

	Page
Chapter I. General	
Section 1 Introduction	1
Section 2 General notes	2
Section 3 Explanation of terms	3
Chapter II. Symbol construction	
Section 4 Composition of the symbol	4
Section 5 Outlines	6
Section 6 Use and combination of outlines	7
Chapter III. Qualifying symbols associated with inputs outputs and other connections	
Section 7 Negation, logic polarity and dynamic input	16
Section 8 Internal connections	19
Section 9 Symbols inside the outline	21
Section 10 Non logic connections and signal-flow indicators	47
Chapter IV. Dependency notation	
Section 11 General explanation	50
Section 12 Convention	51
Section 13 Types of dependency	52
Section 14 AND dependency	56
Section 15 OR dependency	59
Section 16 NEGATE dependency	60
Section 17 INTERCONNECTION dependency	61
Section 17A TRANSMISSION dependency	63
Section 18 CONTROL dependency	66
Section 19 SET and RESET dependency	68
Section 20 ENABLE dependency	71
Section 21 MODE dependency	72
Section 22 Comparison of C-, EN- and M-effects on inputs	76
Section 23 ADDRESS dependency	76
Section 24 Special techniques used in dependency notation	82
Section 25 The ordering of labels associated with inputs and with outputs	85

	Page
Chapter V. Combinative and sequential elements	
Section 26 General notes	92
Section 27 Combinative elements	93
Section 28 Examples of combinative elements	97
Section 29 Examples of buffers, drivers, receivers, and bidirectional switches	102
Section 30 Elements with hysteresis	107
Section 31 Examples of elements with hysteresis	107
Section 32 Coders, code converters	108
Section 33 Examples of code converters	114
Section 34 Signal-level converters with or without electrical isolation	119
Section 35 Examples of signal-level converters	119
Section 36 Multiplexers and demultiplexers	120
Section 37 Examples of multiplexers and demultiplexers	122
Section 38 Arithmetic elements	125
Section 39 Examples of arithmetic elements	127
Section 40 Binary delay elements	133
Section 41 Bistable elements	134
Section 42 Examples of bistable elements	136
Section 43 Indication of special switching properties of bistable elements	140
Section 44 Monostable elements	141
Section 45 Examples of monostable elements	142
Section 46 Astable elements	143
Section 47 Examples of astable elements	145
Section 48 Shift registers and counters	146
Section 49 Examples of shift registers and counters	148
Section 50 Memories	157
Section 51 Examples of memories	160
Section 52 Display elements	166
Section 53 Examples of display elements	168
Chapter VI. Complex-function elements	
Section 54 General symbol and basic rules	172
Section 55 Bus indicators and data path representation	180
Section 56 Examples of complex-function elements	183
English alphabetical index	193
Index of devices for which symbols are shown	199

National foreword

This Part of BS 3939, prepared under the direction of the General Electrotechnical Standards Policy Committee, recommends graphical symbols, with definitions, for the representation of binary logic elements and functions, for use in electrical power, telecommunications and electronics diagrams. It is identical with the English text in IEC Publication 617-12 : 1991 'Graphical symbols for diagrams', Part 12 'Binary logic elements', published by the International Electrotechnical Commission (IEC).

This Part of BS 3939 supersedes the previous edition which is withdrawn in its entirety.

The title of the other Parts in the BS 3939 series are as follows:

- Part 1 General information, general index
- Part 2 Symbol elements, qualifying symbols and other symbols having general application
- Part 3 Conductors and connecting devices
- Part 4 Passive components
- Part 5 Semiconductors and electron tubes
- Part 6 Production and conversion of electrical energy
- Part 7 Switchgear, controlgear and protective devices
- Part 8 Measuring instruments, lamps and signalling devices
- Part 9 Telecommunications: switching and peripheral equipment
- Part 10 Telecommunications: transmission
- Part 11 Architectural and topographical installation plans and diagrams
- Part 13 Analogue elements

Titles to any further Parts will be added in due course.

To take account of the development of computer draughting, the symbols have been designed to a grid. A transparent over-lay with this grid is included in Part 1.

Cross-references

International standard	Corresponding British Standard
	BS 3939 Guide for graphical symbols for electrical power, telecommunications and electronics diagrams
IEC 617-2 : 1983	Part 2 : 1985 Symbol elements, qualifying symbols and other symbols having general application (Identical)
IEC 617-3 : 1983	Part 3 : 1985 Conductors and connecting devices (Identical)
IEC 617-10 : 1983	Part 10 : 1985 Telecommunications: transmission (Identical)
IEC 617-13 : 1983	Part 13 : 1985 Analogue elements (Identical)
ISO 31-11 : 1978	BS 5775 Specification for quantities, units and symbols Part 11 : 1979 Mathematical signs and symbols for use in the physical sciences and technology (Identical)

The Technical Committee has reviewed the provisions of IEC 113-7, to which reference is made in the text, and has decided that they are acceptable for use in conjunction with this standard.

Compliance with a British Standard does not of itself confer immunity from legal obligations.

GRAPHICAL SYMBOLS FOR DIAGRAMS

Part 12: Binary logic elements

Chapter I: General

Section 1 – Introduction

1.1 This standard contains graphical symbols which have been developed to represent logic functions. They are intended also to represent physical devices capable of carrying out these functions. The symbols have been prepared with a view to electrical applications, but the majority may also be applied to non-electrical devices, for example pneumatic, hydraulic, or mechanical.

Section 2 – General notes

2.1 Symbols in accordance with the superseded IEC 117-15: Recommended Graphical Symbols, Part 15: Binary Logic Elements, will be required for a prolonged changeover period but should be progressively superseded by the symbols given in this standard. Although non-preferred, the use of other symbols recognized by official national standards, i.e. distinctive shapes in place of symbols 12-27-01, 12-27-02, 12-27-09, 12-27-10, 12-27-11, 12-27-12, 12-28-01, 12-28-02 and 12-28-04, shall not be considered to be in contradiction with this standard. Usage of these other symbols in combination to form complex symbols (e.g. use as embedded symbols) is discouraged.

2.2 For explanation of "logic states", "logic levels", etc., see IEC 113-7: Diagrams, Charts, Tables, Part 7: Preparation of Logic Diagrams.

2.3 This standard uses the symbols 0 and 1 to identify the two logic states of a binary variable. These states are referred to as 0-state and 1-state.

2.4 A binary variable may be equated to any physical quantity for which two distinct ranges can be defined. In this standard these distinct ranges are referred to as logic levels and are denoted H and L.

H is used to denote the logic level with the more positive algebraic value, and L is used to denote the logic level with the less positive algebraic value.

2.5 In the case of a system in which logic states are equated with other qualities of a physical quantity (e.g. positive or negative pulses, presence or absence of a pulse), H and L may be used to represent these qualities or may be replaced by more suitable designations.

Section 3 – Explanation of terms

To facilitate understanding of the descriptions in the rest of this standard, it is useful to define three terms.

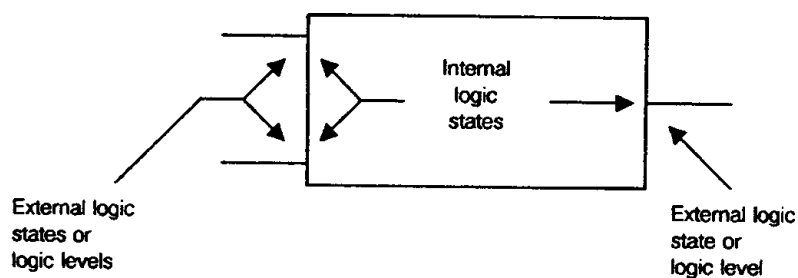
3.1 “Internal logic state” describes a logic state assumed to exist inside a symbol outline at an input or an output.

3.2 “External logic state” describes a logic state assumed to exist outside a symbol outline:

- on an input line prior to any external qualifying symbol at that input, or
- on an output line beyond any external qualifying symbol at that output.

3.3 “Logic level” describes the physical quality assumed to represent a logic state of a binary variable (see Clauses 2.3 and 2.4).

Illustration



Section 4 – Composition d'un symbole

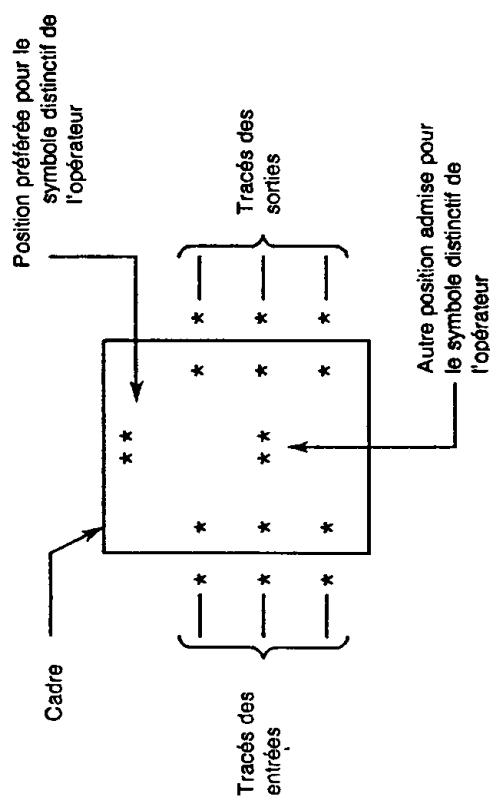
Section 4 – Composition of the symbol

4.1 Un symbole comprend un cadre, ou un groupement de cadres, complété de symboles distinctifs.

4.1 A symbol comprises an outline or combination of outlines together with one or more qualifying symbols.

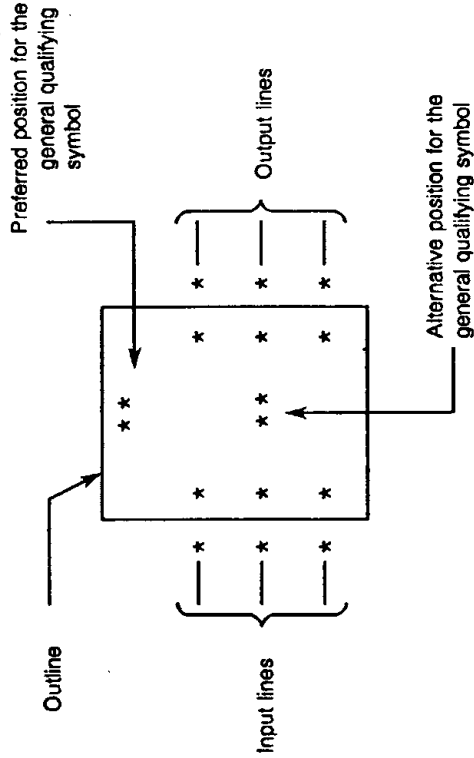
L'utilisation de ces symboles nécessite en outre le tracé des accès (entrées ou sorties).

Application of the symbols requires in addition the representation of input and output lines.



NOTES

- 1 Les astérisques simples (*) indiquent les positions possibles pour les symboles distinctifs intéressant les accès.
- 2 Un symbole distinctif de l'opérateur n'est pas nécessaire si, et seulement si les symboles distinctifs associés aux accès définissent complètement la fonction de cet opérateur.



NOTES

- 1 The single asterisks (*) denote possible positions for qualifying symbols relating to inputs and outputs.
- 2 If and only if the function of an element is completely determined by the qualifying symbols associated with its inputs and/or outputs, no general qualifying symbol is needed.