

UTE

Spécification française harmonisée
Système CENELEC d'assurance de la qualité
12, Place des Etats-Unis
75783 PARIS CEDEX 16

Téléphone : (1) 723-72-57 Téléc : CEFUTE 620434F

**DEUTSCHE ELEKTROTECHNISCHE
KOMMISSION IN DIN UND VDE**

Stresemannallee 15, D-6000 FRANKFURT/MAIN 70

BRITISH STANDARDS INSTITUTION

2 Park Street, GB-LONDON W1A 2BS

CECC 90 106-009



EDITION 1 - 1985
ISSUE 1 - 1985

Page 1

Nombre total de pages : 7
Total number of pages :

COMPOSANTS ELECTRONIQUES SOUS ASSURANCE
DE QUALITE CONFORMEMENT A :

*ELECTRONIC COMPONENTS OF ASSESSED QUALITY
IN ACCORDANCE WITH :*

GS : CECC 90 000

SS : CECC 90 100

FS : CECC 90 106

GA 9

(7/30.09.85)

DESSIN ET DIMENSIONS :
OUTLINE AND DIMENSIONS :

CEI 191-2 - Types 050 G 09 - 050 G 08

IEC 191-2 - Types 050 G 09 - 050 G 08

IDENTIFICATION DES CONNEXIONS
TERMINAL CONNECTIONS

Voir Figure 1

See Figure 1

NOTE : Pour des encapsulations effectuées dans des
boîtiers différents de ceux indiqués ci-dessus
voir 90 106

NOTE : For alternative packages see 90 106

SPECIFICATION PARTICULIERE POUR
MICROSTRUCTURES LOGIQUES
SELON FS 90 106
DETAIL SPECIFICATION FOR
DIGITAL INTEGRATED CIRCUITS
IN ACCORDANCE WITH FS 90 106

54 ALS 174

74 ALS 174

BASCULE TYPE D

D TYPE BISTABLE

TECHNOLOGIE DE FABRICATION :
TYPICAL CONSTRUCTION :

Circuit monolithique bipolaire au silicium, boîtiers
avec ou sans cavité.

*Silicon monolithic bipolar integrated circuit,
cavity/non-cavity packages.*

NIVEAUX D'ASSURANCE DE QUALITE : P, Y, L
ASSESSMENT LEVELS :

1 - CONDITIONS LIMITEES D'UTILISATION
LIMITING CONDITIONS OF USE

Voir 1 de la FS 90 106

See 1 of FS 90 106

2 - CONDITIONS DE FONCTIONNEMENT RECOMMANDEES
RECOMMENDED OPERATING CONDITIONS

Voir 2 de la FS 90 106

See 2 of FS 90 106

Se reporter à la Liste des Produits Homologués CECC 00 200 en vigueur pour connaître les fabricants
dont les composants conformes à cette spécification particulière sont homologués.
*Information about manufacturers who have components qualified to this detail specification is available in
the current CECC 00 200 : Qualified Products List.*

3 CARACTERISTIQUES PROPRES AU MODELE CHARACTERISTICS OF THE TYPE

- Fonction : Bascule type D
- Function : D Type bistable
- Brochage et schéma synoptique : selon Figure 1 ci-après
- Terminal identification and block-diagram : see Figure 1

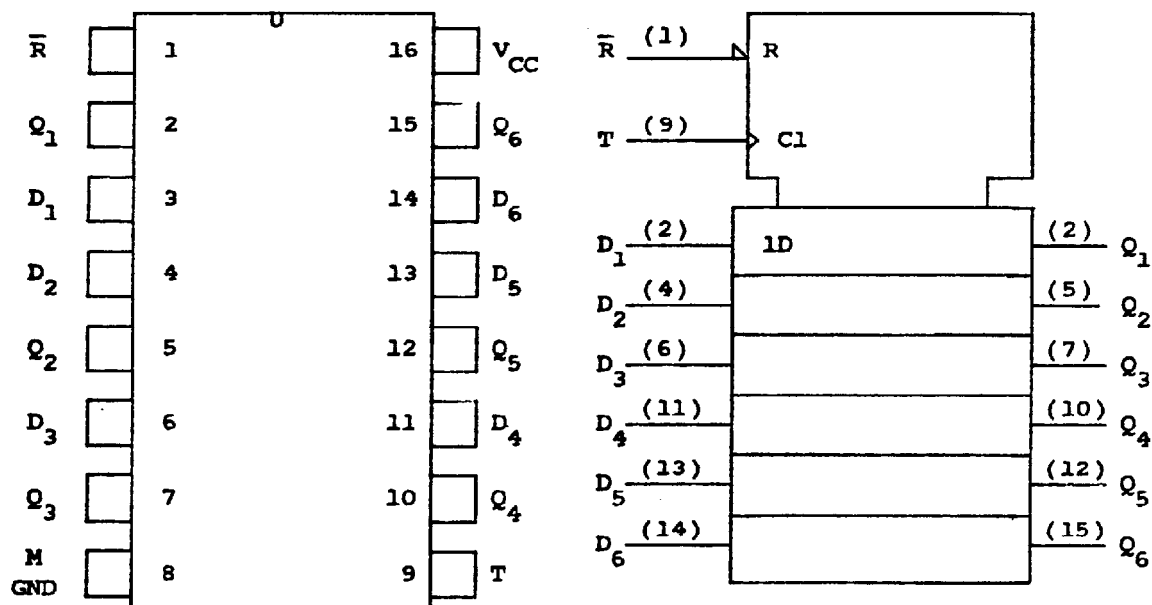


FIG. 1

- Courants et facteurs de charge (voir 2.7 de 90 106)
- Currents and load factors (see 2.7 of 90 106)

$I_{OLA} = 4 \text{ mA}$ Facteur de charge de sortie : 40
Output load factor

$I_{OHB} = -400 \text{ } \mu\text{A}$ Facteur de charge de sortie : 20
Output load factor

$I_{ILA} = -0,1 \text{ mA}$ Facteur de charge d'entrée : 1
Input load factor

$I_{IHB} = 20 \text{ } \mu\text{A}$ Facteur de charge d'entrée : 1
Input load factor

4 VERIFICATION DE LA FONCTION LOGIQUE (selon sous-groupe A2 de 90 106)
 VERIFICATION OF THE LOGIC FUNCTION (see sub-group A2 of 90 106)

- Conditions de charge : le facteur de charge peut être compris entre 1 et 20 selon l'appareillage utilisé.
- Load conditions : the load factor shall be between 1 and 20 according to the type of test equipment in use.
- Table de vérification pour le modèle ALS 174 : selon Tableau 1 ci-après.
- Truth table for the type ALS 174 : see Table 1.

TABLEAU 1
TABLE 1

ENTREES INPUTS			SORTIES OUTPUTS
$\bar{R}$	T	D_i	Q_i
0	X	X	0
1	↑	1	1
1	↑	0	0
1	0	X	$Q_{i(n-1)}$

$i = 1 \rightarrow 6$

X : état 0 ou 1
undefined logic state 0 or 1

↑ : transition sur le front montant
transition from low to high

$Q_{i(n-1)}$: Etat inchangé de la sortie
State of outputs prior to low to high transition of clock pulse

GA 9

- CECC 90 106-009 - Page 4 -

- Séquence de tests minimale - Pour le modèle ALS 174 appliquer les combinaisons suivantes :
- Minimum sequence of tests - For the type ALS 174 the following combinations shall apply :

La séquence suivante prend en compte simultanément les pires cas de la vérification fonctionnelle et les interactions de toute nature (par exemple diaphonie). En cas de litige lors de l'application de la Table de vérification fonctionnelle la séquence ci-après devra être utilisée comme référence.

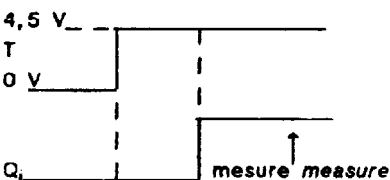
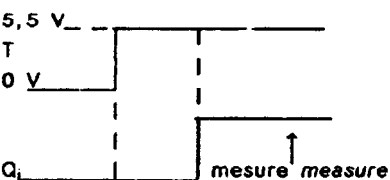
The following sequence takes simultaneously into account all the worst cases of functional verification and any internal interactions (for example crosstalk). In case of conflict, when applying the truth table the following sequence shall be used as reference.

$\bar{R}$	T	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆
0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0	0	0	0
1	1	1	0	0	0	0	0	1	0	0	0	0	0
1	0	0	0	0	0	0	0	1	0	0	0	0	0
1	0	0	1	0	0	0	0	1	0	0	0	0	0
1	1	0	1	0	0	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	0	0	1	0	0	0	0
1	0	0	0	1	0	0	0	0	1	0	0	0	0
1	1	0	0	1	0	0	0	0	0	1	0	0	0
1	0	0	0	0	0	0	0	0	0	1	0	0	0
1	0	0	0	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	1	0	0	0	0	0	1	0	0
1	0	0	0	0	0	1	0	0	0	0	0	1	0
1	0	0	0	0	0	0	1	0	0	0	0	1	0
1	1	0	0	0	0	0	1	0	0	0	0	0	1
1	0	0	0	0	0	0	0	0	0	0	0	0	1
1	1	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	1	1	1	1	1	1	0	0	0	0	0	0
1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	0	1	1	1	1	1	1	1	1	1	1	1	1
1	0	0	1	1	1	1	1	1	1	1	1	1	1
1	1	0	1	1	1	1	1	0	1	1	1	1	1
1	0	1	1	1	1	1	1	0	1	1	1	1	1
1	0	1	0	1	1	1	1	0	1	1	1	1	1
1	1	1	0	1	1	1	1	1	0	1	1	1	1
1	0	1	1	1	1	1	1	1	0	1	1	1	1
1	0	1	1	0	1	1	1	1	0	1	1	1	1
1	1	1	1	1	0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	1	1	0	1	1	1
1	1	1	1	1	0	1	1	1	1	1	0	1	1
1	0	1	1	1	1	1	1	1	1	1	0	1	1
1	0	1	1	1	1	1	1	0	1	1	1	0	1
1	0	1	1	1	1	1	1	0	1	1	1	0	1
1	1	1	1	1	1	1	0	1	1	1	1	1	0
1	0	1	1	1	1	1	1	1	1	1	1	1	0
1	0	0	0	0	0	0	0	1	1	1	1	1	0
1	1	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	0	0

- 5 CARACTERISTIQUES STATIQUES A 25 °C (selon sous-groupe A3 de 90 106) ET A T_{amb} max. ET T_{amb} min. (selon sous-groupes A4a et A4b de 90 106)
 STATIC CHARACTERISTICS AT 25 °C (see sub-group A3 of 90 106) AND AT T_{amb} max. AND T_{amb} min. (see sub-groups A4a and A4b of 90 106)

Essais à effectuer et sanctions correspondantes selon Tableau 2 ci-après.
 Tests to be performed and corresponding limits : see Table 2.

TABLEAU 2
 TABLE 2

PARAMETRES PARAMETERS	SANCTIONS LIMITS	CONDITIONS SUR LES ENTREES INPUT CONDITIONS		CONDITIONS SUR LES SORTIES OUTPUT CONDITIONS	V_{CC}
		ENTREE MESUREE INPUT UNDER TEST	AUTRES ENTREES OTHER INPUTS		
V_{OLA}	0,4 V		$\bar{R} = 0,8 \text{ V}$, $T = 4,5 \text{ V}$, $D_i = 0 \text{ V}$	4 mA	4,5 V
V_{OHB}	2,5 V		$\bar{R} = 2 \text{ V}$, $D_i = 4,5 \text{ V}$ 	- 400 μA	4,5 V
- V_{IKA}	1,5 V	- 18 mA	0 V	N.C.	4,5 V
- I_{OXA} (1) - I_{OXB} (1)	112 mA 30 mA		$\bar{R} = D_i = 5,5 \text{ V}$ 	2,25 V	5,5 V
- I_{ILA}	0,1 mA	0,4 V	5,5 V	N.C.	5,5 V
I_{IHA}	0,1 mA	7,0 V	0 V	N.C.	5,5 V
I_{IHB}	20 μA	2,7 V	0 V	N.C.	5,5 V
I_{CCA}	19 mA		$\bar{R} = 0 \text{ V}$, $D_i = T = 5,5 \text{ V}$	N.C.	5,5 V

N.C. : Non connectées - Not connected $i = 1 \rightarrow 6$

- (1) Les conditions de sortie ont été choisies de façon à obtenir un courant qui soit approximativement la moitié du courant réel de sortie en court circuit, I_{OS}
 The output conditions have been chosen to produce current that closely approximates one half of true short circuit output current I_{OS}

- 6 CARACTERISTIQUES DYNAMIQUES A 25 °C (selon 3 et sous-groupe A5 de 90 106) ET A T_{amb} max. ET T_{amb} min. (selon 3 et sous-groupes C11a et C11b de 90 106)
 DYNAMIC CHARACTERISTICS AT 25 °C (see 3 and sub-group A5 of 90 106) AND AT T_{amb} max. AND T_{amb} min. (see 3 and sub-groups C11a and C11b of 90 106)

Temps de propagation : circuit de charge A

Propagation times : load circuit A

Sanctions en ns

Limits in ns

PARAMETRES PARAMETERS	ENTREES → SORTIES INPUTS → OUTPUTS	$T_{amb} =$ 25 °C	74 ALS		54 ALS	
		max.	min.	max.	min.	max.
t_{PLH}	$T \rightarrow Q_i$	14	3	15	3	20
t_{PHL}	$T \rightarrow Q_i$	16	5	17	5	24
t_{PHL}	$\bar{R} \rightarrow Q_i$	22	8	23	8	30

$i = 0 \rightarrow 6$

- 7 CARACTERISTIQUES DYNAMIQUES COMPLEMENTAIRES A 25 °C (selon sous-groupe C15 de 90 106)
 ADDITIONAL DYNAMIC CHARACTERISTICS AT 25 °C (see sub-group C15 of 90 106)

- 7.1 Largeur de l'impulsion de remise à zéro $\bar{R}$
 Pulse width of clear $\bar{R}$ at low level

$t_W \leq 10$ ns

- 7.2 Largeur de l'impulsion d'horloge T à l'état haut et à l'état bas
 Clock pulse width T at high and low level

$t_W \leq 10$ ns

- 7.3 Temps de prépositionnement des données D_i (D_0 à D_6) avant la transition de l'horloge T de l'état 0 à l'état 1

Set up time of the data inputs D_i (D_0 to D_6) before the clock transition from low to high

$t_{su} \leq 10$ ns

- 7.4 Temps de prépositionnement de la remise à zéro $\bar{R}$ avant la transition de l'horloge T de l'état 0 à l'état 1
 Set up time of the clear input $\bar{R}$ (inactive state/high level) before the clock transition from low to high

$t_{su} \leq 6$ ns

- 7.5 Temps de maintien des données D_i après la transition de l'horloge T de l'état 0 à l'état 1
 Hold time of the data inputs D_i after clock transition from low to high level

$t_h \leq 0$