

UTE

Spécification française harmonisée
Système GENELEC d'assurance de la qualité
12, Place des Etats-Unis
75783 PARIS CEDEX 16

Téléphone : (1) 47 23 72 57 Téléc : CEFUTE 620434F

CECC 90 106-034

EDITION 2 - Octobre 1986
ISSUE 2 - October 1986

Page 1

Nombre total de pages : 6
Total number of pages : 6

COMPOSANTS ELECTRONIQUES SOUS ASSURANCE
DE QUALITE CONFORMEMENT A :

*ELECTRONIC COMPONENTS OF ASSESSED QUALITY
IN ACCORDANCE WITH :*

GS : CECC 90 000 (NF C 86-020)

SS : CECC 90 100 (NF C 86-200)

FS : CECC 90 106 (NF C 86-217)

UTE C 86-217 ADD. 2/GA 34

Adoptée le 3 octobre 1986

(8/17.09.86)

DESSIN ET DIMENSIONS :
OUTLINE AND DIMENSIONS :

CEI 191-2 - Types 050 G 14
IEC 191-2 - Types 050 G 14

Référence française : néant
French reference : none

IDENTIFICATION DES CONNEXIONS
TERMINAL CONNECTIONS

Voir Figure 1
See Figure 1

NOTE : Pour des encapsulations effectuées dans des
boîtiers différents de ceux indiqués ci-dessus
voir 90 106

NOTE : *For alternative packages see 90 106*

SPECIFICATION PARTICULIERE POUR
MICROSTRUCTURES LOGIQUES
SELON FS 90 106

*DETAIL SPECIFICATION FOR
DIGITAL INTEGRATED CIRCUITS
IN ACCORDANCE WITH FS 90 106*

54/74 ALS 299

REGISTRE A DECALAGE UNIVERSEL DE 8
ELEMENTS BINAIRES A SORTIES 3 ETATS
*8 BITS UNIVERSAL SHIFT/STORAGE REGISTERS
3 STATE OUTPUTS*

TECHNOLOGIE DE FABRICATION :
TYPICAL CONSTRUCTION :

Circuit monolithique bipolaire au silicium, boîtiers
avec ou sans cavité.
*Silicon monolithic bipolar integrated circuit,
cavity/non-cavity packages.*

NIVEAUX D'ASSURANCE DE QUALITE : P, Y, L
ASSESSMENT LEVELS :

1 - CONDITIONS LIMITEES D'UTILISATION
LIMITING CONDITIONS OF USE

Voir 1 de la FS 90 106
See 1 of FS 90 106

2 - CONDITIONS DE FONCTIONNEMENT RECOMMANDEES
RECOMMENDED OPERATING CONDITIONS

Voir 2 de la FS 90 106
See 2 of FS 90 106

Se reporter à la Liste des Produits Homologués CECC 00 200 en vigueur pour connaître les fabricants
dont les composants conformes à cette spécification particulière sont homologués.
*Information about manufacturers who have components qualified to this detail specification is available in
the current CECC 00 200 : Qualified Products List.*

3 CARACTERISTIQUES PROPRES AU MODELE CHARACTERISTICS OF THE TYPE

- Fonction : Registre à décalage universel de 8 éléments binaires à sorties 3 états
- Function : 8 bits universal shift/storage registers with 3 state outputs
- Brochage et schéma synoptique : selon Figure 1 ci-après
- Terminal identification and block-diagram : see Figure 1

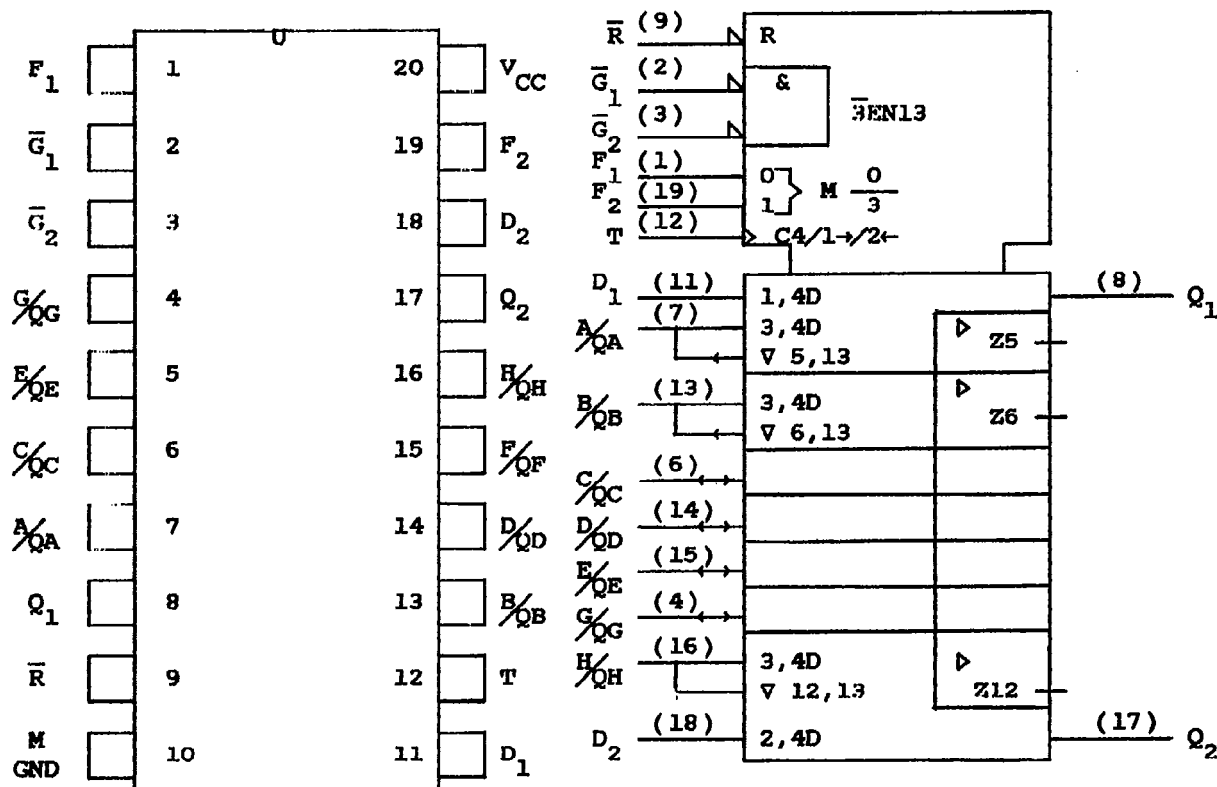


FIG. 1

- Courants et facteurs de charge (voir 2.7 de 90 106)
- Currents and load factors (see 2.7 of 90 106)

$I_{OLA} = 4 \text{ mA}$	Facteur de charge de sortie Output load factor	: 40	pour Q_1 et Q_2 for Q_1 and Q_2
$I_{OLA} = 12 \text{ mA}$	Facteur de charge de sortie Output load factor	: 120	pour Q_A à Q_H for Q_A to Q_H
$I_{OHB} = - 400 \text{ } \mu\text{A}$	Facteur de charge de sortie Output load factor	: 20	pour Q_1 et Q_2 for Q_1 and Q_2
$I_{OHB} = - 1\,000 \text{ } \mu\text{A}$	Facteur de charge de sortie Output load factor	: 50	pour Q_A à Q_H for Q_A to Q_H
$I_{ILA} = - 0,2 \text{ mA}$	Facteur de charge d'entrée Input load factor	: 2	pour F_1, F_2, D_1, D_2 for F_1, F_2, D_1, D_2
$I_{ILA} = - 0,1 \text{ mA}$	Facteur de charge d'entrée Input load factor	: 1	pour les autres entrées for the other inputs
$I_{IHB} = 20 \text{ } \mu\text{A}$	Facteur de charge d'entrée Input load factor	: 1	

4 VERIFICATION DE LA FONCTION LOGIQUE (selon sous-groupe A2 de 90 106)
 VERIFICATION OF THE LOGIC FUNCTION (see sub-group A2 of 90 106)

- Conditions de charge : le facteur de charge peut être compris entre 1 et 20 pour Q_1 et Q_2 ou 1 à 50 pour Q_A à Q_H selon l'appareillage utilisé.
- Load conditions : the load factor shall be between 1 and 20 for Q_1 and Q_2 or 1 and 50 for Q_A to Q_H according to the type of test equipment in use.
- Table de vérification pour le modèle ALS 299 : selon Tableau 1 ci-après.
- Truth table for the type ALS 299 : see Table 1.

TABLEAU 1
 TABLE 1

ENTREES INPUTS								ENTREES/SORTIES INPUTS/OUTPUTS								SORTIES OUTPUTS		FONCTION FUNCTION
$\bar{R}$	F_1	F_2	$\bar{G}_1$	$\bar{G}_2$	T	D_1	D_2	A/ Q_A	B/ Q_B	C/ Q_C	D/ Q_D	E/ Q_E	F/ Q_F	G/ Q_G	H/ Q_H	Q_1	Q_2	
0	0	X	0	0	X	X	X	0	0	0	0	0	0	0	0	0	0	Remise à zéro Clear
0	X	0	0	0	X	X	X	0	0	0	0	0	0	0	0	0	0	
0	1	1	X	X	X	X	X	X	X	X	X	X	X	X	X	0	0	
1	0	0	0	0	X	X	X	Q_{A0}	Q_{B0}	Q_{C0}	Q_{D0}	Q_{E0}	Q_{F0}	Q_{G0}	Q_{H0}	Q_{A0}	Q_{H0}	Maintien Hold
1	X	X	0	0	0	X	X	Q_{A0}	Q_{B0}	Q_{C0}	Q_{D0}	Q_{E0}	Q_{F0}	Q_{G0}	Q_{H0}	Q_{A0}	Q_{H0}	
1	1	0	0	0	↑	1	X	1	Q_{An}	Q_{Bn}	Q_{Cn}	Q_{Dn}	Q_{En}	Q_{Fn}	Q_{Gn}	1	Q_{Gn}	Décalage à droite Shift right
1	1	0	0	0	↑	0	X	0	Q_{An}	Q_{Bn}	Q_{Cn}	Q_{Dn}	Q_{En}	Q_{Fn}	Q_{Gn}	0	Q_{Gn}	
1	0	1	0	0	↑	X	1	Q_{Bn}	Q_{Cn}	Q_{Dn}	Q_{En}	Q_{Fn}	Q_{Gn}	Q_{Hn}	1	Q_{Bn}	1	Décalage à gauche Shift left
1	0	1	0	0	↑	X	0	Q_{Bn}	Q_{Cn}	Q_{Dn}	Q_{En}	Q_{Fn}	Q_{Gn}	Q_{Hn}	0	Q_{Bn}	0	
1	1	1	X	X	↑	X	X	a	b	c	d	e	f	g	h	a	h	Chargement Load
X	X	X	1	0	X	X	X	Z	Z	Z	Z	Z	Z	Z	Z	Q_{10}	Q_{20}	Mise des sorties Q_A à Q_H à l'état haute impédance Outputs Q_A to Q_H into high impedance state
X	X	X	0	1	X	X	X	Z	Z	Z	Z	Z	Z	Z	Z	Q_{10}	Q_{20}	
X	X	X	1	1	X	X	X	Z	Z	Z	Z	Z	Z	Z	Z	Q_{10}	Q_{20}	

- 5 CARACTERISTIQUES STATIQUES A 25 °C (selon sous-groupe A3 de 90 106) ET A T_{amb} max ET T_{amb} min (selon sous-groupes A4a et A4b de 90 106)
 STATIC CHARACTERISTICS AT 25 °C (see sub-group A3 of 90 106) AND AT T_{amb} max AND T_{amb} min (see sub-groups A4a and A4b of 90 106)

Essais à effectuer et sanctions correspondantes selon Tableau 2 ci-après.
 Tests to be performed and corresponding limits : see Table 2.

TABLEAU 2
 TABLE 2

PARAMETRES PARAMETERS	SANCTIONS LIMITS	CONDITIONS SUR LES ENTREES INPUT CONDITIONS		CONDITIONS SUR LES SORTIES OUTPUT CONDITIONS	V_{CC}
		ENTREE MESUREE INPUT UNDER TEST	AUTRES ENTREES OTHER INPUTS		
V_{OLA} Q_i Q_n	0,40 V		0,8 V	4 mA 12 mA	4,5 V
V_{OHB} Q_i Q_n	2,5 V 2,4 V		Toutes à 2 V, y compris A à H, T à 0,8 V puis 2 V (mesure sur Q_i), puis $\bar{G}_i = F_i = 0,8$ V (mesure sur Q_n) All at 2 V, included A to H, T at 0,8 V then 2 V (measurement on Q_i), then $\bar{G}_i = F_i = 0,8$ V (measurement on Q_n)	- 0,4 mA - 1 mA	4,5 V
- V_{IKA}	1,5 V	- 18 mA	0 V	N.C.	4,5 V
- I_{OXA} (1) Q_i - I_{OXB} (1) Q_i - I_{OXA} (1) Q_n - I_{OXB} (1) Q_n	70 mA 15 mA 112 mA 30 mA		Toutes à 5,5 V, y compris A à H, T à 0 V puis 5,5 V (mesure sur Q_i), puis $\bar{G}_i = F_i = 0$ V (mesure sur Q_n) All at 5,5 V, included A to H, T at 0 V then 5,5 V (measurement on Q_i), then $\bar{G}_i = F_i = 0$ V (measurement on Q_n)	2,25 V	5,5 V
- I_{ILA} (2) F_i D_i autres entrées other inputs	0,2 mA 0,1 mA	0,4 V	5,5 V	N.C.	5,5 V
I_{IHA} A à to H autres entrées other inputs	0,1 mA	5,5 V 7 V	0 V	N.C.	5,5 V
I_{IHB}	20 μA	2,7 V	0 V	N.C.	5,5 V
I_{CCHA}	28 mA		Toutes à 5,5 V, y compris A à H, T à 0 V puis 5,5 V (mesure sur Q_i), puis $\bar{G}_i = F_i = 0$ V (mesure sur Q_n) All at 5,5 V, included A to H, T at 0 V then 5,5 V (measurement on Q_i), then $\bar{G}_i = F_i = 0$ V (measurement on Q_n)	N.C.	5,5 V
I_{CCLA}	38 mA		0 V	N.C.	5,5 V
I_{CCZA}	40 mA		5,5 V	N.C.	5,5 V

N.C. : Non connectées - Not connected $i = 1, 2$ $n = A$ à to H

- (1) Les conditions de sortie ont été choisies de façon à obtenir un courant qui soit approximativement la moitié du courant réel de sortie en court circuit, I_{OS}
 The output conditions have been chosen to produce current that closely approximates one half of true short circuit output current I_{OS}
 (2) Pour les entrées/sorties les paramètres I_{IH} et I_{IL} prennent en compte les courants de sortie de l'état haute impédance.
 For I/O ports, parameters I_{IH} and I_{IL} include the offstate output current.

- 6 CARACTERISTIQUES DYNAMIQUES A 25 °C (selon 3 et sous-groupe A5 de 90 106) ET A T_{amb} max ET T_{amb} min (selon 3 et sous-groupes C11a et C11b de 90 106)
 DYNAMIC CHARACTERISTICS AT 25 °C (see 3 and sub-group A5 of 90 106) AND AT T_{amb} max AND T_{amb} min (see 3 and sub-groups C11a and C11b of 90 106)

Temps de propagation : circuit de charge C
 Propagation times : load circuit C

Sanctions en ns
 Limits in ns

PARAMETRES PARAMETERS	ENTREES/SORTIES INPUTS/OUTPUTS	T_{amb} 25 °C max.	74 ALS		54 ALS	
			min.	max.	min.	max.
t_{PLH}	$T \rightarrow Q_n$	12	4	13	2	17
t_{PHL}	$T \rightarrow Q_n$	18	7	19	4	25
t_{PLH}	$T \rightarrow Q_1$ ou or Q_2	14	5	15	5	20
t_{PHL}	$T \rightarrow Q_1$ ou or Q_2	17	8	18	4	22
t_{PHL}	$\bar{R} \rightarrow Q_n$	21	6	22	6	29
t_{PHL}	$\bar{R} \rightarrow Q_1$ ou or Q_2	21	6	22	6	29
t_{PZL}	$\bar{Q}_i \rightarrow Q_n$	21	8	22	8	26
t_{PZH}	$\bar{Q}_i \rightarrow Q_n$	15	6	16	6	22
t_{PLZ}	$\bar{Q}_i \rightarrow Q_n$	14	5	15	5	34
t_{PHZ}	$\bar{Q}_i \rightarrow Q_n$	7	1	8	1	15
t_{PZL}	$F_i \rightarrow Q_n$	21	8	22	8	27
t_{PZH}	$F_i \rightarrow Q_n$	16	7	17	5	25
t_{PLZ}	$F_i \rightarrow Q_n$	24	8	25	8	34
t_{PHZ}	$F_i \rightarrow Q_n$	11	1	12	1	16

$i = 1, 2$ $n = A$ à $to H$

- 7 CARACTERISTIQUES DYNAMIQUES COMPLEMENTAIRES A 25 °C (selon sous-groupe C15 de 90 106)
 ADDITIONAL DYNAMIC CHARACTERISTICS AT 25 °C (see sub-group C15 of 90 106)

- 7.1 Largeur de l'impulsion d'horloge T (haut et bas)
 Clock pulse width (high or low)

$$t_W \leq 16,5 \text{ ns}$$

- 7.2 Largeur de l'impulsion de remise à zéro $\bar{R}$
 Clear pulse width

$$t_W \leq 12 \text{ ns}$$

- 7.3 Temps de maintien des entrées, des signaux F_1 , F_2
 Hold time of inputs, of signals F_1 , F_2

$$t_h \leq 0$$