

Mechanische Normung von Halbleiterbauelementen
Teil 6-5: Allgemeine Regeln für die Erstellung von Gehäusezeichnungen von
SMD-Halbleitergehäusen –
Konstruktionsleitfaden für Feinraster-Ball-Grid-Arrays (FBGA)
(IEC 60191-6-5:2001) Deutsche Fassung EN 60191-6-5:2001

DIN
EN 60191-6-5

ICS 01.100.25; 31.240

Mechanical standardization of semiconductor devices –
Part 6-5: General rules for the preparation of outline drawings of surface mounted
semiconductor device packages –
Design guide for fine-pitch ball grid array (FBGA)
(IEC 60191-6-5:2001);
German version EN 60191-6-5:2001

Normalisation mécanique des dispositifs à semiconducteurs –
Partie 6-5: Règles générales pour la préparation des dessins d'encombrement
des dispositifs à semiconducteurs à montage en surface –
Guide de conception pour les boîtiers matriciels à billes et à pas fins (FBGA)
(CEI 60191-6-5:2001);
Version allemande EN 60191-6-5:2001

Die Europäische Norm EN 60191-6-5:2001 hat den Status einer Deutschen Norm.

Beginn der Gültigkeit

Die EN 60191-6-5 wurde am 2001-10-01 angenommen.

Nationales Vorwort

Für die vorliegende Norm ist das nationale Arbeitsgremium UK 631.4 „Gehäuse für Halbleiterbauelemente“ der DKE Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE zuständig.

Norm-Inhalt war veröffentlicht als E DIN IEC 47D/195/CD:1998-02.

Die enthaltene IEC-Publikation wurde vom SC 47D „Mechanical standardization of semiconductor devices“ erarbeitet.

Das IEC-Komitee hat entschieden, dass der Inhalt dieser Publikation bis zum Jahr 2003 unverändert bleiben soll. Zu diesem Zeitpunkt wird entsprechend der Entscheidung des Komitees die Publikation

- bestätigt,
- zurückgezogen,
- durch eine Folgeausgabe ersetzt oder
- geändert.

Fortsetzung 10 Seiten EN

DKE Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE

– Leerseite –

Deutsche Fassung

Mechanische Normung von Halbleiterbauelementen
Teil 6-5: Allgemeine Regeln für die Erstellung von Gehäusezeichnungen von
SMD-Halbleitergehäusen –
Konstruktionsleitfaden für Feinraster-Ball-Grid-Arrays (FBGA)
(IEC 60191-6-5:2001)

Mechanical standardization of semiconductor devices
Part 6-5: General rules for the preparation of outline drawings of surface mounted semiconductor device packages –
Design guide for fine-pitch ball grid array (FBGA)
(IEC 60191-6-5:2001)

Normalisation mécanique des dispositifs à semiconducteurs
Partie 6-5: Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs à montage en surface –
Guide de conception pour les boîtiers matriciels à billes et à pas fins (FBGA)
(CEI 60191-6-5:2001)

Diese Europäische Norm wurde von CENELEC am 2001-10-01 angenommen. Die CENELEC-Mitglieder sind gehalten, die CEN/CENELEC-Geschäftsordnung zu erfüllen, in der die Bedingungen festgelegt sind, unter denen dieser Europäischen Norm ohne jede Änderung der Status einer nationalen Norm zu geben ist.

Auf dem letzten Stand befindliche Listen dieser nationalen Normen mit ihren bibliographischen Angaben sind beim Zentralsekretariat oder bei jedem CENELEC-Mitglied auf Anfrage erhältlich.

Diese Europäische Norm besteht in drei offiziellen Fassungen (Deutsch, Englisch, Französisch). Eine Fassung in einer anderen Sprache, die von einem CENELEC-Mitglied in eigener Verantwortung durch Übersetzung in seine Landessprache gemacht und dem Zentralsekretariat mitgeteilt worden ist, hat den gleichen Status wie die offiziellen Fassungen.

CENELEC-Mitglieder sind die nationalen elektrotechnischen Komitees von Belgien, Dänemark, Deutschland, Finnland, Frankreich, Griechenland, Irland, Island, Italien, Luxemburg, Malta, Niederlande, Norwegen, Österreich, Portugal, Schweden, Schweiz, Spanien, Tschechische Republik und dem Vereinigten Königreich.

CENELEC

Europäisches Komitee für Elektrotechnische Normung
European Committee for Electrotechnical Standardization
Comité Européen de Normalisation Electrotechnique

Zentralsekretariat: rue de Stassart, 35 B-1050 Brüssel

Vorwort

Der Text des Schriftstücks 47D/437/FDIS, zukünftige 1. Ausgabe von IEC 60191-6-5, ausgearbeitet von dem SC 47D „Mechanical standardization of semiconductor devices“ des IEC TC 47 „Semiconductor devices“, wurde der IEC-CENELEC Parallelen Abstimmung unterworfen und von CENELEC am 2001-10-01 als EN 60191-6-5 angenommen.

Nachstehende Daten wurden festgelegt:

- spätestes Datum, zu dem die EN auf nationaler Ebene durch Veröffentlichung einer identischen nationalen Norm oder durch Anerkennung übernommen werden muss (dop): 2002-07-01
- spätestes Datum, zu dem nationale Normen, die der EN entgegenstehen, zurückgezogen werden müssen (dow): 2004-10-01

Anhänge, die als „normativ“ bezeichnet sind, gehören zum Norm-Inhalt.

In dieser Norm ist Anhang ZA normativ.

Der Anhang ZA wurde von CENELEC hinzugefügt.

Anerkennungsnotiz

Der Text der Internationalen Norm IEC 60191-6-5:2001 wurde von CENELEC ohne irgendeine Abänderung als Europäische Norm angenommen.
