

Leiterplatten und Flachbaugruppen
Konstruktion und AnwendungTeil 1-2: Allgemeine Anforderungen – Definierte Impedanz
(IEC 61188-1-2 : 1998) Deutsche Fassung EN 61188-1-2 : 1998**DIN****EN 61188-1-2**

Diese Norm enthält die deutsche Übersetzung der Internationalen Norm

IEC 61188-1-2

ICS 31.180

Printed boards and printed board assemblies – Design and use – Part 1-2:
Generic requirements – Controlled impedance (IEC 61188-1-2 : 1998);
German version EN 61188-1-2 : 1998

Cartes imprimées et cartes imprimées équipées – Conception et utilisation –
Partie 1-2: Prescriptions génériques – Impédance contrôlée
(CEI 61188-1-2 : 1998);
Version allemande EN 61188-1-2 : 1998

Die Europäische Norm EN 61188-1-2 : 1998 hat den Status einer Deutschen Norm.**Beginn der Gültigkeit**

EN 61188-1-2 wurde am 1998-08-01 angenommen.

Nationales Vorwort

Für die vorliegende Norm ist das nationale Arbeitsgremium K 661 „Gedruckte Schaltungen“ der Deutschen Elektrotechnischen Kommission im DIN und VDE (DKE) zuständig.

Norm-Inhalt war veröffentlicht als E DIN IEC 52/571/CD : 1996-05.

Für den Fall einer undatierten Verweisung im normativen Text (Verweisung auf eine Norm ohne Angabe des Ausgabedatums und ohne Hinweis auf eine Abschnittsnummer, eine Tabelle, ein Bild usw.) bezieht sich die Verweisung auf die jeweils neueste gültige Ausgabe der in Bezug genommenen Norm.

Für den Fall einer datierten Verweisung im normativen Text bezieht sich die Verweisung immer auf die in Bezug genommene Ausgabe der Norm.

Der Zusammenhang der zitierten Normen mit den entsprechenden Deutschen Normen ist nachstehend wiedergegeben. Zum Zeitpunkt der Veröffentlichung dieser Norm waren die angegebenen Ausgaben gültig.

IEC hat 1997 die Benummerung der IEC-Publikationen geändert. Zu den bisher verwendeten Normnummern wird jeweils 60000 addiert. So ist zum Beispiel aus IEC 68 nun IEC 60068 geworden.

Europäische Norm	Internationale Norm	Deutsche Norm	Klassifikation im VDE-Vorschriftenwerk
Normen der Reihe EN 61182	Normen der Reihe IEC 61182	–	–
–	IEC 61182-1 : 1994	–	–
EN 61189-3 : 1997	IEC 61189-3 : 1997	DIN EN 61189-3 : 1997-10	–

Nationaler Anhang NA (informativ)**Literaturhinweis**

DIN EN 61189-3

Prüfverfahren für Elektromaterialien, Leiterplatten und andere Verbindungsstrukturen und Baugruppen – Teil 3: Prüfverfahren für Verbindungsstrukturen (Leiterplatten) (IEC 61189-3 : 1997); Deutsche Fassung EN 61189-3 : 1997

Fortsetzung 23 Seiten EN

Deutsche Elektrotechnische Kommission im DIN und VDE (DKE)

– Leerseite –

ICS 31.180

Deskriptoren:

Deutsche Fassung

Leiterplatten und Flachbaugruppen
Konstruktion und Anwendung
Teil 1-2: Allgemeine Anforderungen – Definierte Impedanz
(IEC 61188-1-2 : 1998)

Printed boards and printed board assemblies – Design
and use – Part 1-2: Generic requirements – Controlled
impedance (IEC 61188-1-2 : 1998)

Cartes imprimées et cartes imprimées équipées –
Conception et utilisation – Partie 1-2: Prescriptions
génériques – Impédance contrôlée
(CEI 61188-1-2 : 1998)

Diese Europäische Norm wurde von CENELEC am 1. August 1998 angenommen.

Die CENELEC-Mitglieder sind gehalten, die CEN/CENELEC-Geschäftsordnung zu erfüllen, in der die Bedingungen festgelegt sind, unter denen dieser Europäischen Norm ohne jede Änderung der Status einer nationalen Norm zu geben ist.

Auf dem letzten Stand befindliche Listen dieser nationalen Normen mit ihren bibliographischen Angaben sind beim Zentralsekretariat oder bei jedem CENELEC-Mitglied auf Anfrage erhältlich. Diese Europäische Norm besteht in drei offiziellen Fassungen (Deutsch, Englisch, Französisch). Eine Fassung in einer anderen Sprache, die von einem CENELEC-Mitglied in eigener Verantwortung durch Übersetzung in seine Landessprache gemacht und dem Zentralsekretariat mitgeteilt worden ist, hat den gleichen Status wie die offiziellen Fassungen.

CENELEC-Mitglieder sind die nationalen elektrotechnischen Komitees von Belgien, Dänemark, Deutschland, Finnland, Frankreich, Griechenland, Irland, Island, Italien, Luxemburg, Niederlande, Norwegen, Österreich, Portugal, Schweden, Schweiz, Spanien, der Tschechischen Republik und dem Vereinigten Königreich.

CENELEC

EUROPÄISCHES KOMITEE FÜR ELEKTROTECHNISCHE NORMUNG
European Committee for Electrotechnical Standardization
Comité Européen de Normalisation Electrotechnique

Zentralsekretariat: rue de Stassart 35, B-1050 Brüssel

Vorwort

Der Text des Schriftstücks 52/758/FDIS, zukünftige 1. Ausgabe von IEC 61188-1-2, ausgearbeitet von dem IEC TC 52 „Printed circuits“, wurde der IEC-CENELEC Parallelen Abstimmung unterworfen und von CENELEC am 1998-08-01 als EN 61188-1-2 angenommen.

Nachstehende Daten wurden festgelegt:

- spätestes Datum, zu dem die EN auf nationaler Ebene durch Veröffentlichung einer identischen nationalen Norm oder durch Anerkennung übernommen werden muß (dop): 1999-05-01
- spätestes Datum, zu dem nationale Normen, die der EN entgegenstehen, zurückgezogen werden müssen (dow): 2001-05-01

Anhänge, die als „normativ“ bezeichnet sind, gehören zum Norm-Inhalt.

Anhänge, die als „informativ“ bezeichnet sind, enthalten nur Informationen.

In dieser Norm ist Anhang ZA normativ, und Anhang A ist informativ.

Der Anhang ZA wurde von CENELEC hinzugefügt.

Anerkennungsnotiz

Der Text der Internationalen Norm IEC 61188-1-2 : 1998 wurde von CENELEC ohne irgendeine Abänderung als Europäische Norm angenommen.

Inhalt

	Seite		Seite
Einleitung	2	6 Datenbeschreibung	17
1 Anwendungsbereich	3	6.1 Einzelheiten der Konstruktion	17
2 Normative Verweisungen	3	6.2 Trennung von Daten nach Netzklassen (Rauschen, Zeitablauf, Kapazität und Impedanz)	18
3 Technischer Überblick zur Konstruktion	3	6.3 Elektrische Leistungsfähigkeit	18
3.1 Bauteilauswahl	3	7 Material	18
3.2 Schaltungsverbindungen	4	7.1 Harzsysteme	18
3.3 Leiterplatten und Flachbaugruppen	4	7.2 Verstärkungsmaterialien	18
3.4 Anforderungen an die Leistungsfähigkeit	5	7.3 Prepregs, Klebelagen und Kleber	18
3.5 Leistungsverteilung	11	7.4 Frequenzabhängigkeit	19
4 Konstruktion von Schaltkreisen mit definierter Impedanz	11	8 Herstellung	19
4.1 Konfigurationen	12	8.1 Allgemeines	19
4.2 Gleichungen	12	8.2 Vorproduktionsprozesse	19
4.3 Konstruktionsregeln für definierte Impedanz	13	8.3 Produktionsprozesse	20
4.4 Übersprech-Regeln	14	8.4 Auswirkung von Fehlern bei hohen Frequenzen	21
4.5 Regeln zur Konstruktion von Coupons	14	8.5 Datenbeschreibung	22
4.6 Regeln zur Kondensatorentkopplung	15	9 Laufzeitreflektometrie-(TDR-)Messung	22
5 Konstruktion zur Herstellung	17	9.1 Begründung	22
5.1 Prozeßregeln bei Einsatz von CAD	17	Anhang A (informativ) Einheiten, Formelzeichen und Terminologie	23
5.2 Komplexität der Konstruktion und Einfluß auf die Kosten	17	Anhang ZA (normativ) Normative Verweisungen auf internationale Publikationen mit ihren entsprechenden europäischen Publikationen	23

Einleitung

Der Zusammenbau von elektronischen Geräten war traditionell ein Bereich der mechanischen Betrachtung. Die Gestaltung des Aufbaus wird immer komplexer, so ist die heutige Elektroniktechnologie mit schnelleren Schaltvorgängen und höheren Dichten pro Chip verfügbar. Einzelchips haben eine größere Anzahl von Verbindungen auf einer kleineren Chipfläche. Um ein Maximum an Vorteilen durch die Bauteildichte und -geschwindigkeit nutzen zu können, müssen die Konstrukteure ihr Augenmerk auf die Probleme richten, die durch die Phänomene der Fortpflanzung von elektromagnetischen Wellen in Verbindung mit der Übertragung von Schaltsignalen innerhalb eines Systems entstehen. Neue Konstruktionszweige und -strategien sind vonnöten. Leiterplatten mit definierter Impedanz sind ein Teil dieser Strategie.

Die Verbindungen und der Zusammenbau von elektronischen Komponenten war in erster Linie das Gebiet von Mechanik-konstrukteuren, die sich mit Faktoren wie Gewicht, Volumen, Leistungs- und Formfaktoren und mit in Kabel- oder Netzlisten festgelegten Verbindungen beschäftigten. Elektrische Leiter zur Signalübertragung wurden nur unter wenigen Gesichtspunkten verlegt; der Durchgang zwischen den Punkten mußte gewährleistet sein, der Leiter hatte ausreichend Kupfer zur Stromführung und der freie Abstand war ausreichend, um einen Spannungszusammenbruch zu verhindern. Abgesehen von der Sicherstellung einer guten elektrischen Verbindung war die elektrische Leistungsfähigkeit des Signals nicht der Gegenstand der Betrachtungen.

Die Vorteile der digitalen Integrierten Schaltkreise führen zur Einführung neuer Bauteile mit extrem schnellen Anstiegszeiten, die in mikroelektronischen Aufbauten mit hohen Dichten untergebracht sind. Um die Systemleistungsfähigkeit zu optimieren, benötigen diese Bauteile eine Verdrahtungstechnik, die die hohe Verbindungsichte unterstützt und gleichzeitig eine hervorragende elektrische Leistungsfähigkeit bereitstellt.

Obwohl viele Systemprobleme mit der digitalen Hochgeschwindigkeitsverarbeitung in Verbindung gebracht werden, hat keines mehr Beachtung gefunden als das der Verbindungen. Es ist offensichtlich, daß eine Erhöhung der Systemgeschwindigkeit die Verbindungen, den Aufbau und die Leiterplatten zum Engpaß werden lassen und die Systemleistungsfähigkeit verlangsamen. Systeme mit einer 100 K ECL-Schaltung haben fast 55 % Verzögerung durch Aufbau und Verbindungen. CMOS wird üblicherweise als „langsame“ Technologie angesehen, kann aber Taktraten von über 100 MHz in Systemkonstruktionen erreichen. In diesem Fall ist nicht nur die Systemverzögerung ein Problem, sondern auch die Signaldämpfung wird zu einem Kernpunkt bei BiCMOS-Bauteilen mit niedriger Leistung, niedriger Spannung und geringem Störabstand.

1 Anwendungsbereich

Dieser Teil der IEC 61188 soll von Schaltkreiskonstrukteuren, Schaltungsingenieuren, Leiterplatten-Herstellern und Einkäufern verwendet werden, damit in all diesen Bereichen ein allgemeines Verständnis erzielt werden kann. Ziel einer Schaltung ist es, ein Signal von einem Bauteil zu einem oder mehreren anderen über einen Leiter zu übertragen. Hochgeschwindigkeitskonstruktionen sind festgelegt als Konstruktionen, bei denen die Verbindungseigenschaften die Leistungsfähigkeit der Schaltung beeinflussen und daher bedacht werden müssen.

2 Normative Verweisungen

Die folgenden normativen Dokumente enthalten Festlegungen, die durch Verweisung in diesem Text Bestandteil dieses vorliegenden Teiles der IEC 61188 sind. Zum Zeitpunkt der Veröffentlichung dieser Norm waren die angegebenen Ausgaben gültig. Alle normativen Dokumente unterliegen der Überarbeitung. Vertragspartner, deren Vereinbarungen auf dieser Internationalen Norm basieren, werden gebeten, die Möglichkeit zu prüfen, ob die jeweils neuesten Ausgaben der im folgenden genannten Normen angewendet werden können. Die Mitglieder von IEC und ISO führen Verzeichnisse der gegenwärtig gültigen Internationalen Normen.

Normen der Reihe

IEC 61182

Printed boards – Electronic data description and transfer

IEC 61182-1 : 1994

Printed boards – Electronic data description and transfer – Part 1: Printed board description in digital form

IEC 61189-3 : 1997

Test methods for electrical materials, interconnection structures and assemblies – Part 3: Test methods for interconnection structures (printed boards)

3 Technischer Überblick zur Konstruktion

3.1 Bauteilauswahl

Die Möglichkeiten der Bauteiltechnologie umfassen TTL-, Schottky-TTL-, CMOS-, ECL- und GaAs-Bauteile, jede Art mit ihren eigenen Spannungsanforderungen, ihren eigenen Betriebstemperaturbereich, Chipdichte, Eingangsimpedanz,

Ausgangsimpedanz, Signalschwellhöhe, Rauschempfindlichkeit, Reaktionszeit und Ausgangssignalanstiegs- und -abfallzeit. Viele Konstruktionen weisen eine Mischtechnologie auf, bei der SMT und Einsteckbestückung mit TTL-, CMOS- und ECL-Logik vermischt wird, was mehrfache Leiterbreiten (Impedanzwerte) auf derselben Schaltkreislage erforderlich machen kann oder was bei einer einzigen Leiterbreite durch hinreichenden Abstand für die unterschiedlichen Logikfamilien ausgeglichen werden kann.

Chips können einzeln auf einer großen Leiterplatte montiert werden oder auf kleinen Leiterplatten zusammengefaßt werden oder als Multichipmodule auf großen Leiterplatten montiert werden. Große Systeme können verschiedenen große Flachbaugruppen mit unterschiedlichen Verbindungsgrad erforderlich machen. Übertragungen von einem Verbindungsgrad zum anderen werden von Rauschen, Gleichlauf- und Signalverlust begleitet.

Die elektrischen Verbindungen zur Platte können vielfältige Formen aufweisen, die von Stiften, eingesteckt in durchmetallisierte Löcher der Platte, wie z. B. für Bauteilgehäuse mit zwei Anschlußreihen, bis zu einer Reihe von Oberflächenanschlußflächen für Bauteile zur Oberflächenmontage reichen. Die Anforderungen an das Bauteilgehäuse sind von vielen Faktoren abhängig, wie gegenseitiger Abstand, Wirtschaftlichkeit, elektrische Güte und Zuverlässigkeit sowie von der vorherrschenden Gehäuseart der Baugruppe. Die Bauteile müssen in einer Form vorliegen, die mit dem zur Herstellung der Baugruppe angewendeten Bestückungsprozeß verträglich ist.

Das Bauteilgehäuse muß bei Hochgeschwindigkeitskonstruktionen ebenfalls in Betracht gezogen werden. Bei passiven Bauelementen wird die Länge des Bauteilanschlusses der vorherrschende Faktor sein, da Anschlußleiter eine zusätzliche Induktivität und Kapazität darstellen, die sowohl die Laufgeschwindigkeit als auch die Schaltprozesse beeinflussen. Um diese Effekte zu minimieren, sollten die Anschlußdrähte so kurz wie möglich gehalten oder ganz entfernt werden. Bauteile zur Oberflächenmontage können mit Gehäusen ohne Anschlußdrähte bereitgestellt werden; sie können unmittelbar auf den verbindenden Isolierträger montiert werden.

ANMERKUNG: Die Bauteildatenblätter enthalten oft keine Angaben zum Hochgeschwindigkeitsrauschen und zur Fortpflanzungsgeschwindigkeit.

Aktive Bauelemente, wie z.B. integrierte Schaltkreise, werden oft mit verschiedenen Gehäusen angeboten. Im allgemeinen sind DIP-Gehäuse in Kunststoff oder Keramik

die bevorzugte Gehäuseart. Bezeichnenderweise sind diese Gehäuse die größten und bringen die geringste Beeinflussung durch die Form der Anschlüsse im Hochgeschwindigkeitsbetrieb mit sich. Die nächstbeste Gehäuseart ist das Gehäuse zur Oberflächenmontage. Diese Gehäuse werden in verschiedener Form angeboten, z. B. als SOICs, PLCCs, PQFPs, TSOPs oder BGAs. Für diese Gehäusearten ist es üblich, daß die Zuleitungskapazität und -induktivität verringert sind.

Um eine optimale Leistung des Bauteils zu erzielen, kann das Bauelement entweder mittels Chip-on-board- (COB) oder Flip-Chip-Technik oder mittels automatischem Trägerband-Bonden (TAB) direkt auf dem Trägermaterial montiert werden. Diese stellen optimale Methoden dar, da hierbei die Zuleitungskapazitäten und -induktivitäten minimiert werden.

3.2 Schaltungsverbindungen

3.2.1 Stecker

Schaltungsverbindungen sind bei Hochgeschwindigkeitsanwendungen oft mit Schwierigkeiten verbunden, da dabei eine kontinuierliche Signalumgebung nicht mehr gegeben ist. Die meisten Platte-zu-Platte-Stecksysteme sind nicht für den Einsatz in Hochleistungsanwendungen vorgesehen und stören die Signaleinheitlichkeit des Systems. Verbindungen von Platte zu Platte verändern oft die nach der Konstruktion der Platte vorgegebene Impedanz.

Es gibt im wesentlichen zwei Verfahren zur Reduzierung der durch Steckersysteme verursachten Signaldiskontinuitäten:

- a) Das erste Verfahren ist die Bereitstellung einer Steckerform, bei der die Steckerstifte so angeordnet werden können, daß ein guter Signaldurchgang entsteht. Bei gleichbleibenden Signalen muß eine Beziehung zwischen der aktiven und der Verbindung zur nächstgelegenen Bezugsebene, entweder einer Potential- oder einer Masselage, bestehen. Leiter für gleichbleibende Signale stützen sich zur Erzielung einer definierten Impedanz auf definierte Geometrien und eine nahe gelegene Bezugsebene. Die Qualität des Signaltiftes und des Referenzstiftes sowie ihre Lage steuern die elektrische Güte. Um die Güte zu verbessern, müssen Referenzstifte hinzugefügt werden, um Übersprecherscheinungen zu reduzieren. Im allgemeinen ist ein Verhältnis von 3:1 von Referenz- zu Signaltiftanzahl ausreichend (d. h. 3 Referenzstifte auf einen Signaltift).
- b) Das zweite Verfahren ist eine Modifizierung des Steckers, um die Diskontinuität zu minimieren. Durch Verkürzen der Stiftlänge oder durch Einbau einer Masseebene innerhalb des Steckers kann mit kleineren Abständen zwischen den Platten gearbeitet werden.

Häufig werden auf der Platte montierte Koaxialstecker verwendet, wenn nur wenige Signalleitungen mit einer Schaltungsplatte zu verbinden sind oder wenn eine Isolierung der Signale oder deren Unveränderlichkeit von Wichtigkeit sind.

3.2.2 Kabel

Es werden oft diskrete Koaxialstecker und -kabel verwendet, da sie Hochgeschwindigkeits-Hochfrequenzsignale nur mit geringen Verlusten mit einer Schaltungsplatte verbinden können. Vier Bereiche sind zu betrachten:

- Signalfortpflanzungsgeschwindigkeit;
- Übersprecherscheinung;
- induziertes Rauschen;
- Impedanzanpassung.

Für eindeutige Hochgeschwindigkeitsanwendungen bis zu 18 GHz sind diskrete Koaxialkabel zusammen mit einzeln verdrahteten Platten verwendet worden. Auch Lichtleiter-

kabel sind zusammen mit einzeln verdrahteten Platten erfolgreich für Hochfrequenzsignale eingesetzt worden.

3.3 Leiterplatten und Flachbaugruppen

Die Bauteilplatzierung ist ein kritischer Faktor bei der Konstruktion von Hochgeschwindigkeitssystemen. Die Auswirkungen von ungeeigneter Bauteilplatzierung können wesentlich sein und betreffen die folgenden Bereiche:

- Steuerung der Übersprecherscheinung;
- Impedanzdefinition;
- Leistungsverteilung.

3.3.1 Plattenkonstruktion

Die Zahl der Signallagen in Mehrlagenleiterplatten wird sowohl durch die Dichte der Verbindungen innerhalb der Platte als auch durch die Übersprecherscheinung oder Wechselwirkung zwischen den Signalleitungen beeinflusst. Übersprecherscheinungen können das Hinzufügen von Lagen oder eine Vergrößerung des Leiterabstandes erfordern, was eine Verringerung der Verbindungsdichte bedeutet.

Bei Platten mit Einzelverdrahtung wird die Dichte der Verbindungen innerhalb der Platte den Effekt der Übersprecherscheinung beeinflussen. Die Anwendung von Diagonal- und X/Y-Verdrahtung (d. h. in X- und Y-Richtung) auf ein und derselben Verdrahtungslage kann eine größere Schaltungsdichte zulassen, außerdem können die verfügbaren Platzierungsgeometrien einer höheren Dichte und geringeren Übersprecherscheinung dienen.

Eine enge Beziehung zwischen Konstruktion und Güte besteht für den Fall, daß die Verbindungsleiter digitale Hochgeschwindigkeitssignale transportieren. Diese Abhängigkeit existierte früher nicht, oder sie konnte bei Einsatz von Niedergeschwindigkeitssignalen ignoriert werden; sie macht jetzt jedoch neue Konstruktionsregeln, Einschränkungen und Prozeßkontrollen notwendig.

Um die Anforderungen digitaler Hochgeschwindigkeitsverarbeitung zu erfüllen, müssen die heutigen Mehrlagenleiterplatten:

- die Fortpflanzungsverzögerung reduzieren;
- Übersprech- und andere schädliche Erscheinungen senken;
- den Signalverlust reduzieren;
- eine hohe Dichte an Verbindungen zulassen.

Um diese gewünschten Forderungen zu erreichen, müssen die Konstrukteure mit der Festlegung der Impedanz der Übertragungsleitungen beginnen.

Auf einer Plattenebene können definierte Leiter zur Signalverbindung zwischen Bauteilen herangezogen werden. Bei einer gegebenen Konstruktion kann die Impedanz über die spezifische dielektrische Dicke, die Leiterdicke, den Leiterabstand und die relative Permittivität (Dielektrizitätskonstante) definiert werden.

Sowohl die Wahl des Plattenmaterials, d. h. der relativen Permittivität (Dielektrizitätskonstante) (ϵ_r), als auch die Leiterbreite wirken sich auf die Signalfortpflanzung und die Dicke bei gegebener charakteristischer Impedanz aus. Ein niedrigeres ϵ_r führt zu einer schnelleren Signalfortpflanzung, aber erhöht die Leiterbreite bei gegebenem Impedanzwert.

Bei Leiterplatten mit Einzelverdrahtung werden Leiterdicke und -breite durch die Auswahl einer geeigneten Drahtgröße gesteuert. Die Isolierung der Einzeldrähte kann bei einer gegebenen Konstruktion zu einer niedrigeren effektiven relativen Permittivität (Dielektrizitätskonstante) führen, woraus sich bei Leiterplatten mit Einzelverdrahtung höhere Signalfortpflanzungsgeschwindigkeiten ergeben. Bei der Konstruktion mit vorgegebenem spezifischen

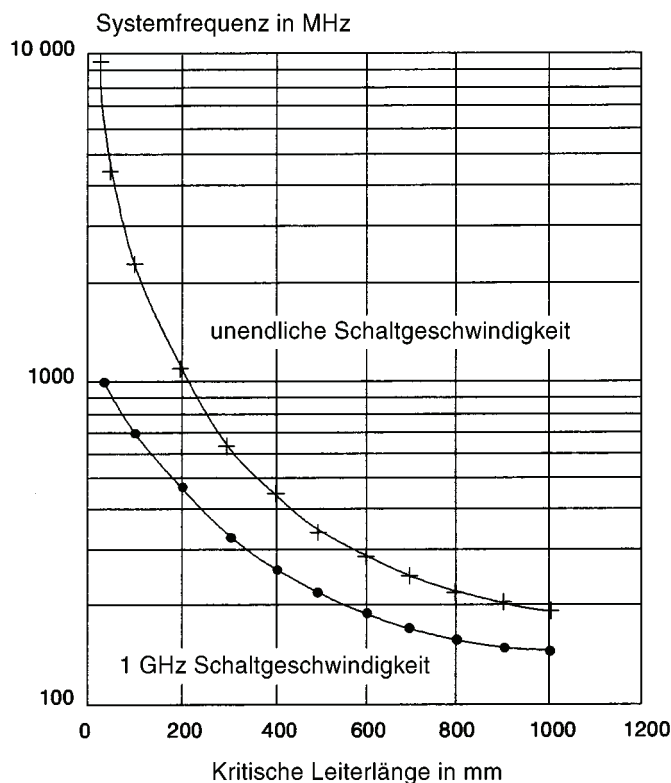


Bild 1: Schaltgeschwindigkeit gegen Fortpflanzungsverzögerung

Impedanzwert werden (bei Übertragungsleitungen) die Kapazität und das Material zwischen den Leitern festgelegt. Signalleitungen müssen so kurz wie möglich gehalten werden, um Fortpflanzungsverzögerungen zu minimieren. Selbst wenn es möglich wäre, einen Schaltkreis mit unendlicher Schaltgeschwindigkeit zu bauen, würde das Verbindungsmaterial die Güte des Systems bestimmen. In Bild 1 ist die Schaltgeschwindigkeit eines Bauteils gegen die Fortpflanzungsverzögerung in einem üblichen Epoxidharz-Glasgewebe aufgetragen, wie es im allgemeinen in der Leiterplattenindustrie eingesetzt wird.

Einige zu berücksichtigende Faktoren sind Abstandsbeschränkungen, Anzahl und Komplexität der Verbindungen, Spannungsverteilung und Herstellungskosten. Wenn die Anforderungen an eine Lage bestimmt werden, zählen die Dicke der dielektrischen Lagen, die Zusammenstellung und Dicke von Masse-/Versorgungslagen, der Aufbau der Isoliermaterialien, die Leiterbreite und -dicke sowie deren Gesamtlänge. Breite und Dicke der Leiter bestimmen auch die Herstellungskosten.

3.4 Anforderungen an die Leistungsfähigkeit

Die Theorie der Fortpflanzung elektromagnetischer Wellen muß unter Bewertung der Leistungsfähigkeit der Verbindungen und Trägermaterialien betrachtet werden. Hochgeschwindigkeitsbauteile sind gekennzeichnet durch eine kurze Anstiegszeit der Impulse, deren Wellenform einem sinusförmigen Wechselspannungs-Signal ähnlich ist. Wenn die Anstiegszeit der Impulse sinkt, wächst die Frequenz der Wellenform, und die Leiterplatte erscheint zunehmend wie eine Hochgeschwindigkeits-Wechselspannungsschaltung.

3.4.1 Leistungsverteilung

Bei Hochgeschwindigkeitsbauteilen werden Schaltoperationen von genau so hohen Hochgeschwindigkeitsanforderungen hinsichtlich der Änderungen des elektrischen

Stromes aus der Spannungsquelle begleitet. Wenn verschiedene Bauteile im gleichen oder nahezu gleichen Augenblick Strom verlangen, muß das Leistungsverteilungssystem diese Forderungen bei Aufrechterhalten seiner Spannung erfüllen. Diese Forderung verlangt für unterschiedliche Spannungen im System Verbindungen niedriger Induktivität zu Bauteilen mit hoher Kapazität.

3.4.2 Relative Permittivität (Dielektrizitätskonstante)

Die relative Permittivität ϵ_r einer Substanz ist festgelegt als das Verhältnis der Permittivität des Materials zu der des leeren Raumes, die den Wert 1,00 hat. Relative Permittivität (Dielektrizitätskonstante) ist der allgemein in der Technik verwendete Ausdruck, obwohl die Dielektrizitätskonstante von verschiedenen Parametern abhängt. Faktoren, welche die relative Permittivität (Dielektrizitätskonstante) eines gegebenen Materials beeinflussen, sind die elektrische Frequenz, bei der die Messungen durchgeführt werden, die Temperatur und das Ausmaß an Wasseraufnahme. Weiterhin kann sich, wenn es sich um ein Verbundmaterial, z. B. ein verstärktes Laminat handelt, der Wert von ϵ_r enorm ändern, wenn der relative Anteil der Komponenten des Verbundmaterials geändert wird.

Die relative Permittivität (Dielektrizitätskonstante) ϵ_r des Dielektrikums einer Verbindungsstruktur wird die elektrische Güte beeinflussen. Bei der Konstruktion der Struktur wird ϵ_r so gewählt, daß die Anforderungen des Systems an Impedanz, Kapazität und Fortpflanzungszeit erfüllt werden. Für eine gegebene Leitergeometrie wird sich die Fortpflanzungszeit proportional zur Quadratwurzel von ϵ_r , die Impedanz umgekehrt proportional zur Quadratwurzel von ϵ_r und die Kapazität proportional zu ϵ_r ändern.

Die effektive relative Permittivität (Dielektrizitätskonstante) ϵ_r' ist die relative Permittivität, die von einem elektrischen Signal bei der Übertragung längs eines Leiters erfahren wird. Ein experimenteller Wert von ϵ_r kann mittels Laufzeit-Reflektometrie (TDR) erhalten werden.

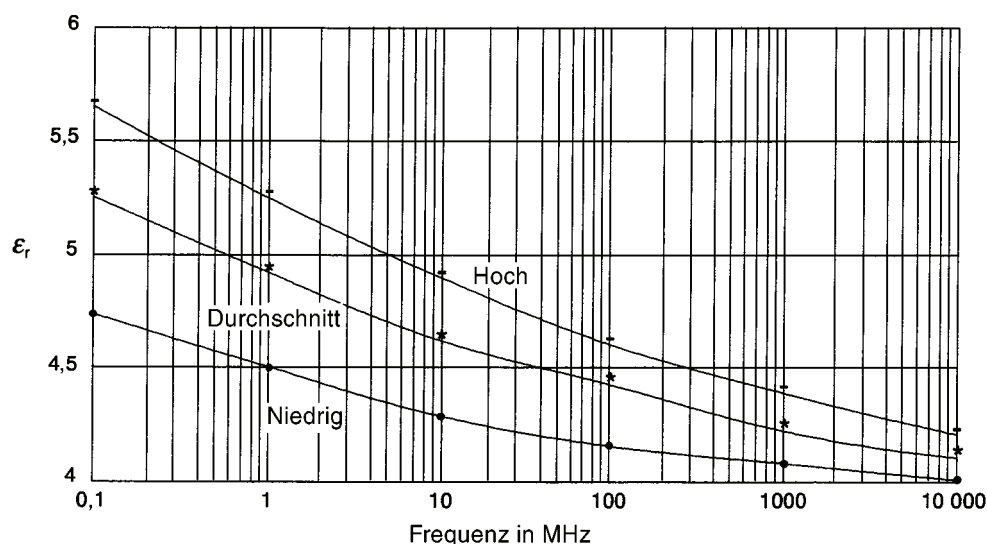


Bild 2: ϵ_r gegen die Frequenz (Epoxidharz-Glas-Laminat)

3.4.3 Relative Permittivität (Dielektrizitätskonstante) und Frequenzbeziehung

Die Werte von ϵ_r und ϵ_r' hängen vom Verhältnis Verstärkungsmaterial zu Harz, der Temperatur, der Wasseraufnahme und der Frequenz ab, bei der die Messung durchgeführt wird. Es ist sicherzustellen, daß die elektrischen Messungen bei Bedingungen durchgeführt werden, die dem vorgesehenen Einsatz ähnlich sind.

Einige Materialien, wie z. B. ein Epoxidharz-Glas-Laminat, zeigen eine Abhängigkeit der dielektrischen Eigenschaften von der Frequenz; daher ist es wichtig, die Frequenz, bei der die Messungen durchgeführt werden, sorgfältig auszuwählen. Die Frequenz ist so auszuwählen, daß die erhaltenen dielektrischen Parameter zur genauen Voraussage der elektrischen Eigenschaften der fertigen Leiterplatte dienen können.

Da die meisten Übertragungseigenschaften von Leiterplatten mit Hilfe von TDR-Messungen bestimmt werden, bietet sich an, die Frequenz entsprechend dieser TDR-Messungen als Vergleichsfrequenz für die dielektrischen Eigenschaften heranzuziehen.

Die höchste betrachtete Frequenz oder Bandbreite (BW) in GHz eines Digitalimpulses kann aus der folgenden Beziehung bestimmt werden:

$$BW = 0,35/t_r$$

dabei ist t_r die Anstiegszeit des Impulses von 10 % auf 90 % seines Höchstwertes in ns. So hat ein üblicher TDR-Impuls mit einer Anstiegszeit von 100 ps eine Bandbreite von 3,5 GHz. (Eine bestimmte Verringerung dieser Anstiegszeit findet jedoch beim Durchgang durch die Prüfvorrichtung statt, wodurch die effektive Frequenz geringfügig verringert wird.) Das bedingt, daß dielektrische Messungen, die mit Hilfe anderer Verfahren als TDR durchgeführt werden, bei höheren Frequenzen vorgenommen werden müssen.

Die Gleichung zur Voraussage des weltweiten Durchschnittswertes von ϵ_r lautet:

$$\epsilon_r = 4,97 - 0,257 \log(f/10) \times 10^6 \quad (1)$$

Die 3 σ -Abweichung wurde zu $\pm 0,35$ (8 %) bestimmt.

Die 3 σ -Abweichung von ϵ_r von Leiter zu Leiter auf einer Leiterplatte wurde zu $\pm 0,26$ (6 %) ermittelt.

Wie oben bereits festgestellt, hängt ϵ_r mit dem Harz/Glas-Verhältnis zusammen. Bild 2 stellt einen Durchschnitt dar, bei dem das berücksichtigt ist.

Z_0 -Voraussagen stimmen mit TDR-Messungen besser überein, wenn ein ϵ_r -Wert von 4,1 verwendet wird, da die TDR-Prüfung bei sehr hohen Frequenzen durchgeführt wird. Z_0 wächst bei Frequenzen unter 1 MHz in stärkerem Maße als erwartet. Das ist auf die Stromverteilung auf der Vergleichsebene zurückzuführen.

Bild 2 zeigt ϵ_r -Kurven, aufgenommen über einem Frequenzbereich von 100 kHz bis 10 GHz, für ein Epoxidharz-Glas-Laminat mit einem Glas/Harz-Gewichtsverhältnis von etwa 40 : 60. Der Wert für ϵ_r ändert sich für dieses Laminat in diesem Frequenzbereich von etwa 4,7 bis 4,0. Diese Änderung von ϵ_r ist im Prinzip auf das Frequenzverhalten des Harzes zurückzuführen, sie wird daher geringer, wenn der Glasanteil des Verbundmaterials wächst. Ferner wird das Frequenzverhalten verändert, wenn ein anderes Harzsystem ausgewählt wird. Materiallieferanten geben üblicherweise Werte für die dielektrischen Eigenschaften an, die bei 1 MHz ermittelt worden sind.

3.4.4 Kritische Signalgeschwindigkeit

Allgemein gilt, daß die Wirkung der Übertragungsleitung (Welleneffekte) zu einem wichtigen Konstruktionsaspekt wird, wenn die Länge der Verbindungen sich 1/7 der Signalwellenlänge nähert. Wenn die Taktfrequenz eines Systems 300 MHz beträgt, beträgt die Wellenlänge in Luft etwa 1 m. Im allgemeinen besteht der Systemtakt aus einer Wiederholung von Rechteckimpulsen. Die meisten Systeme arbeiten digital, so daß die Information in der Führungsflanke des Impulses (scharfer Anstieg) steckt. Diese Flanke muß so schnell wie möglich ansteigen (oder abfallen). Frequenz und Anstiegszeit des Signals sind durch die Beziehung $t_r = 0,35/f$ miteinander verknüpft, dabei ist t_r die Anstiegszeit in ns und f die Frequenz in GHz. Tabelle 1 zeigt die Anstiegszeiten für einige IC-Familien.

Tabelle 1: Anstiegszeit von Bauteilen

Bauteil-Anstiegszeit	
Bauteilfamilie	Anstiegszeit ns
TTL	6 bis 9
Schottky TTL	2 bis 3
ECL	0,45 bis 0,75
GaAs	0,05 bis 0,20