Leiterplatten und Flachbaugruppen

# Konstruktion und Anwendung

Teil 5-1: Betrachtungen zur Montage (Anschlussfläche/Verbindung)
Allgemeine Anforderungen
(IEC 61188-5-1:2002) Deutsche Fassung EN 61188-5-1:2002

DIN EN 61188-5-1

ICS 31.180

Printed boards and printed board assemblies – Design and use –
Part 5-1: Attachment (land/joint) considerations –
Generic requirements (IEC 61188-5-1:2002);
German version EN 61188-5-1:2002

Cartes imprimées et cartes imprimées équipées – Conception et utilisation –
Partie 5-1: Considérations sur les liaisons pistes-soudures –
Prescriptions génériques (CEI 61188-5-1:2002);
Version allemande EN 61188-5-1:2002

**Die Europäische Norm EN 61188-5-1:2002 hat den Status einer Deutschen Norm.**

## Beginn der Gültigkeit

Die EN 61188-5-1 wurde am 2002-10-01 angenommen.

## Nationales Vorwort

Für die vorliegende Norm ist das nationale Arbeitsgremium K 682 „Montageverfahren für elektronische Baugruppen“ der DKE Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE zuständig.

Norm-Inhalt war veröffentlicht als E DIN IEC 52/572/CD:1996-11.

Die enthaltene IEC-Publikation wurde vom TC 91 „Electronics assembly technology“ erarbeitet.

Das IEC-Komitee hat entschieden, dass der Inhalt dieser Publikation bis zum Jahr 2004 unverändert bleiben soll. Zu diesem Zeitpunkt wird entsprechend der Entscheidung des Komitees die Publikation
– bestätigt,
– zurückgezogen,
– durch eine Folgeausgabe ersetzt oder
– geändert.

Fortsetzung Seite 2
und 69 Seiten EN

DKE Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE

Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

Für den Fall einer undatierten Verweisung im normativen Text (Verweisung auf eine Norm ohne Angabe des Ausgabedatums und ohne Hinweis auf eine Abschnittsnummer, eine Tabelle, ein Bild usw.) bezieht sich die Verweisung auf die jeweils neueste gültige Ausgabe der in Bezug genommenen Norm.

Für den Fall einer datierten Verweisung im normativen Text bezieht sich die Verweisung immer auf die in Bezug genommene Ausgabe der Norm.

Der Zusammenhang der zitierten Normen mit den entsprechenden Deutschen Normen ergibt sich, soweit ein Zusammenhang besteht, grundsätzlich über die Nummer der entsprechenden IEC-Publikation. Beispiel: IEC 60068 ist als EN 60068 als Europäische Norm durch CENELEC übernommen und als DIN EN 60068 ins Deutsche Normenwerk aufgenommen.

IEC hat 1997 die Benummerung der IEC-Publikationen geändert. Zu den bisher verwendeten Normnummern wird jeweils 60000 addiert. So ist zum Beispiel aus IEC 68 nun IEC 60068 geworden.



Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

EUROPÄISCHE NORM

EUROPEAN STANDARD

NORME EUROPÉENNE

# EN 61188-5-1

Oktober 2002

ICS 31.180; 31.190

Deutsche Fassung

# Leiterplatten und Flachbaugruppen – Konstruktion und Anwendung Teil 5-1: Betrachtungen zur Montage (Anschlussfläche/Verbindung) – Allgemeine Anforderungen

(IEC 61188-5-1:2002)

Printed boards and printed board assemblies – Design and use
Part 5-1: Attachment (land/joint) considerations – Generic requirements
(IEC 61188-5-1:2002)

Cartes imprimées et cartes imprimées équipées – Conception et utilisation
Partie 5-1: Considérations sur les liaisons pistes-soudures – Prescriptions génériques
(CEI 61188-5-1:2002)

Diese Europäische Norm wurde von CENELEC am 2002-10-01 angenommen. Die CENELEC-Mitglieder sind gehalten, die CEN/CENELEC-Geschäftsordnung zu erfüllen, in der die Bedingungen festgelegt sind, unter denen dieser Europäischen Norm ohne jede Änderung der Status einer nationalen Norm zu geben ist.

Auf dem letzten Stand befindliche Listen dieser nationalen Normen mit ihren bibliographischen Angaben sind beim Zentralsekretariat oder bei jedem CENELEC-Mitglied auf Anfrage erhältlich.

Diese Europäische Norm besteht in drei offiziellen Fassungen (Deutsch, Englisch, Französisch). Eine Fassung in einer anderen Sprache, die von einem CENELEC-Mitglied in eigener Verantwortung durch Übersetzung in seine Landessprache gemacht und dem Zentralsekretariat mitgeteilt worden ist, hat den gleichen Status wie die offiziellen Fassungen.

CENELEC-Mitglieder sind die nationalen elektrotechnischen Komitees von Belgien, Dänemark, Deutschland, Finnland, Frankreich, Griechenland, Irland, Island, Italien, Luxemburg, Malta, den Niederlanden, Norwegen, Österreich, Portugal, Schweden, der Schweiz, der Slowakei, Spanien, der Tschechischen Republik, Ungarn und dem Vereinigten Königreich.

CENELEC

Europäisches Komitee für Elektrotechnische Normung
European Committee for Electrotechnical Standardization
Comité Européen de Normalisation Electrotechnique

**Zentralsekretariat: rue de Stassart 35, B-1050 Brüssel**

© 2002 CENELEC – Alle Rechte der Verwertung, gleich in welcher Form und in welchem Verfahren, sind weltweit den Mitgliedern von CENELEC vorbehalten.



Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

## Vorwort

Der Text des Schriftstücks 91/292/FDIS, zukünftige 1. Ausgabe von IEC 61188-5-1, ausgearbeitet von dem IEC TC 91 „Electronics assembly technology“, wurde der IEC-CENELEC Parallelen Abstimmung unterworfen und von CENELEC am 2002-10-01 als EN 61188-5-1 angenommen.

Nachstehende Daten wurden festgelegt:

| | | |
|---|---|---|
| – spätestes Datum, zu dem die EN auf nationaler Ebene durch Veröffentlichung einer identischen nationalen Norm oder durch Anerkennung übernommen werden muss | (dop): | 2003-07-01 |
| – spätestes Datum, zu dem nationale Normen, die der EN entgegenstehen, zurückgezogen werden müssen | (dow): | 2005-10-01 |

Anhänge, die als „normativ“ bezeichnet sind, gehören zum Norminhalt.
Anhänge, die als „informativ“ bezeichnet sind, enthalten nur Informationen.
In dieser Norm ist Anhang ZA normativ und sind die Anhänge A und B informativ.
Der Anhang ZA wurde von CENELEC hinzugefügt.

---

**Anerkennungsnotiz**

Der Text der Internationalen Norm IEC 61188-5-1:2002 wurde von CENELEC ohne irgendeine Abänderung als Europäische Norm angenommen.

---



Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

## Inhalt

Seite

Vorwort ... 2
1 Anwendungsbereich ... 7
2 Normative Verweisungen ... 7
3 Begriffe ... 7
4 Anforderungen an die Konstruktion ... 13
4.1 Allgemeines ... 13
4.1.1 Einteilung ... 14
4.1.2 Bestimmung des Anschlussflächenbildes ... 15
4.2 Maßsysteme ... 15
4.2.1 Toleranzen der Bauteile ... 16
4.2.2 Toleranzen der Anschlussflächen ... 20
4.2.3 Fertigungsspielraum ... 20
4.2.4 Toleranzen bei der Bestückung ... 20
4.2.5 Maß- und Toleranzanalyse ... 21
4.3 Herstellbarkeit der Konstruktion ... 28
4.3.1 SMT-Anschlussflächenbild ... 29
4.3.2 Auswahl von Standard-Bauteilen ... 29
4.3.3 Entwicklung der Substrate für die Schaltung ... 29
4.3.4 Gesichtspunkte für die Bestückung ... 29
4.3.5 Maßnahmen für automatisierte Prüfung ... 29
4.3.6 SMT-Dokumentation ... 30
4.4 Einschränkungen durch die Umgebung ... 30
4.4.1 Feuchtigkeitsempfindliche Bauteile ... 30
4.4.2 Betrachtungen zur Umgebung bei der Endanwendung ... 30
4.5 Entwurfsregeln ... 31
4.5.1 Bauteilabstand ... 32
4.5.2 Einseitige und doppelseitige Leiterplattenbestückung ... 33
4.5.3 Lotpastenschablonen ... 34
4.5.4 Abstandshöhe der Bauteile für die Reinigung ... 34
4.5.5 Justiermarken ... 34
4.5.6 Leiter ... 37
4.5.7 Leitlinien für Kontaktlöcher ... 39
4.5.8 Genormte Fertigungstoleranzen ... 40
4.5.9 Herstellung der Nutzen ... 42
4.6 Überzüge auf Außenlagen ... 45
4.6.1 Lötmaskenüberzüge ... 45
4.6.2 Lötmaskenabstände ... 46
4.6.3 Überzüge auf Anschlussflächen ... 46



AVA Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

Seite
5 Qualität und Validierung der Zuverlässigkeit ... 47
5.1 Validierungsverfahren ... 47
6 Prüfbarkeit ... 47
6.1 Fünf Arten der Prüfungen ... 47
6.1.1 Prüfung der unbestückten Leiterplatte ... 48
6.1.2 Prüfungen an bestückten Leiterplatten ... 48
6.2 Zugänglichkeit zu Prüfpunkten ... 48
6.2.1 Prüfphilosophie ... 49
6.2.2 Prüfstrategie für unbestückte Leiterplatten ... 49
6.3 Vollständiger Prüfpunktzugang an bestückten Leiterplatten ... 49
6.3.1 Anpassung an die automatisierte Prüfung ... 50
6.3.2 Prüfung mit Mehrfachsonden ... 50
6.4 Beschränkter Zugang zu den Prüfpunkten ... 50
6.5 Kein Zugang zu den Prüfpunkten ... 51
6.6 Einflüsse zweischaliger Prüfvorrichtungen ... 51
6.7 Prüfmerkmale an Leiterplatten ... 51
6.7.1 Abstand der Prüfanschlussflächenbilder ... 51
6.7.2 Größe und Form der Prüfanschlussflächen ... 51
6.7.3 Konstruktion nach Prüfparametern ... 52
7 Leiterplatten-Bautypen ... 53
7.1 Allgemeine Betrachtungen ... 54
7.1.1 Kategorien ... 56
7.1.2 Fehlanpassung hinsichtlich der thermischen Dehnung ... 56
7.2 Organisches Basismaterial ... 56
7.3 Nicht-organische Basismaterialien ... 56
7.4 Alternative Leiterplattenstrukturen ... 56
7.4.1 Leiterplattenstrukturen mit Stützebene ... 56
7.4.2 Hochdichte Leiterplattentechnik ... 56
7.4.3 Einzeldrahtverbindung ... 57
7.4.4 Verbindungsstrukturen mit verzugsfreiem Kern ... 57
7.4.5 Strukturen mit porzellanisiertem Metall (Metall-Kern) ... 57
8 Gesichtspunkte zur Bestückung bei der Oberflächen-Montagetechnik (SMT) ... 57
8.1 Prozessfolge bei SMT-Bestückung ... 57
8.2 Vorbereitung des Substrates ... 58
8.2.1 Auftrag des Klebstoffes ... 58
8.2.2 Leitfähige Klebstoffe ... 59
8.2.3 Auftragen der Lotpaste ... 59
8.2.4 Lotvorformungen ... 59
8.3 Platzierung der Bauteile ... 59



Documents
Document Sharing Hub
Full document details: DIN EN 61188-5-1:2003-06

Seite

8.3.1 Übertragung der Bauteildaten ... 59
8.4 Lötverfahren ... 60
8.4.1 Schwalllöten ... 60
8.4.2 Dampfphasenlöten ... 61
8.4.3 IR-Aufschmelzlöten ... 61
8.4.4 Heißluft-/Heißgaskonvektion ... 62
8.4.5 Laser-Aufschmelzlöten ... 62
8.5 Reinigung ... 62
8.6 Reparatur/Nacharbeit ... 62
8.6.1 Wiederverwendung ausgebauter Bauteile ... 63
8.6.2 Auswirkungen von Wärmeableitern ... 63
8.6.3 Abhängigkeit vom Leiterplatten-Materialtyp ... 63
8.6.4 Abhängigkeit von den Kupferanschlussflächen und der Leiterführung ... 63
8.6.5 Auswahl geeigneter Nacharbeitsausrüstungen ... 64
8.6.6 Abhängigkeit von der Montagestruktur und dem Lötverfahren ... 64
Anhang A (informativ) Prüfmuster – Prozessbewertungen ... 65
Anhang B (informativ) Abkürzungen ... 68
Anhang ZA (normativ) Normative Verweisungen auf internationale Publikationen mit ihren entsprechenden europäischen Publikationen ... 69

Bild 1 – Bildung der Profiltoleranzen ... 16
Bild 2 – Beispiel der Bemaßung eines Kondensators Typ C3216 für optimale Lotkehlenbildung ... 17
Bild 3 – Profilbemaßung eines SOIC mit S-förmig gebogenen Anschlüssen ... 18
Bild 4 – Abstände bei Bauteilen mit mehreren Anschlüssen ... 22
Bild 5 – Flächenbedingungen für Bauteilflächen-Umriss ... 28
Bild 6 – Ausrichtung der Bauteile bei Anwendung des Schwalllötens ... 32
Bild 7 – Ausrichtung ähnlicher Bauteile ... 33
Bild 8 – Nutzenjustiermarken/Globale Justiermarken ... 35
Bild 9 – Lokale und globale Justiermarken ... 35
Bild 10 – Lage der Justiermarken auf einer Leiterplatte ... 36
Bild 11 – Anforderungen an die Sperrfläche um eine Justiermarke ... 37
Bild 12 – Geometrien für Oberflächenmontage ... 38
Bild 13 – Prüfmuster für die Realisierbarkeit von Leiterführungen ... 39
Bild 14 – Beziehungen zwischen Anschlussflächenbild und Kontaktlöchern ... 39
Bild 15 – Beispiele für die Anordnung von Kontaktflächen ... 40
Bild 16 – Beschreibung der Leiter ... 41
Bild 17 – Beispiele von modifizierten Anschlussflächen ... 42
Bild 18 – Typischer Nutzen aus Kupfer-Glaslaminat ... 43
Bild 19 – Abstände der Leiter bei V-Nut-Einkerbung ... 44
Bild 20 – Abbrechstellen (geführtes Muster) mit geführten Schlitzen ... 44



AVA Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

Seite

Bild 21 – Geführte Schlitze ... 45
Bild 22 – Lötmaskenfenster für eine Gruppe ... 46
Bild 23 – Lötmaskenfenster für eine Tasche ... 46
Bild 24 – Temperaturgrenzwerte von Bauteilen ... 47
Bild 25 – Raster der Kontaktlöcher für die Prüfung ... 50
Bild 26 – Allgemeiner Zusammenhang zwischen Größe des Prüfkontaktes und Fehlversuchen der Prüfsonde ... 52
Bild 27 – Abstand des Elementes für die Prüfsonde vom Bauteil ... 53
Bild 28 – Typischer Prozessablauf für die Durchsteck-/Oberflächenmontage ... 58
Bild 29 – Typischer Prozessablauf für reine Oberflächen-Montagetechnik für Typ 1b und 2b ... 58
Bild A.1 – Allgemeine Beschreibung des Kontaktmusters und der Verbindungen für die Prozessvalidierung ... 65
Bild A.2 – Fotografie der Prüfleiterplatte IPC-A-49 (Primärseite) ... 66

Tabelle 1 – Elemente der Grenzabmaß-Analyse ... 23
Tabelle 2 – Flache bandförmige L- und S-förmig gebogene Anschlüsse (Abstand > 0,625 mm) ... 24
Tabelle 3 – Flache bandförmige L- und S-förmig gebogene Anschlüsse (Abstand ≤ 0,625 mm) ... 24
Tabelle 4 – Runde oder abgeflachte bandförmige Anschlüsse ... 24
Tabelle 5 – J-förmige Anschlüsse ... 24
Tabelle 6 – Bauteile mit rechteckigen oder quadratischen Endflächen (Keramikkondensatoren und Widerstände) ... 25
Tabelle 7 – Zylindrische Endkappenanschlüsse (MELF) ... 25
Tabelle 8 – Nur Bodenanschlüsse ... 25
Tabelle 9 – Anschlusslose Chipträger mit Kontaktfußanschlüssen (Abstand > 0,625 mm) ... 25
Tabelle 10 – Stumpfstoß ... 26
Tabelle 11 – Einwärts gebogene streifenförmige L- und S-förmig gebogene Anschlüsse (Tantalkondensatoren) ... 26
Tabelle 12 – Flache Laschenanschlüsse ... 26
Tabelle 13 – Ungünstigste Umgebungsbedingungen für oberflächenmontierte Elektronikbaugruppen und empfohlene beschleunigte Prüfungen für Lötverbindungen bei der Oberflächenmontage hinsichtlich der häufigsten Anwendungsklassen ... 31
Tabelle 14 – Toleranzen der Leiterbreiten ... 41
Tabelle 15 – Genauigkeit der Lage eines Merkmals ... 42
Tabelle 16 – Vergleich von Leiterplattenstrukturen ... 53
Tabelle 17 – Auswahl von Leiterplattenstrukturen ... 55
Tabelle 18 – Materialeigenschaften von Leiterplattenstrukturen ... 55



Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

## 1 Anwendungsbereich

Dieser Teil von IEC 61188 liefert Angaben zur Geometrie von Anschlussflächen, die zur Oberflächenmontage von elektronischen Bauteilen verwendet werden. Absicht der hier vorgelegten Angaben ist es, die geeignete Größe, Form und Toleranzen von Anschlussflächenbildern zur Oberflächenmontage anzugeben, um eine hinreichende Fläche für eine Lötkehle sicherzustellen und auch die Prüfung und Nacharbeit derartiger Lötverbindungen zu gewährleisten.

## 2 Normative Verweisungen

Die nachfolgenden zitierten Dokumente sind für die Anwendung dieses Dokuments erforderlich. Bei datierten Verweisungen gilt nur die in Bezug genommene Ausgabe. Bei undatierten Verweisungen gilt die letzte Ausgabe des in Bezug genommenen Dokuments (einschließlich aller Änderungen).

IEC 60097, *Grid system for printed circuits*

IEC 60194, *Printed board design, manufacture and assembly – Terms and definitions*

IEC 61188-1-1, *Printed boards and printed board assemblies – Design and use – Part 1-1: Generic requirements – Flatness considerations for electronic assemblies*

IEC 61191-1, *Printed board assemblies – Part 1: Generic specification – Requirements for soldered electrical and electronic assemblies using surface mount and related assembly technologies*

IEC 61191-2, *Printed board assemblies – Part 2: Sectional specification – Requirements for surface mount soldered assemblies*

IEC 61192-1, *Soldered electronic assemblies – Part 1: Workmanship requirements – General*[1)]

IEC 61192-2, *Soldered electronic assemblies – Part 2: Workmanship requirements – Surface mounted assemblies*[1)]

IEC 61760-1, *Surface mounting technology – Part 1: Standard method for the specification of surface mounting components (SMDs)*

IEC 62326 (alle Teile), *Printed boards*

## 3 Begriffe

Für die Anwendung dieses Teils von IEC 61188 gelten die nur in Englisch in IEC 60194[2)] angegeben und die folgenden Begriffe.

**3.1**
**Baugruppe**
Anzahl von Teilen, Unterbaugruppen oder Kombinationen daraus, die miteinander verbunden sind

[IEC 60194]

**3.2**
**doppelseitige Baugruppe**
Verbindungsstruktur mit Bauteilen sowohl auf der Primär- als auch auf der Sekundärseite

---

1) In Vorbereitung.

2) Bestimmte Begriffe aus IEC 60194 wurden in das Französische übersetzt.



AVA Documents Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

**3.3**
**Mehrlagen-Leiterplattenbaugruppe (Mehrlagen-Verdrahtungsplattenbaugruppe)**
Mehrlagen-Leiterplatte oder Mehrlagen-Verdrahtungsplatte, die mit gesondert hergestellten Bauteilen und anderen Teilen bestückt ist

**3.4**
**Verbindungsstruktur-Baugruppe**
Grundbegriff für eine Baugruppe mit Bauteilen auf einer oder auf beiden Seiten einer Verbindungsstruktur

**3.5**
**Leiterplattenbaugruppe**
Baugruppe mit mehreren gedruckten Schaltungen oder Verdrahtungen oder beiden

**3.6**
**Flachbaugruppe**
Leiterplatte oder Verdrahtungsplatte, die mit gesondert hergestellten Bauteilen und anderen Teilen bestückt ist

**3.7**
**einseitige Baugruppe**
Verbindungsstruktur, die nur auf der Primärseite mit Bauteilen bestückt ist

**3.8**
**Basismaterial**
Isolierstoff, auf dem ein Leiterbild erzeugt werden kann (das Basismaterial kann starr oder flexibel oder beides sein. Es kann als Dielektrikum oder als isolierte Metalltafel vorliegen)

[IEC 60194]

**3.9**
**Grundmaß**
numerischer Wert für die theoretisch exakte Lage eines Elementes oder Loches (Grundlage, von der aus zulässige Schwankungen durch die Toleranz zu anderen Maßen in Anmerkungen oder durch Element-kontrollsymbole festgelegt werden)

[IEC 60194]

**3.10**
**Blindkontaktloch**
Kontaktloch, welches sich nur auf einer Oberfläche der Leiterplatte befindet

[IEC 60194]

**3.11**
**verborgenes Kontaktloch**
Kontaktloch, welches nicht bis zu einer Oberfläche der Leiterplatte reicht

[IEC 60194]

**3.12**
**Kontaktfuß**
vertiefte, metallisierte Stellen an den Kanten eines anschlusslosen Chipträgers, die dazu dienen, leitende Oberflächen oder Ebenen innerhalb oder auf dem Chipträger zu verbinden

[IEC 60194]

**3.13**
**Chipträger**
flaches, üblicherweise quadratisches, oberflächenmontierbares Halbleiterbauelementegehäuse, dessen Chip-Hohlraum oder Chip-Montagefläche einen großen Anteil der Gehäusegröße einnimmt und dessen äußere Anschlüsse üblicherweise auf alle vier Gehäuseseiten verteilt sind (er kann Anschlusszuleitungen haben oder auch nicht)

[IEC 60194]



Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

**3.14**
**Leiterplatte mit drahtgebondetem Chip (COB)**
Leiterplatten-Montagetechnik, bei der ein nicht verkappter Halbleiterchip montiert und mit Bonddrähten oder mit ähnlichen Techniken elektrisch verbunden wird. Die Silizium-Flächendichte ist üblicherweise kleiner als die der Leiterplattenfläche

[IEC 60194, modifiziert]

**3.15**
**thermischer Ausdehnungskoeffizient (CTE)**
lineare Maßänderung eines Stoffes je Einheit der Temperaturänderung (siehe auch „Fehlanpassung der thermischen Ausdehnung“)

[IEC 60194]

**3.16**
**Bauteil**
einzelnes Teil oder Kombination von Teilen, das bzw. die im Schaltungsverbund (eine) konstruktiv vorgegebene Funktion(en) erfüllt (siehe auch „Einzelteil“ in IEC 60194)

[IEC 60194]

**3.17**
**Bauteil-Montageplatz**
Einbauplatz auf einer Verbindungsstruktur, die aus einem Anschlussflächenbild besteht und aus Leiterverzweigungen zu weiteren Anschlussflächen für Prüfzwecke oder zu Kontaktlöchern zur Montage eines Einzelbauteils

**3.18**
**Leiterbild**
Konfiguration oder Konstruktion des leitenden Materials auf einem Basismaterial (umfasst Leiter, Anschlussflächen, Kontaktlöcher, Wärmeableiter und passive Bauteile, wenn diese integraler Bestandteil des Leiterplatten-Herstellprozesses sind)

[IEC 60194]

**3.19**
**Leiter**
einzelner Leiterpfad in einem Leiterbild

[IEC 60194]

**3.20**
**Stützkern**
Stützebene im Inneren einer Verbindungsstruktur

[IEC 60194]

**3.21**
**Bauteilfläche**
kleinste rechteckige Fläche, die den kleinsten elektrischen und mechanischen Abstand (Bauteilflächenübermaß) um die Kombination aus Bauteilkörper und den Grenzen des Anschlussflächenbildes darstellt

**3.22**
**Bauteilflächenübermaß**
Fläche zwischen dem Rechteck, welches das Anschlussflächenbild und das Bauteil sowie die Außengrenzen der Bauteilfläche umschreibt. Das Bauteilflächenübermaß darf in $x$- und $y$-Richtung unterschiedlich sein

**3.23**
**Bauteilflächenbearbeitungszone**
Bauteilfläche mit einer Zugabe, die durch Anforderungen bei der Herstellung bestimmt ist, damit sichergestellt wird

– die fehlerfreie Montage von oberflächenmontierbaren Bauteilen;



Documents
Document Sharing Hub
Full document details: DIN EN 61188-5-1:2003-06

– der ungestörte Betrieb der Schaltung, d. h., die Funktion ist durch einen zu geringen Abstand zu benachbarten Bauteilen nicht beeinträchtigt;

– Prüfung der elektrischen Funktion und der Lötstellen und, falls erforderlich, Nacharbeit und Reparatur

**3.24**
**DIL-Gehäuse (DIP)**
rechteckiges Bauteilgehäuse, das eine Anschlussreihe an jeder der langen Seiten seines Körpers besitzt, welche zu einer mit der Gehäuseunterseite parallel verlaufenden Ebene rechtwinklig ausgeführt sind

[IEC 60194]

**3.25**
**Feinabstandstechnologie (FPT)**
Oberflächenmontagetechnik mit einem Mittenabstand der Bauteilanschlüsse von 0,625 mm (0,025 Zoll) oder weniger

[IEC 60194]

**3.26**
**Justiermarke**
Bezugsmerkmale auf der Leiterplatte, die als gemeinsame messbare Punkte für Montage- und Prüfvorgänge vorgesehen sind und eine Positionsgenauigkeit erfordern

**3.27**
**Flachgehäuse**
rechteckiges Bauteilgehäuse, das eine Anschlussreihe an jeder der langen Seiten seines Körpers besitzt, welche parallel zur Gehäuseunterseite ausgeführt sind

[IEC 60194]

**3.28**
**Anschlussfläche**
(siehe bevorzugter Begriff „Anschlussflächenbild“)

[IEC 60194]

**3.29**
**Raster**
senkrecht zueinander stehendes Netz aus zwei Sätzen paralleler äquidistanter Linien, die zur Lagebestimmung von Punkten auf einer Leiterplatte verwendet werden

[IEC 60194]

**3.30**
**integrierte Schaltung (IC)**
Baugruppe aus untrennbaren zusammengehörigen Schaltungselementen, elektronischen Miniatur-Bauteilen, die in einem chargenabhängigen Prozess auf einem oder innerhalb eines einzigen Basismaterials zur Erzeugung einer Mikroschaltungsfunktion hergestellt werden

[IEC 60194]

**3.31**
**Drahtbrücke**
elektrische Verbindung, die Teil der ursprünglichen Konstruktion ist und die auf einer Leiterplatte zur Überbrückung von Teilen des vorgesehenen Leiterbildes aufgebracht wird (siehe auch „Behelfsdraht“)

[IEC 60194]

**3.32**
**Anschlussfläche**
Teil des Leiterbildes, das üblicherweise, aber nicht ausschließlich, zur Verbindung und/oder der Befestigung von Bauteilen dient

[IEC 60194]



Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

**3.33**
**Anschlussflächenbild**
Kombination von Anschlussflächen, die zur Montage, Verbindung und Prüfung eines bestimmten Bauteils vorgesehen ist

[IEC 60194]

**3.34**
**anschlussloser Chipträger**
Chipträger, dessen äußere Verbindungen aus metallisierten Anschlüssen bestehen und die unlösbarer Bestandteil des Bauteilgehäuses sind (siehe auch „Chipträger mit Anschlüssen“)

[IEC 60194]

**3.35**
**Chipträger mit Anschlüssen**
Chipträger, dessen äußere Verbindungen aus Anschlüssen bestehen, die seitlich und nach unten gerichtet aus dem Gehäuse austreten (siehe auch „anschlussloser Chipträger“)

**3.36**
**Druckoriginal**
Dokument, das die zulässigen Maße oder Rasterpunkte eines Teiles oder aller Teile eines herzustellenden Produktes zeigt, einschließlich der Anordnung der Leiter und Nichtleiterbilder oder -elemente, der Größe, des Typs und der Lage der Löcher sowie alle anderen erforderlichen Informationen

[IEC 60194]

**3.37**
**Mischbauweise**
Bauteil-Montagetechnik, bei der auf derselben Verbindungsstruktur sowohl Durchsteck- als auch Oberflächenmontage-Techniken eingesetzt werden

**3.38**
**Modul**
trennbare Einheit in einer montierten Schaltung

[IEC 60194]

**3.39**
**Nennmaß**
Maß, das zwischen dem Höchst- und Kleinstwert der Größe eines Merkmals liegt (die Toleranz zu einem Nennmaß gibt die Grenzen der Abweichungen von der Merkmalgröße an)

**3.40**
**Verbindungsstruktur**
allgemeiner Begriff für eine fertig hergestellte Kombination aus Basismaterialien, Trägerflächen oder Stützkernen und einer Verbindungsverdrahtung, die für die Montage und Verbindung von Bauteilen verwendet werden

[IEC 60194]

**3.41**
**Durchkontaktierung**
Loch, bei dem durch Metallisierung der Lochwand eine elektrische Verbindung zwischen inneren oder äußeren Leiterbildern oder beiden hergestellt wird

[IEC 60194]

**3.42**
**Primärseite**
Seite einer Verbindungsstruktur, die als solche auf dem Druckoriginal festgelegt ist (üblicherweise die Seite, die die meisten komplizierten oder die höchste Anzahl der Bauteile enthält)

[IEC 60194]

AVA Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

**3.43**
**Leiterplatte**
allgemeiner Begriff für fertig hergestellte gedruckte Schaltungs- oder gedruckte Verdrahtungs-Konfigurationen (dies umfasst einseitige, zweiseitige und Mehrlagen-Leiterplatten mit starrem, flexiblem und starr-flexiblem Basismaterial)

[IEC 60194]

**3.44**
**gedruckte Verdrahtung**
Leiterbild, das auf einem gemeinsamen Träger Punkt-Punkt-Verbindungen in einer vorgegebenen Anordnung, aber keine gedruckten Bauteile enthält (siehe auch „gedruckte Schaltung“)

[IEC 60194]

**3.45**
**Deckungsgenauigkeit**
Grad der Übereinstimmung der Lage eines Bildes (oder eines Teils davon), eines Lochs oder eines anderen Merkmals mit der vorgesehenen Lage auf einem Produkt

[IEC 60194]

**3.46**
**Sekundärseite**
die Seite einer Verbindungsstruktur, die der Primärseite gegenüberliegt (das ist dieselbe Seite wie die „Lötseite“ bei der Durchsteckmontagetechnik)

[IEC 60194]

**3.47**
**SIP-Gehäuse**
Bauteil mit einer geraden Stift- oder Drahtanschlussreihe

[IEC 60194]

**3.48**
**statische Elektrizität**
an der Oberfläche eines Materials angesammelte oder aufgebaute elektrische Ladung

**3.49**
**Kontrolle der statischen Elektrizität**
Technik, bei der Werkstoffe und Systeme dazu benutzt werden, aufgebaute statische Elektrizität durch Herstellen eines kontinuierlichen Strompfades auszulöschen/zu entladen

**3.50**
**verstärktes Loch**
Loch in einer Leiterplatte, dessen Wände metallisiert oder andersartig verstärkt sind

[IEC 60194]

**3.51**
**Stützebene**
ebene Struktur, die zu einer Verbindungsstruktur gehört und dazu dient, eine mechanische Stabilität, eine Einschränkung der thermomechanischen Eigenschaften, eine Wärmeleitung und/oder elektrische Eigenschaften zu erzeugen (sie kann entweder innerhalb oder außerhalb der Verbindungsstruktur liegen) (siehe auch „Stützkern“)

[IEC 60194]

**3.52**
**Oberflächenmontagetechnik (SMT)**
Technik, bei der die elektrische Verbindung von Bauteilen zur Oberfläche eines Leiterbildes auf einer Leiterplatte hergestellt wird, ohne dass Bauteillöcher benötigt werden



Documents
Document Sharing Hub
Full document details: DIN EN 61188-5-1:2003-06

**3.53**
**überdecktes Kontaktloch**
Blindkontaktloch oder Durchsteckloch, bei dem die freiliegende Oberfläche der Primär- oder Sekundärseite oder beider Seiten einer Verbindungsstruktur völlig von einem Abdeckmaterial, wie z. B. einer Trockenfilm-Abdeckung (Lötabdeckung), einem vorgehärteten harzgetränkten Glasgewebe (Prepreg) usw. überdeckt ist, um das Eindringen von Prozesslösungen, Lot oder Verunreinigungen in das Loch zu verhindern

**3.54**
**Fehlanpassung der thermischen Ausdehnung**
absolute Differenz der thermischen Ausdehnung zwischen zwei Bauteilen oder Stoffen (siehe auch „thermischer Ausdehnungskoeffizient (CTE)“)

[IEC 60194]

**3.55**
**Durchverbindung**
elektrische Verbindung zwischen Leiterbildern in verschiedenen Lagen einer Mehrlagenleiterplatte, z. B. ein durchkontaktiertes Loch

[IEC 60194]

**3.56**
**Durchsteck-Technik**
Bestückungsprozess zur Montage von Bauteilgehäusen, bei dem Drahtanschlüsse durch verstärkte (metallisierte) oder unverstärkte (nackte) Löcher in einem Verbindungsträgermaterial gesteckt werden

**3.57**
**Aufnahme-Merkmal**
spezielles physikalisches Merkmal, das ausschließlich zur Positionierung einer Leiterplatte oder eines Nutzens bei einem Herstellungs-, Montage- oder Prüfvorgang verwendet wird (siehe auch „Orientierungskante“, „Orientierungsausschnitt“, „Orientierungskerbe“, „Orientierungsschlitz“ und „Aufnahmeloch“)

[IEC 60194]

**3.58**
**Kontaktloch**
Durchkontaktierung, die als Lagenverbindung verwendet wird, die jedoch nicht zur Aufnahme von Bauteilanschlussdrähten oder anderen Verstärkungsmaterialien vorgesehen ist (siehe auch „Blindkontaktloch“ und „verborgenes Kontaktloch“)

[IEC 60194]

# 4 Anforderungen an die Konstruktion

## 4.1 Allgemeines

Obwohl in vielen Fällen, ausgehend vom angewendeten Lötverfahren zur Befestigung der elektronischen Teile, die Geometrie des Anschlussflächenbildes unterschiedlich sein kann, sollten die Anschlussflächenbilder möglichst so festgelegt werden, dass sie eindeutig zum anzuwendenden Befestigungsverfahren passen. Die Konstrukteure können die in dieser Norm enthaltenen Angaben dazu benutzen, Standardkonfigurationen nicht nur für die Konstruktion von Hand sondern auch für computerunterstützte Konstruktionssysteme festzulegen. Ob die Teile auf einer Seite oder auf beiden Seiten der Leiterplatte angebracht werden, ist vom Schwall-, Aufschmelz- oder anderen Lötverfahren abhängig, und die Anschlussflächenbilder und die Maße der Teile sollten dahingehend optimiert sein, dass korrekte Lötstellen und Prüfkriterien sichergestellt werden.

Obwohl die Anschlussflächenbilder in ihren Maßen festgelegt sind und weil sie Bestandteile der Geometrie der gedruckten Schaltung sind, unterliegen sie Herstellbarkeitsgraden und den Toleranzen, die mit Metallisieren, Ätzen, Montage und weiteren Bedingungen im Zusammenhang stehen. Die Herstellbarkeitsfragen betreffen auch die Anwendung von Lötmasken und die erforderliche Deckungsgenauigkeit zwischen der Lötmaske und den Leiterbildern.

Documents
Document Sharing Hub
Full document details: DIN EN 61188-5-1:2003-06

ANMERKUNG 1 Die verwendeten Maße wurden Normen für Bauelementebeschreibungen entnommen, die von Industrie- und/oder Normungskörperschaften erarbeitet wurden. Zu weiteren oder spezifischen Maßen der Bauelementegehäuse sollten die Konstrukteure diese Normen zu Rate ziehen.

ANMERKUNG 2 Für eine umfassende Beschreibung der gegebenen Leiterplatte und zum Erzielen der bestmöglichen Lötverbindungen für die montierten Bauelemente gehört neben der gesamten Reihe der Konstruktionselemente die Definition des Anschlussflächenbildes:

– Lötmaske;
– Lötpastenschablone;
– Abstand zwischen benachbarten Bauelementen;
– Abstand zwischen dem Boden des Bauelementes und der Leiterplattenoberfläche, falls von Bedeutung;
– Sperrflächen, falls zutreffend;
– geeignete Regeln für die Anwendung von Klebstoffen.

Die Gesamtheit der Konstruktionselemente wird üblicherweise in den Montagebedingungen festgelegt. Diese Norm legt die Anschlussflächenbilder fest und enthält Empfehlungen für die Abstände zwischen den Bauelementen und zu weiteren Konstruktionselementen.

ANMERKUNG 3 Die Anschlussflächenbilder und weitere Elemente der Montagebedingungen, besonders die Bauteilfläche, die in dieser Norm angegeben werden, beziehen sich auf das Aufschmelzlötverfahren (Reflow-Löten). Einstellungen für das Schwalllöten oder andere Lötverfahren, sofern geeignet, sind vom Anwender vorzunehmen. Dies kann auch von Bedeutung sein, wenn andere Lotlegierungen als eutektische Zinn-Blei-Lote verwendet werden.

ANMERKUNG 4 Diese Norm geht von der Annahme aus, dass die Anschlussflächenbilder nach dem Grundsatz ausgelegt sind, dass selbst unter den ungünstigsten Bedingungen ein vollständiges Überlappen des Bauteilanschlusses und der zugehörigen Lötanschlussfläche erfolgt.

ANMERKUNG 5 In dieser Norm werden Fragen hinsichtlich der Wärmeverteilung und -abgabe nicht berücksichtigt.

ANMERKUNG 6 Schwerere Bauelemente (größere Masse je Anschlussfläche) erfordern größere Anschlussflächen. In einigen Fällen können die in dieser Norm dargestellten Anschlussflächen nicht groß genug sein; in diesen Fällen können zusätzliche Maßnahmen erforderlich sein.

ANMERKUNG 7 Die Anschlussflächen können rechteckig mit scharfkantigen oder abgerundeten Ecken sein. Im letztgenannten Fall muss die Fläche des kleinsten umschreibenden Rechteckes gleich der Fläche mit scharfkantigen Ecken sein.

ANMERKUNG 8 Anschlussflächen für bleifreie Lotlegierungen brauchen für die Optimierung des Montageprozesses und hinsichtlich der Zuverlässigkeit der Lötverbindung nicht modifiziert zu werden.

### 4.1.1 Einteilung

Die IEC-Norm über Anforderungen an das Löten (IEC 61191-1) legt dar, dass elektrische und elektronische Baugruppen entsprechend dem vorgesehenen Endeinsatz einzuteilen sind. Zur Wiederspiegelung der Unterschiede hinsichtlich Herstellbarkeit, Funktionsanforderungen an das Betriebsverhalten sowie Bestätigungs-(Prüf-)Häufigkeit wurden drei allgemeine Endproduktypen festgelegt. Es sollte beachtet werden, dass es zwischen den Klassen zu Überschneidungen kommen kann.

Der Anwender der Baugruppen ist verantwortlich für die Festlegung der Typenfamilie, zu der ein Produkt gehört. Im Vertrag muss die geforderte Typgruppe festgelegt und müssen soweit zutreffend alle Ausnahmen oder zusätzlichen Anforderungen für Parameter angegeben sein.

KLASSE A: Allgemeine elektronische Produkte

Sie umfasst Verbrauchsgüter, einige Rechner und Rechner-Peripheriegeräte sowie Hardware, die für Anwendungen geeignet ist, bei denen die Hauptanforderung die Funktion der vollständigen Baugruppe ist.

KLASSE B: Elektronische Produkte mit erwünschter unterbrechungsfreier Funktion

Sie umfasst Kommunikationsausrüstungen, Workstations und andere Ausrüstungen hoher Leistungsfähigkeit und langer Betriebssicherheit, bei denen eine unterbrechungsfreie Funktion gewünscht, aber dennoch unkritisch ist.



Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06

KLASSE C: Elektronische Produkte mit hohen Anforderungen

Sie umfasst alle Ausrüstungen, bei denen eine ununterbrochene Leistungsfähigkeit oder „Leistungsfähigkeit auf Abruf“ gewährleistet sein muss. Ein Ausfall der Ausrüstung kann nicht akzeptiert werden, die Umgebung der Endanwendung kann ungewöhnlich rau sein und die Ausrüstung muss auf Anforderung funktionieren, wie z. B. lebenserhaltende Systeme oder andere kritische Systeme.

### 4.1.2 Bestimmung des Anschlussflächenbildes

In dieser Norm werden zwei Verfahren für die Gewinnung von Informationen zu Anschlussflächenbildern diskutiert.

1) Exakte Einzelheiten, die auf den Industriespezifikationen der Bauteile, der Leiterplattenherstellung und den Fähigkeiten zur genauen Bauteilplatzierung beruhen. Diese Anschlussflächenbilder sind auf bestimmte Bauteile eingeschränkt und haben eine registrierte Nummer des Anschlussflächenbildes.
2) Gleichungen, die zur Änderung der erhaltenen Angaben verwendet werden können, um in Sonderfällen, wenn die Ausrüstung zur Montage oder Platzierung mehr oder weniger genau als die Voraussetzungen zur exakten Bestimmung der Einzelheiten des Anschlussflächenbildes sind, eine intensivere Lötverbindung zu erzielen (siehe 4.1.2).

Für jede der Bauelementefamilien werden drei voneinander abweichende Geometrien der Anschlussflächenbilder angegeben: maximaler Anschlussflächenüberstand (Stufe 1), mittlerer Anschlussflächenüberstand (Stufe 2) und minimaler Anschlussflächenüberstand (Stufe 3).

Bevor der Anwender sich für das minimale Anschlussflächenbild entscheidet, sollte er die Eignungsprüfung des Produktes berücksichtigen, deren Bedingungen in Tabelle 14 angegeben sind.

**Stufe 1: Maximal** – Für Produktanwendungen mit geringer Dichte wurde die maximale Anschlussflächenbildbedingung entwickelt, die für das Schwall- oder Aufschmelzlöten von anschlusslosen Chip-Bauelementen und Bauelementen mit S-förmig gebogenen Anschlüssen geeignet ist. Die Geometrie für diese Bauelemente sowie für Bauelementefamilien mit einwärts gebogenen und J-förmigen Anschlüssen kann auch ein größeres Prozessfenster für das Aufschmelzlötverfahren vorsehen.

**Stufe 2: Mittel** – Für Produkte mit einer mittleren Bauelementedichte kann eine mittlere Geometrie der Anschlussflächenbilder angewendet werden. Das mittlere Anschlussflächenbild ist für alle Bauelementefamilien geeignet, mit denen eine Bedingung für eine intensivere Lötbefestigung bei Aufschmelzlötverfahren erreicht wird und die eine Bedingung schaffen sollte, die für das Schwall- oder Aufschmelzlöten von anschlusslosen Chip-Bauelementen und Bauelementen mit S-förmig gebogenen Anschlüssen geeignet ist.

**Stufe 3: Minimal** – Für hohe Bauelementedichten, die typisch für transportable und handgeführte Produktanwendungen ist, kann die minimale Geometrie der Anschlussflächenbilder in Betracht gezogen werden. Die Auswahl der minimalen Anschlussflächenbildgeometrie kann nicht für alle Produktanwendungsklassen geeignet sein.

Für die Erläuterung der Bedingung für eine elektronische Baugruppe steht die Anwendung der Leistungsklassen (A, B und C) im Zusammenhang mit den Klassen der Bauelementedichten (1, 2 und 3). Beispielsweise würde die Kombination der Beschreibungen als A1 oder B3 oder C2 die unterschiedlichen Kombinationen aus Betriebsverhalten und Bauelementedichte angeben, um das Verständnis für die Umgebung und die Herstellungsanforderungen für eine besondere Baugruppe zu unterstützen.

## 4.2 Maßsysteme

In diesem Abschnitt wird die Gruppe der Maßkriterien für Bauelemente, Anschlussflächen, Positionsgenauigkeit der Bauelementeplatzierungseinrichtung und die Möglichkeit zur Herstellung einer Lötverbindung bestimmter Größe beschrieben, die für die Zuverlässigkeit oder die Untersuchung des Betriebsverhaltens des Produkts angemessen ist.

Profiltoleranzen werden in Maßsystem zur Festlegung des Größenbereichs zwischen den Größt- und Kleinstmaßen von Bauelement/Anschluss ohne Mehrdeutigkeit angewendet. Die Profiltoleranz ist zur Kontrolle von Größe und Lage der Anschlussfläche vorgesehen. In Bild 1 wird das Verfahren zur Bildung der Profiltoleranz dargestellt.



Documents
Document Sharing Hub
Full document details: DIN EN 61188-5-1:2003-06

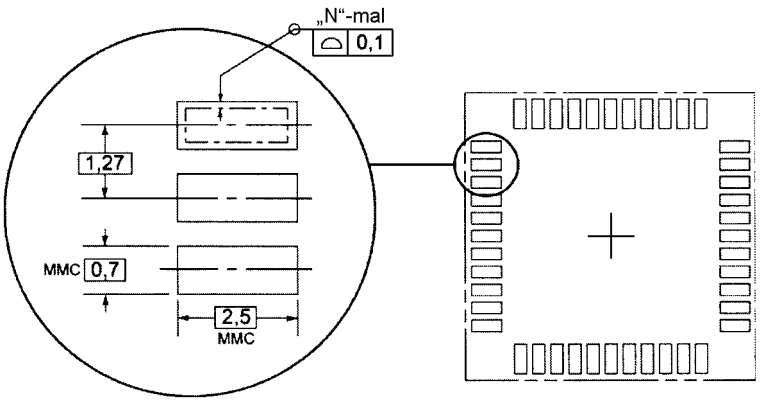



**Bild 1 – Bildung der Profiltoleranzen**

Die Anwendung des Profil-Maßsystems erfordert das Verständnis des Konzepts. Die Anwendung bestimmter Anforderungen wird hier übernommen und stützt sich auf die folgenden Regeln, sofern nicht anders angegeben:

a) Alle Maße sind Grundmaße (Nennmaße).

b) Die Grenzwerte der Größe bestimmen sowohl die Form als auch die Größe.

c) Bei den Größtmaßen ist eine exakte Form erforderlich.

d) Bezugsangaben und Toleranzen der Lage gelten bei Größtmaßen und sind von der Merkmalsgröße abhängig.

e) Lagemaße sind von den Größtmaßen abgeleitet.

f) Toleranzen und ihre Bezugsangaben, andere als Größe und Lage, gelten ungeachtet der Merkmalsgröße (RFS).

Das für dieses Analysensystem angewendete Maßsystem betrachtet die Bestückungs-/Befestigungsanforderungen als ihr Hauptziel. Die Spezifikationen (Datenblätter) für Bauteile und die Maßangaben für Anschlussflächen auf Leiterplatten können verschiedene Maßkonzepte verwenden; das Ziel besteht jedoch darin, alle Konzepte in einem einzigen zu vereinen. Den Anwendern wird empfohlen, die passende Beziehung zwischen den Maßsystemen und dem Profil-Maßsystem und den hier beschriebenen Analysebegriffen aufzubauen, um diese Begriffe zur Erleichterung einer straffen Prozessdurchführung zu berücksichtigen. Wenn beispielsweise die Toleranz zur Positionierung größer ist als die Maschinentoleranz in der Fertigung, könnte eine einzige Maßänderung das Anschlussflächenbild verändern.

### 4.2.1 Toleranzen der Bauteile

Die Hersteller der Bauteile und die Technischen Komitees der IEC sind verantwortlich für die Bemaßung und die Toleranzen der elektronischen Bauelemente. Ihre Konzepte sind für alle Bauelemente, bei denen die Grundmaße als Grenzmaße (Kleinst- oder Höchstgröße) dargestellt sind, auf ein zweckmäßiges Äquivalent umgerechnet worden. Die Profiltoleranzen sind einseitig und werden hinsichtlich des besten Zustandes zur Herstellung einer Lötverbindung beschrieben.

Das Konzept zur Beurteilung der Bauteilmaße beruht auf der Beurteilung der Oberflächen des Bauteilanschlusses und der Bauteilzuleitung, die an der Bildung einer annehmbaren Lötverbindung beteiligt sind. Die Hersteller der Bauteile geben für ihre Bauteile üblicherweise Nennmaße und die Toleranz zu diesem Nennmaß an. Um die Anwendung des Maßsystems zu erleichtern, werden diese Maße und die zugehörigen Toleranzen auf Kleinst- und Größtwerte umgerechnet.

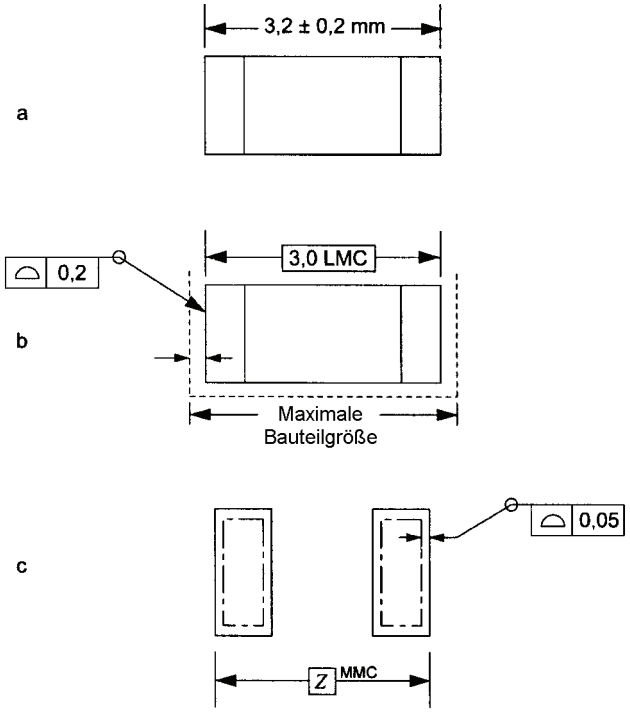
Zum Beispiel hat ein Kondensator C3216 nach der Herstellung ein Nennmaß für die Länge ($L$) von 3,2 mm. Die vom Hersteller angegebene Toleranz beträgt ± 0,2 mm. Damit beträgt das Kleinstmaß von $L$ 3,0 mm mit einer einseitigen Toleranz von 0,4 mm, wodurch sich ein Größtmaß von 3,4 mm ergibt.

In Bild 2 sind die Kennwerte für einen Kondensator vom Typ C3216 dargestellt. In Bild 2a sind die vom Hersteller angegebenen Bauteilmaße für die Länge des Kondensators dargestellt. In Bild 2b sind die umgerechneten Maße für die Bauteillänge nach dem neuen System unter Anwendung der Profiltoleranz



Documents
Document Sharing Hub
Full document details: DIN EN 61188-5-1:2003-06

angegeben. Bild 2c zeigt das Anschlussflächenbild bei dessen Größtmaß. Diese Bedingungen sorgen für eine optimale Lotkehle an der Spitze. Für eine optimale Lotkehle an der Ferse liegen die Grundmaße des Bauteils beim Größtwert und die der Anschlussfläche bei seinem Kleinstwert.




Vom Hersteller angegebene Maße und Toleranzen (maximale Länge des Bauteiles beträgt 3,4 mm).

Darstellung des Teiles mit der Länge als Kleinstwert und der Profiltoleranz, um die maximale Länge des Bauteiles von 3,4 mm anzugeben.

Anschlussflächenbild mit dem Maß Z als Größtmaß. Für die Bestimmung des richtigen Maßes Z sind die Profiltoleranzen des Teiles ($2 \times 0{,}2$) plus Profiltoleranz des Anschlussflächenbildes plus Aufsetzgenauigkeit (0,1 Durchmesser der wahren Lage) und die gewünschte Spitzenlotkehle zu berücksichtigen.

**Bild 2 – Beispiel der Bemaßung eines Kondensators Typ C3216 für optimale Lotkehlenbildung**

Ähnliche Konzepte werden für oberflächenmontierbare Bauteile mit Anschlussleitern angewendet. Die als kritisch festgestellten Maßeigenschaften sind die, die sich auf die Ausbildung der Spitzen- und Fersen-Lotkehle beziehen. Bei Bauteilen mit S-förmig gebogenen Anschlüssen gelten für die Ausbildung der Spitzen-Lotkehle die Grundmaße über die äußeren Ausdehnungen des Teiles, für die Ausbildung der Fersen-Lotkehle gelten die Maße innerhalb der Innenseite des Radius, den die gegenüberliegenden Anschlüsse bilden.

Die äußeren Maße von Chipträgern mit oder auch ohne äußere Anschlussleiter sind üblicherweise leicht zu bestimmen, weil sie leicht vom Bauteilhersteller zu erhalten sind. Die inneren Maße (Ferse zu Ferse) werden in Industrienormen oder den Spezifikationen der Hersteller nicht angegeben und sind schwieriger zu ermitteln, nicht nur wegen der Form des Anschlussleiters, des Anschlusses oder des Kontaktfußes, sondern auch, weil die inneren Maße durch Subtraktion der Summe der Maße der Anschlussleiter (mit ihren zugehörigen Toleranzen) von den Gesamtmaßen des Teiles abzuleiten sind.

Bild 3a zeigt das Konzept der Herstellmaße und Toleranzen für ein SOIC mit S-förmig gebogenen Anschlüssen. In Bild 3b sind die umgerechneten Maße dargestellt, die für die Anforderungen des gesamten Bestückungssystems zu berücksichtigen sind. Bild 3c zeigt die Maße des Anschlussflächenbildes. Die Grundmaße legen die Mindestlänge fest, die über die beiden äußeren Ausdehnungen gemessen werden. Die Toleranzen vergrößern dieses Maß bis zur höchsten Breite bei gleichzeitiger Verminderung der Möglichkeit zur Bildung einer guten Spitzen-Lotkehle.

Documents
Document Sharing Hub
Full document details: DIN EN 61188-5-1:2003-06

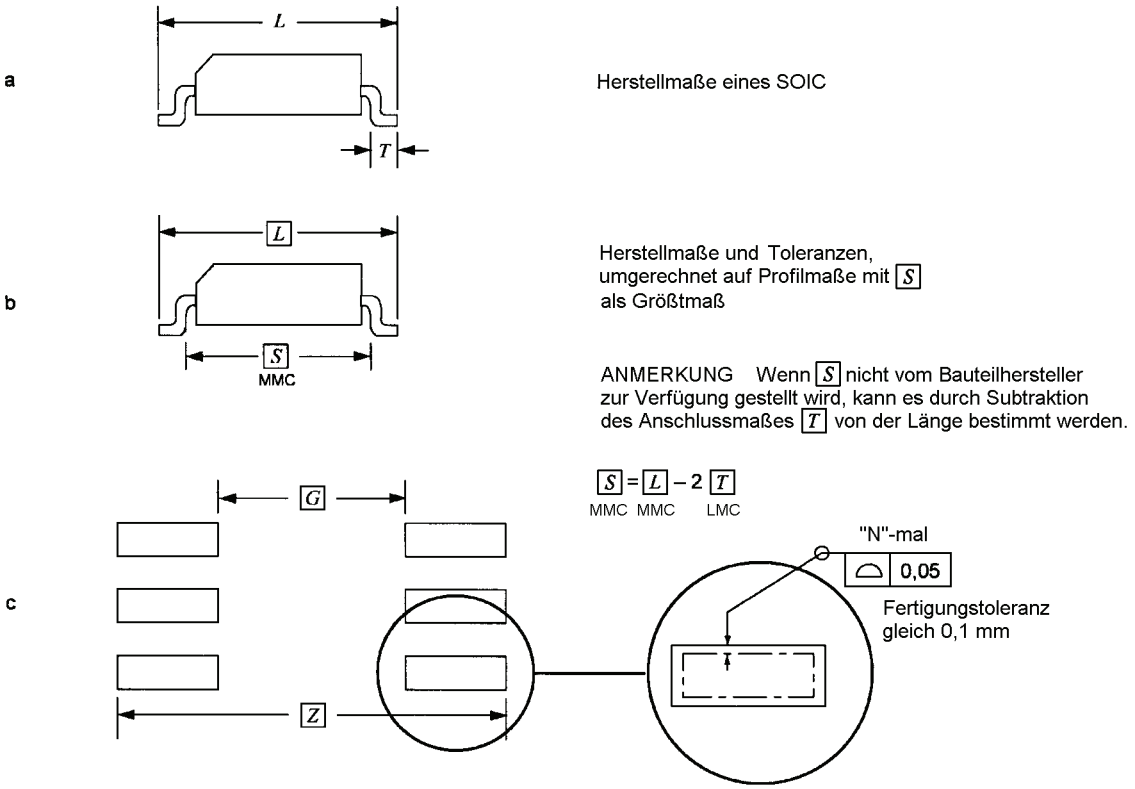



**Bild 3 – Profilbemaßung eines SOIC mit S-förmig gebogenen Anschlüssen**

Die inneren Maße zwischen den beiden gegenüberliegenden Fersen-Lotkehlen sind die wichtigsten. Die inneren Maße werden wie folgt abgeleitet:

a) Feststellung der höchsten Bauteilbreite, die von Anschlussleiter zu Anschlussleiter gemessen wird (dieses Maß ist mit $L$ bezeichnet und wird vom Hersteller geliefert);

b) Feststellung des kleinsten Betrages der Anschlussleiterlänge, die über die Aufsetzfläche gemessen wird (von der Ferse zur Spitze der S-förmig gebogenen Anschlüsse) (dieses Maß ist mit $T$ bezeichnet und wird vom Hersteller geliefert);

c) Subtrahieren des zweifachen Betrages der kleinsten Anschlussleiterlänge nach (b) von der größten Gesamtlänge des Bauteils nach (a), um zur größten Länge innerhalb der Anschlussleiter über die Bauteillänge zu gelangen (Innenmaß zwischen den gegenüberliegenden Fersenkehlen). Zusammen mit den zu den Maßen nach (a) und (b) gehörenden Toleranzen kommt man zu dem Kleinstmaß zwischen den gegenüberliegenden Fersen. Das kennzeichnet den ungünstigsten Fall der Toleranzanalyse.

d) Drei Toleranzreihen sind an der in (c) beschriebenen Analyse beteiligt: Toleranzen zur Gesamtlänge des Bauteils und die Toleranzen des Anschlussleiters an jedem Ende. Da nicht alle drei Toleranzen mit ihrem ungünstigsten Wert berücksichtigt werden, gilt als eine empfohlene Methode zur Bestimmung des statistischen Zusammentreffens die Bildung des quadratischen Mittelwertes der Toleranzen, d. h. die Addition der Quadrate der Toleranzen und das Ziehen der Quadratwurzel aus der Summe.

Zum Beispiel:

Quadratischer Mittelwert der Einzeltoleranzen = $\sqrt{(L_{\text{tol}})^2 + 2(T_{\text{tol}})^2}$ .

Dabei ist:

$L_{\text{tol}} = L_{\text{max}} - L_{\text{min}}$

$T_{\text{tol}} = T_{\text{max}} - T_{\text{min}}$



Documents
Document Sharing Hub
Full document details: DIN EN 61188-5-1:2003-06

Als Beispiel hat das SOIC-Bauteil mit 16 Anschlüssen die folgenden Grenzwerte für das Maß $L$ (Bauteillänge) und das Maß $T$ (Anschlusslänge):

$L_{min}$ = 5,8 mm, $L_{max}$ = 6,2 mm

$L_{tol} = L_{max} - L_{min}$ = 6,2 mm – 5,8 mm = 0,4 mm

$T_{min}$ = 0,4 mm, $T_{max}$ = 1,27 mm

$T_{tol} = T_{max} - T_{min}$ = 1,27 mm – 0,4 mm = 0,87 mm

Daher berechnen sich die Höchst- und Mindestwerte von $S$ wie folgt:

$S_{min} = L_{min} - 2T_{max}$ = 5,8 mm – 2(1,27 mm) = 3,26 mm

$S_{max} = L_{max} - 2T_{min}$ = 6,2 mm – 2(0,4 mm) = 5,40 mm

$S_{tol} = S_{max} - S_{min}$ = 5,4 mm – 3,26 mm = 2,14 mm

Die Differenz zwischen $S_{min}$ und $S_{max}$ beträgt 2,14 mm, was wahrscheinlich ein größerer Toleranzbereich ist als der tatsächliche Bereich, innerhalb dessen diese Bauteile gefertigt werden. Dieses Szenario des ungünstigsten Falls für den Toleranzbereich von $S$ kann auch durch Addition der Toleranzen der Bauteillänge und der beiden Anschlüsse berechnet werden:

$S_{tol} = L_{tol} + 2T_{tol}$ = 0,4 mm + 2(0,87 mm) = 2,14 mm

Um einen realistischeren Toleranzbereich zu erhalten, wird der quadratische Mittelwert (QMW) der Toleranzen der enthaltenen Maße ($L$ und $T$) berechnet:

$$S_{tol}(\text{QMW}) = \sqrt{(L_{tol})^2 + 2(T_{tol})^2} = \sqrt{0{,}4^2 + 2(0{,}87)^2} = 1{,}29\,\text{mm}.$$

$S_{tol}$ (QMW) wird zu $S_{min}$ addiert, um ein Höchstmaß $S$ zu erhalten. Diese Technik wird eingesetzt, so dass ein realistischeres Maß $S_{max}$ in den Gleichungen des Anschlussflächenbildes zur Berechnung von $G_{min}$ (kleinster Abstand der Anschlussflächen zwischen Fersen-Lotkehlen) verwendet wird. In diesem Beispiel wird $S_{max}$ wie folgt berechnet:

$S_{max}$ (QMW) = $S_{min}$ + $S_{tol}$ (QMW) = 3,26 mm + 1,29 mm = 4,55 mm

Um das Maß $G_{min}$ für das Anschlussflächenbild zu bestimmen, wird für die Bauteiltoleranz $S_{tol}$ (QMW) verwendet (d. h. $S_{tol}$ (QMW) = $C$). $G_{min}$ wird wie folgt berechnet:

$$G_{min} = S_{max} - 2J - \sqrt{C^2 + F^2 + P^2}.$$

ANMERKUNG Siehe Berechnung in 4.2.4.

#### 4.2.1.1 Lösung für das Maß *Z*

Es sollte beachtet werden, dass es mehrere Möglichkeiten zur Bestimmung der Toleranzen für das Bauteil ($C$), die Fertigung ($F$) und die Bestückung ($P$) gibt. Bei der Bestimmung für das Maß $Z$ mit den Berechnungen für das Beispiel in Bild 2 würde man zu beachten haben, dass das Bauteil 3216 ein $L_{max}$ = 3,4 mm und ein $L_{min}$ = 3,0 mm hat. Mit der Annahme, dass $F$ = 0,1 mm und $P$ = 0,2 mm sind, wären für die Bestimmung des Maßes $Z$ die folgenden Bedingungen anzuwenden:

$$Z_{max} = L_{min} + 2J_T + \sqrt{C_L{}^2 + F^2 + P^2}$$

$$Z_{max} = 3{,}0 + 2J_T + \sqrt{0{,}4^2 + 0{,}1^2 + 0{,}2^2}$$

Im vorstehenden Beispiel sollten die beiden Verbindungen auf eine realistische Zahl gerundet werden. Üblicherweise wäre ein Gesamtmaß für $Z$ von 4,6 mm für ein Anschlussflächenbild der Stufe 2 unter der Voraussetzung annehmbar, dass ein geringfügig größerer Anschlussflächenüberstand an jedem Ende des Typ-3216-Bauteils vorgesehen wird.



Documents
Document Sharing Hub
Full document details: DIN EN 61188-5-1:2003-06

### 4.2.2 Toleranzen der Anschlussflächen

Die Profiltoleranz wird bei Anschlussflächen in ähnlicher Weise wie bei Bauteilen angewandt. Alle Toleranzen für Anschlussflächen sollen ein geplantes Anschlussflächenbild mit einzelnen Anschlussflächen in ihrer maximalen Größe liefern. Einseitige Toleranzen sollen die Größe der Anschlussfläche reduzieren und so zu einer kleineren Fläche der Lötverbindung führen. Um den Übergang zu passenden Maßsystemen zu erleichtern, wird das Anschlussflächenbild über die äußeren und inneren Ausdehnungen bemaßt.

Das Bemaßungskonzept in dieser Norm verwendet zur Beschreibung der zulässigen Größt- und Kleinstmaße des Anschlussflächenbildes Grenzmaße und geometrische Maßabweichungen. Wenn die Anschlussflächen im Größtmaß angegeben werden, kann das Ergebnis ein akzeptabler Mindestabstand zwischen den Anschlussflächen sein; wenn umgekehrt die Anschlussflächen im Kleinstmaß angegeben werden, kann das Ergebnis die akzeptable Kleinstgröße der Anschlussflächen sein, die notwendig ist, um den kleinsten geforderten Anschlussflächenüberstand zu erreichen. Diese Schwellenwerte erlauben die Messung von Anschlussflächenbildern nach dem Gut/Schlecht-Prinzip. Das in diesem Dokument beschriebene Gesamtkonzept des Bemaßungssystems beruht auf diesen Prinzipien und gilt für Bauteil-Montagemaße, Maße des Anschlussflächenbildes, Platzierungsmaße usw., so dass die Anforderungen im Prozess jederzeit mit Hilfe optischer Messgeräte geprüft werden können, um die Übereinstimmung mit der Toleranzanalyse zu sichern (siehe Tabelle 14).

### 4.2.3 Fertigungsspielraum

Bild 3 zeigt das Anschlussflächenbild für ein SOIC-Bauteil mit S-förmig gebogenen Anschlüssen, das ein Pendant zu dem Chip-Bauteil darstellen soll, dessen Bemaßungskonzept in Bild 2 dargestellt ist. Das Grundmaß $L$ erstreckt sich über die äußeren Enden des Bauteils.

Das Maß $Z$ ist als Größtwert angegeben, während das Innenmaß (Maß $G$) als Kleinstwert angegeben ist. Einseitige Toleranzen verringern das Grundmaß $Z$ und erhöhen das Grundmaß $G$. Dieser Vorgang führt zu einem verkleinerten Anschlussflächenbild bei kleinstem Materialzustand (LMC). Somit müssen die Prozess-Zielwerte so nahe wie möglich an den Grundmaßen $Z$ und $G$ bei größtem Materialzustand (MMC) liegen. Dieses Konzept gilt auch für die Breite ($X$) des Anschlussflächenmaßes, welches als Größtmaß festgelegt ist.

Die Schwankungen zwischen den Maßen $Z$, $G$ und $X$ werden als Fertigungsspielraum ($F$) angegeben. Der Fertigungsspielraum (siehe Tabelle 14) stellt die maximale Abweichung zwischen der größten Anschlussflächengröße (MMC) und der kleinsten Anschlussflächengröße (LMC) dar. Dies umfasst keine Materialverschiebungen, beschrieben in Tabelle 15, die in der Bestückungstoleranz enthalten ist, weil das Bilderfassungsvermögen der Maschine die wahre Lage des Anschlussflächenbildes neu bewertet.

### 4.2.4 Toleranzen bei der Bestückung

Ein weiterer Teil der Gleichung ist die Bestückungsabweichung, die mit dem Symbol $P$ festgelegt ist. Diese Abweichung stellt die Lage des Bauteils hinsichtlich seiner Lage dar, die durch die Konstruktion festgelegt ist. Der Begriff „Durchmesser der wahren Lage“ (DTP) wird zur Beschreibung dieser Abweichung verwendet und ist eine einzelne Zahl, die in der Maß-Toleranz-Analyse verwendet werden kann.

Beispielsweise würden zur Festlegung der Zielmaße des Fersenüberstandes des in Bild 3 dargestellten Beispiels die folgenden Bedingungen zutreffen:

$$G_{\min} = S_{\max} - 2J - \sqrt{C^2 + F^2 + P^2}.$$

Dabei ist:

$J$ = 0,5 mm (Soll-Fersen-Lotkehle);

$C$ = $S_{\text{tol}}$ (QMW) = 1,29 mm (siehe vorstehende Berechnungen der Bauteilmaße);

$F$ = 0,1 mm (angenommener Fertigungsspielraum);

$P$ = 0,1 mm (angenommene Platzierungstoleranz der Bestückungsmaschine).



Documents
Document Sharing Hub

Full document details: DIN EN 61188-5-1:2003-06