

Integrierte Schaltungen

Kontaktanordnungen für Speicherbauelemente
(IEC 61964 : 1999)
Deutsche Fassung EN 61964 : 1999

DIN**EN 61964**

Diese Norm enthält die deutsche Übersetzung der Internationalen Norm

IEC 61964

ICS 31.200

Integrated circuits – Memory devices pin configurations

(IEC 61964 : 1999);

German version EN 61964 : 1999

Circuits intégrés – Configuration de broches de mémoires

(CEI 61964 : 1999);

Version allemande EN 61964 : 1999

Die Europäische Norm EN 61964 : 1999 hat den Status einer Deutschen Norm.**Beginn der Gültigkeit**

Die EN 61964 wurde am 1999-05-01 angenommen.

Nationales Vorwort

Norm-Inhalt war veröffentlicht als E DIN IEC 47A/484/CDV : 1997-08.

Für die vorliegende Norm ist das nationale Arbeitsgremium UK 631.3 „Integrierte Halbleiterschaltungen (monolithisch und hybrid)“ der Deutschen Elektrotechnischen Kommission im DIN und VDE (DKE) zuständig.

Für den Fall einer undatierten Verweisung im normativen Text (Verweisung auf eine Norm ohne Angabe des Ausgabedatums und ohne Hinweis auf eine Abschnittsnummer, eine Tabelle, ein Bild usw.) bezieht sich die Verweisung auf die jeweils neueste gültige Ausgabe der in Bezug genommenen Norm.

Für den Fall einer datierten Verweisung im normativen Text bezieht sich die Verweisung immer auf die in Bezug genommene Ausgabe der Norm.

Der Zusammenhang der zitierten Normen mit den entsprechenden Deutschen Normen ist nachstehend wiedergegeben. Zum Zeitpunkt der Veröffentlichung dieser Norm waren die angegebenen Ausgaben gültig.

IEC hat 1997 die Benummerung der IEC-Publikationen geändert. Zu den bisher verwendeten Normnummern wird jeweils 60000 addiert. So ist zum Beispiel aus IEC 68 nun IEC 60068 geworden.

Europäische Norm	Internationale Norm	Deutsche Norm
–	IEC 60748-1 : 1984	DIN IEC 60748-1 : 1988-01

Nationaler Anhang NA (informativ)**Literaturhinweise**

DIN IEC 60748-1

Halbleiterbauelemente – Integrierte Schaltungen – Allgemeines; Identisch mit IEC 60748-1 : 1984

Fortsetzung 13 Seiten EN

Deutsche Elektrotechnische Kommission im DIN und VDE (DKE)

– Leerseite –

Deutsche Fassung

Integrierte Schaltungen
Kontaktanordnungen für Speicherbauelemente
(IEC 61964 : 1999)

Integrated circuits – Memory devices pin configurations
(IEC 61964 : 1999)

Circuits intégrés – Configuration de broches de mémoires
(CEI 61964 : 1999)

Diese Europäische Norm wurde von CENELEC am 1999-05-01 angenommen.

Die CENELEC-Mitglieder sind gehalten, die CEN/CENELEC-Geschäftsordnung zu erfüllen, in der die Bedingungen festgelegt sind, unter denen dieser Europäischen Norm ohne jede Änderung der Status einer nationalen Norm zu geben ist.

Auf dem letzten Stand befindliche Listen dieser nationalen Normen mit ihren bibliographischen Angaben sind beim Zentralsekretariat oder bei jedem CENELEC-Mitglied auf Anfrage erhältlich.

Diese Europäische Norm besteht in drei offiziellen Fassungen (Deutsch, Englisch, Französisch). Eine Fassung in einer anderen Sprache, die von einem CENELEC-Mitglied in eigener Verantwortung durch Übersetzung in seine Landessprache gemacht und dem Zentralsekretariat mitgeteilt worden ist, hat den gleichen Status wie die offiziellen Fassungen.

CENELEC-Mitglieder sind die nationalen elektrotechnischen Komitees von Belgien, Dänemark, Deutschland, Finnland, Frankreich, Griechenland, Irland, Island, Italien, Luxemburg, Niederlande, Norwegen, Österreich, Portugal, Schweden, Schweiz, Spanien, der Tschechischen Republik und dem Vereinigten Königreich.

CENELEC

EUROPÄISCHES KOMITEE FÜR ELEKTROTECHNISCHE NORMUNG
European Committee for Electrotechnical Standardization
Comité Européen de Normalisation Electrotechnique

Zentralsekretariat: rue de Stassart 35, B-1050 Brüssel

Vorwort

Der Text des Schriftstücks 47A/535/FDIS, zukünftige 1. Ausgabe von IEC 61964, ausgearbeitet von dem SC 47A „Integrated circuits“ des IEC TC 47 „Semiconductor devices“, wurde der IEC-CENELEC Parallelen Abstimmung unterworfen und von CENELEC am 1999-05-01 als EN 61964 angenommen.

Nachstehende Daten wurden festgelegt:

- spätestes Datum, zu dem die EN auf nationaler Ebene durch Veröffentlichung einer identischen nationalen Norm oder durch Anerkennung übernommen werden muß (dop): 2000-02-01
- spätestes Datum, zu dem nationale Normen, die der EN entgegenstehen, zurückgezogen werden müssen (dow): 2002-05-01

Anhänge, die als „normativ“ bezeichnet sind, gehören zum Norminhalt.

Anhänge, die als „informativ“ bezeichnet sind, enthalten nur Informationen. In dieser Norm ist Anhang ZA normativ und Anhang A informativ.

Der Anhang A wurde von CENELEC hinzugefügt.

Anerkennungsnotiz

Der Text der Internationalen Norm IEC 61964 : 1999 wurde von CENELEC ohne irgendeine Abänderung als Europäische Norm angenommen.

In der offiziellen Fassung ist in Anhang A „Literaturhinweise“ zu der aufgelisteten Norm die nachstehende Anmerkung einzutragen:

IEC 60749 ANMERKUNG: Harmonisiert als EN 60749 : 1999 (nicht modifiziert).

Inhalt

	Seite		Seite
Einleitung	2	4.4 Integrierte Schaltung	
1 Anwendungsbereich	3	Nur-Lese-Speicher (in Vorbereitung)	5
2 Normative Verweisungen	3	4.5 Integrierte Schaltung Programmierbare	
3 Begriffe und Definitionen	3	Nur-Lese-Speicher (in Vorbereitung)	5
3.1 Bezeichnungen für Baustein-Anschlüsse	3	4.6 MOS Ultraviolett Licht Löschrare	
3.2 Bezeichnungen für		und Programmierbare Nur-Lese-Speicher	
Stromversorgungsanschlüsse	4	(in Vorbereitung)	5
3.3 Ausführungsformen von Speicherbausteinen	4	4.7 Integrierte Schaltung	
3.4 Verschiedene Baustein-bezogene Begriffe	5	Elektrisch Löschrare und	
3.5 Gehäuse-bezogene Begriffe	5	Programmierbare Nur-Lese-Speicher	
4 Katalog der Anschlußanordnungen	5	(in Vorbereitung)	5
4.1 Integrierte Schaltung		4.8 Mehrchip-Module	
Dynamische Schreib/Lese-Speicher	5	mit Integrierten Speicherschaltungen	
4.2 Integrierte Schaltung		(in Vorbereitung)	5
Synchrone Dynamische Schreib/Lese-Speicher	5	Anhang A (informativ) Literaturhinweise	13
4.3 Integrierte Schaltung		Anhang ZA (normativ) Normative Verweisungen	
Statische Schreib/Lese-Speicher		auf internationale Publikationen	
(in Vorbereitung)	5	mit ihren entsprechenden	
		europäischen Publikationen	13

Einleitung

Die Normung und Registrierung der mechanischen Abmessungen ist eine ständige Aktivität des SC 47D und wird in der IEC 60191 publiziert.

Da dasselbe mechanische Gehäuse verschiedene Ausführungsformen von Speicherschaltungen aufnehmen kann beziehungsweise dieselbe Speicherschaltung in verschiedene Gehäusebauformen eingesetzt werden kann, ist es angebracht, die Anzahl dieser Anordnungen auf ein solches Mindestmaß zu beschränken, das den Anforderungen der Elektronikindustrie genügt. Die Registrierung und Normung solcher elektrischer Pinbelegungen hilft bei Bauelementen verschiedener Lieferanten und für verschiedene Anwendungen, die Kompatibilität herzustellen und aufrechtzuerhalten.

Da in der Industrie mehr oder weniger kontinuierlich neue Generationen von Integrierten Halbleiter-Speichern mit veränderter Speicherdichte und neuen Funktionen eingeführt werden, muß es sich um eine „offene“ Norm handeln. „Offen“ soll in diesem Zusammenhang bedeuten, daß jederzeit in jedem ihrer Abschnitte neue Konfigurationen hinzugefügt werden können. Auch können neue Abschnitte eröffnet werden, wenn neue Speicher-Typen in Gebrauch kommen.

Hinzufügungen, Löschungen sowie jede Art von Änderungen bedarf der Zustimmung, um zur Publikation zugelassen zu werden.

1 Anwendungsbereich

Diese Internationale Norm gilt für die Gehäuse-Pinbelegung für integrierte Halbleiter-Speicherbauelemente. Der Zweck dieser Norm ist die Einführung von Registrierungsverfahren für solche Konfigurationen.

2 Normative Verweisungen

Die folgenden normativen Dokumente enthalten Festlegungen, die durch Verweisung in diesem Text Bestandteil der vorliegenden Internationalen Norm sind. Zum Zeitpunkt der Veröffentlichung dieser Norm waren die angegebenen Ausgaben gültig. Alle Normen unterliegen der Überarbeitung. Vertragspartner, deren Vereinbarungen auf dieser Internationalen Norm basieren, werden gebeten, die Möglichkeit zu prüfen, ob die jeweils neuesten Ausgaben der im folgenden genannten Normen angewendet werden können. Die Mitglieder von IEC und ISO führen Verzeichnisse der gegenwärtig gültigen Internationalen Normen.

IEC 60191-2 : 1996

Mechanical standardization of semiconductor devices – Part 2: Dimensions

IEC 60748-1

Semiconductor devices – Integrated circuits – Part 1: General

3 Begriffe und Definitionen

Dieser Abschnitt enthält eine Liste mit den Definitionen einer Anzahl von Begriffen, die zum besseren Verständnis dieses Dokuments benötigt werden. Die meisten dieser Begriffe haben sich in der Halbleiterindustrie eingebürgert und werden hier zur schnellen Orientierung zitiert. Es ist nicht die Absicht dieses Dokuments, frühere Definitionen in bereits veröffentlichten IEC-Dokumenten (wie IEC 60748-1) zu ersetzen.

Die folgenden Bezeichnungen für Bauelementeanschlüsse sowie die zugehörigen Funktionsbeschreibungen beziehen sich gleichermaßen auf alle Bauelemente, die in diesem Dokument behandelt werden. Wenn ein Anschluß mehrfache Funktionen repräsentiert, die nacheinander aktiviert werden können, so werden die Bezeichnungen und Symbole für diese Funktionen durch einen Schrägstrich (/) voneinander getrennt (z. B. V_{PP}/G_V). Wenn ein Anschluß mehrfache Funktionen repräsentiert, die grundsätzlich gleichzeitig gegeben sind, so wird der Schrägstrich weggelassen (z. B. DQ). Wenn mehrere Anschlüsse eine ähnliche Funktion haben, so wird eine Zahl (n) an den Bezeichner angehängt. Wird die Anschluß-Funktion im logischen Sinne invertiert definiert, so wird ein umgekehrter Schrägstrich (\) benutzt. Soll die Norm alternative Funktionen am gleichen Anschluß erlauben, so werden diese durch Komma getrennt. Hat der allgemeine Gebrauch zwei austauschbare Bezeichnungen hervorgebracht, so werden beide aufgeführt, die weniger gebräuchliche aber in Klammern gesetzt.

3.1 Bezeichnungen für Baustein-Anschlüsse

3.1.1 A(n), ADDRESS INPUTS

Diese Eingangssignale wählen (adressieren) eine bestimmte Zelle bzw. eine Gruppe von Zellen innerhalb eines Speicherbereichs aus, um dort Daten abzulegen oder die gespeicherten Daten an den BausteinAusgangsklemmen auszugeben. Der Index (n) dient gegebenenfalls dazu, verschiedene Adresseingangsklemmen voneinander zu unterscheiden.

3.1.2 AL, AL\, ADDRESS LATCH ENABLE

Ein Eingang, der im Zustand „Wahr“ dafür sorgt, daß die an den Adresseingängen anliegende Adresse in ein Register

übernommen wird. Im Zustand „Falsch“ bleibt der Inhalt des Registers unverändert.

3.1.3 BA, BANK ADDRESS

In einem RAM mit mehreren Speicherbänken dient diese Bank-Adresse dazu, eine der vorhandenen Speicherbänke auszuwählen.

3.1.4 CA, COLUMN ADDRESS

Bezeichnet in einem DRAM mit Adress-Multiplex-Eingängen das Adressfeld, welches durch das Signal COLUMN ENABLE (CAS) zeitlich definiert ist.

3.1.5 CAS, CAS\, COLUMN ENABLE

Ein Freigabesignal, das in bestimmten Dynamischen RAMs die internen, ausschließlich den Spalten der Speicher-matrix zugeordneten Schaltungsteile aktiviert sowie die Ein-/Ausgabe Schaltungen. Die meisten Bausteine setzen voraus, daß das RAS\Signal gegeben werden muß, bevor das CAS\Signal akzeptiert wird. In einigen neueren Ausführungsformen werden spezielle Abfolgen der RAS\ und CAS\Signale zur Auslösung bestimmter Sonderfunktionen benutzt.

3.1.6 CK, CK\, INPUT AND OUTPUT CLOCK

Ein Takt-Eingang, der sowohl Eingangs- als auch Ausgangsschaltungen (normalerweise Register oder Flip-Flops) betätigt.

3.1.7 CKE, CLOCK ENABLE

Ein Logik-Eingang, der in bestimmten Synchronen Speicherbausteinen den Takteingang freigibt.

3.1.8 D(n), DATA INPUT

Der Zustand dieser Eingänge repräsentiert den Daten-Wert, welcher unter der ausgewählten Adresse während eines Schreibzyklus in ein RAM eingegeben werden soll.

3.1.9 DQ(n), DATA INPUT/OUTPUT

Anschlüsse, die im Lesebetrieb als Ausgangsklemmen und im Schreibbetrieb als Eingangsklemmen dienen. Wenn der Baustein nicht ausgewählt bzw. freigegeben ist, bleiben die Ausgangsklemmen in einem stromlosen Zustand. Hat der Baustein sowohl serielle als auch parallele Zugangs-Möglichkeiten, so handelt es sich hierbei stets um die parallelen Zugänge. Der Index (n) bezeichnet die Nummer einer bestimmten Anschlußklemme des Zugangs, wobei die Zählung mit 0 beginnt. Hat der Zugang eine Datenbreite von 2 Bytes, so wird oft der Buchstabe „U“ bzw. „L“ benutzt, um die Zuordnung zum höherwertigen (U) bzw. niederwertigen (L) Byte anzuzeigen. Wo die Norm wahlweise ein 9. Bit je Byte erlaubt (meist als Kontroll-Summen-Bit), kann der Nachsatz P anstelle der Zahl (n) benutzt werden.

3.1.10 DQM, DATA INPUT/OUTPUT MASK

Ein Steuersignal, das vorrangig als Byte-Maske für Schreib- und Lesefunktion benutzt wird. In bestimmten Fällen wird zusätzlich der Buchstabe „U“ bzw. „L“ benutzt, um eine Wirkung nur auf das höherwertige (U) bzw. niederwertige (L) Byte anzugeben.

3.1.11 G, G\, OUTPUT ENABLE

Ein Eingang, der im Zustand „Falsch“ die Ausgänge abschaltet und in einen inaktiven Zustand bringt, ohne Einfluß auf die Schreibfunktion. Der inaktive Zustand der Ausgänge ist der stromlose (hochohmige) Zustand für MOS- und TTL-kompatible Bausteine.

3.1.12 L, LOWER BYTE

Der Buchstabe „L“ im Zusammenhang mit einer Daten- oder Steuerfunktion bedeutet, daß die betreffende Funktion nur das niederwertige Byte eines Zwei-Byte-Datenzugs betrifft (z. B. LW).