

DIN EN 62418

ICS 25.220.40; 31.080.01

**Halbleiterbauelemente –
Prüfverfahren zur Metallisierungs-Stressmigration
(IEC 62418:2010);
Deutsche Fassung EN 62418:2010**

Semiconductor devices –
Metallization stress void test
(IEC 62418:2010);
German version EN 62418:2010

Dispositifs à semi-conducteurs –
Essai sur les cavités dues aux contraintes de la métallisation
(CEI 62418:2010);
Version allemande EN 62418:2010

Gesamtumfang 19 Seiten

DKE Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE

Anwendungsbeginn

Anwendungsbeginn für die von CENELEC am 2010-07-01 angenommene Europäische Norm als DIN-Norm ist 2010-12-01.

Nationales Vorwort

Vorausgegangener Norm-Entwurf: E DIN IEC 62418:2008-07.

Für diese Norm ist das nationale Arbeitsgremium K 631 „Halbleiterbauelemente“ der DKE Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE (www.dke.de) zuständig.

Die enthaltene IEC-Publikation wurde vom TC 47 „Semiconductor devices“ erarbeitet.

Das IEC-Komitee hat entschieden, dass der Inhalt dieser Publikation bis zu dem Datum (maintenance result date) unverändert bleiben soll, das auf der IEC-Website unter „<http://webstore.iec.ch>“ zu dieser Publikation angegeben ist. Zu diesem Zeitpunkt wird entsprechend der Entscheidung des Komitees die Publikation

- bestätigt,
- zurückgezogen,
- durch eine Folgeausgabe ersetzt oder
- geändert.

Halbleiterbauelemente –
Prüfverfahren zur Metallisierungs-Stressmigration
(IEC 62418:2010)

Semiconductor devices –
Metallization stress void test
(IEC 62418:2010)

Dispositifs à semi-conducteurs –
Essai sur les cavités dues aux contraintes de la
métallisation
(CEI 62418:2010)

Diese Europäische Norm wurde von CENELEC am 2010-07-01 angenommen. Die CENELEC-Mitglieder sind gehalten, die CEN/CENELEC-Geschäftsordnung zu erfüllen, in der die Bedingungen festgelegt sind, unter denen dieser Europäischen Norm ohne jede Änderung der Status einer nationalen Norm zu geben ist.

Auf dem letzten Stand befindliche Listen dieser nationalen Normen mit ihren bibliographischen Angaben sind beim Zentralsekretariat oder bei jedem CENELEC-Mitglied auf Anfrage erhältlich.

Diese Europäische Norm besteht in drei offiziellen Fassungen (Deutsch, Englisch, Französisch). Eine Fassung in einer anderen Sprache, die von einem CENELEC-Mitglied in eigener Verantwortung durch Übersetzung in seine Landessprache gemacht und dem Zentralsekretariat mitgeteilt worden ist, hat den gleichen Status wie die offiziellen Fassungen.

CENELEC-Mitglieder sind die nationalen elektrotechnischen Komitees von Belgien, Bulgarien, Dänemark, Deutschland, Estland, Finnland, Frankreich, Griechenland, Irland, Island, Italien, Kroatien, Lettland, Litauen, Luxemburg, Malta, den Niederlanden, Norwegen, Österreich, Polen, Portugal, Rumänien, Schweden, der Schweiz, der Slowakei, Slowenien, Spanien, der Tschechischen Republik, Ungarn, dem Vereinigten Königreich und Zypern.

CENELEC

Europäisches Komitee für Elektrotechnische Normung
European Committee for Electrotechnical Standardization
Comité Européen de Normalisation Electrotechnique

Zentralsekretariat: Avenue Marnix 17, B-1000 Brüssel

© 2010 CENELEC – Alle Rechte der Verwertung, gleich in welcher Form und in welchem Verfahren, sind weltweit den Mitgliedern von CENELEC vorbehalten.

Ref. Nr. EN 62418:2010 D

Vorwort

Der Text des Schriftstücks 47/2043/FDIS, zukünftige 1. Ausgabe von IEC 62418, ausgearbeitet von dem IEC TC 47 „Semiconductor devices“, wurde der IEC-CENELEC Parallelen Abstimmung unterworfen und von CENELEC am 2010-07-01 als EN 62418 angenommen.

Es wird auf die Möglichkeit hingewiesen, dass einige Elemente dieses Dokuments Patentrechte berühren können. CEN und CENELEC sind nicht dafür verantwortlich, einige oder alle diesbezüglichen Patentrechte zu identifizieren.

Nachstehende Daten wurden festgelegt:

- spätestes Datum, zu dem die EN auf nationaler Ebene durch Veröffentlichung einer identischen nationalen Norm oder durch Anerkennung übernommen werden muss (dop): 2011-04-01
- spätestes Datum, zu dem nationale Normen, die der EN entgegenstehen, zurückgezogen werden müssen (dow): 2013-07-01

Anerkennungsnotiz

Der Text der Internationalen Norm IEC 62418:2010 wurde von CENELEC ohne irgendeine Abänderung als Europäische Norm angenommen.

Inhalt

	Seite
Vorwort	2
1 Anwendungsbereich	4
2 Prüfeinrichtung	4
3 Teststruktur	4
3.1 Teststruktur-Design	4
3.2 Leiterstrukturen	4
3.3 Via-Kettenstrukturen	4
4 Beanspruchungstemperatur	5
5 Prüfdurchführung	5
5.1 Bewertungsverfahren zur Stressmigration	5
5.2 Widerstandsprüfverfahren	5
5.3 Sichtprüfverfahren	6
6 Ausfallkriterien	7
6.1 Widerstandsverfahren	7
6.2 Sichtprüfverfahren	7
7 Interpretation der Prüfdaten und Schätzung der Lebensdauer (Widerstandsänderungs- Verfahren)	7
8 Angaben, die festzulegen und aufzuzeichnen sind	9
8.1 Widerstandsänderungsverfahren	9
8.2 Sichtprüfverfahren	9
Anhang A (informativ) Mechanismus der Stressmigration	11
Anhang B (informativ) Technologieabhängige Faktoren bei Aluminiummetallisierungen	13
Anhang C (informativ) Technologieabhängige Faktoren bei Kupfermetallisierungen	14
Anhang D (informativ) Vorsichtsmaßnahmen	15
D.1 Streuung der Widerstandsänderung	15
D.2 Löslichkeit von Cu in AlCu	15
D.3 Effektive Temperatur beim Abscheiden der Passivierung	15
D.4 Volumenberechnung des Void-Defektes	15
Literaturhinweise	17
Bilder	
Bild A.1 – Schematische Darstellung des Mechanismus beim Herausbilden eines spannungsverursachten Volumendefektes (Void-Defekt) in Al	11
Tabellen	
Tabelle 1 – Klassifikation der Void-Defekte	7

1 Anwendungsbereich

In diesem Dokument ist ein Prüfverfahren zur Metallisierungs-Stressmigration und den damit verbundenen Kriterien festgelegt. Es ist für Metallisierungen aus Aluminium (Al) und Kupfer (Cu) anwendbar.

Dieses Dokument ist sowohl für Zuverlässigkeitsuntersuchungen als auch Qualifikationsprüfungen bei Halbleiterfertigungsverfahren anwendbar.

2 Prüfeinrichtung

Es ist ein kalibrierter temperaturregelbarer Probenstisch (Thermo-Chuck) oder eine entsprechende Wärmekammer erforderlich, um die Wafer bei einer festgelegten Temperatur ($\pm 5\text{ °C}$) über eine festgelegte Dauer zu beanspruchen. Für Messungen des elektrischen Widerstands ist eine geeignete Messeinrichtung notwendig. Für Untersuchungen auf Volumendefekte (Void-Defekte) in den metallischen Leitern sind zum Entfernen der kratzunempfindlichen Passivierungsschicht (Deprocessing) Präparationseinrichtungen notwendig. Diese Untersuchungen werden mithilfe eines Raster-Elektronen-Mikroskops (REM) durchgeführt.

3 Teststruktur

3.1 Teststruktur-Design

Es müssen Teststrukturen für alle zu prüfenden Metallisierungslagen verwendet werden, wobei mehrere unterschiedliche Arten von Teststrukturen verwendet werden dürfen. Die im Folgenden angeführten beiden Bauarten von Teststrukturen sind für dieses Standardprüfverfahren anwendbar.

ANMERKUNG Für Metallisierungen ohne wärmebeständige parallele Metallisierungslagen (refraktäre Shunt-Layers) können Reduzierungen der Fotoresist-Linienbreiten beim Übergang über reflektierende nicht vertikale Stufen (Reflective-Notching) bei Teststrukturen mit tiefer liegenden (vergrabenen) Topografien auftreten, wobei diese folglich zu einem relativ schlechteren Stressmigrations-Verhalten tendieren.

3.2 Leiterstrukturen

Parallele Leiter, die mit der kleinsten nach den Entwurfsregeln zulässigen Leiterbreite hergestellt werden, bilden eine entsprechende Teststruktur. Falls nicht anders festgelegt, werden eine Mindestlänge von 500 μm und eine Höchstlänge von 1 cm bis 1 000 cm empfohlen. Es werden lange und isolierte Einzelleiter empfohlen, da Stressmigration oft empfindlich gegen eine Auftrennung von Leitern untereinander ist.

ANMERKUNG 1 Schmale Leiter sind stressmigrationsempfindlich, weil im Allgemeinen die Beanspruchung im Metall in schmalen Leitern höher als in breiten Leitern ist.

ANMERKUNG 2 Die Leiter sollten ausreichend lang sein, um das Vorhandensein von Stellen zur Initiierung von Void-Defekten (Void-Nukleation) sicherzustellen.

3.3 Via-Kettenstrukturen

3.3.1 Bauarten von Via-Strukturen

Eine Via-Kettenstruktur ist als Teststruktur anwendbar. Für Technologieuntersuchungen darf auch eine Kelvinstruktur für 4-Punkt-Messungen verwendet werden.

3.3.2 Strukturen für Aluminium-Prozesse

Es werden Via-Ketten (Via-Chains) benötigt, welche aus Via-Strukturen bestehen, die durch einen Leiter mit kleinster zulässiger Breite verbunden sind. Es wird eine Anzahl von Vias zwischen 1 000 und 100 000 empfohlen. Es wird empfohlen, lange isolierte Leiter mit kleinster zulässiger Breite zu verwenden.