

DIN EN 62433-2



ICS 31.200; 33.100.20

**EMV-IC-Modellierung –
Teil 2: Modelle integrierter Schaltungen für die Simulation des
Verhaltens bei elektromagnetischer Beeinflussung –
Modellierung leitungsgeführter Aussendungen (ICEM-CE)
(IEC 62433-2:2008);
Deutsche Fassung EN 62433-2:2010**

EMC IC modelling –

Part 2: Models of integrated circuits for EMI behavioural simulation –

Conducted emissions modelling (ICEM-CE) (IEC 62433-2:2008);

German version EN 62433-2:2010

Compatibilité électromagnétique (CEM) –

Partie 2: Modèles de circuits intégrés pour la simulation du comportement lors de perturbations électromagnétiques –

Modélisation des émissions conduites (ICEM-CE) (CEI 62433-2:2008);

Version allemande EN 62433-2:2010

Gesamtumfang 44 Seiten

DKE Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE

Beginn der Gültigkeit

Die von CENELEC am 2009-12-01 angenommene EN 62433-2 gilt als DIN-Norm ab 2010-05-01.

Nationales Vorwort

Vorausgegangener Norm-Entwurf: E DIN IEC 62433:2005-12.

Für diese Norm ist das nationale Arbeitsgremium K 631 „Halbleiterbauelemente“ der DKE Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE (www.dke.de) zuständig.

Die enthaltene IEC-Publikation wurde vom SC 47A „Integrated circuits“ erarbeitet.

Das IEC-Komitee hat entschieden, dass der Inhalt dieser Publikation bis zu dem Datum (maintenance result date) unverändert bleiben soll, das auf der IEC-Website unter „<http://webstore.iec.ch>“ zu dieser Publikation angegeben ist. Zu diesem Zeitpunkt wird entsprechend der Entscheidung des Komitees die Publikation

- bestätigt,
- zurückgezogen,
- durch eine Folgeausgabe ersetzt oder
- geändert.

Für den Fall einer undatierten Verweisung im normativen Text (Verweisung auf eine Norm ohne Angabe des Ausgabedatums und ohne Hinweis auf eine Abschnittsnummer, eine Tabelle, ein Bild usw.) bezieht sich die Verweisung auf die jeweils neueste gültige Ausgabe der in Bezug genommenen Norm.

Für den Fall einer datierten Verweisung im normativen Text bezieht sich die Verweisung immer auf die in Bezug genommene Ausgabe der Norm.

Der Zusammenhang der zitierten Normen mit den entsprechenden Deutschen Normen ergibt sich, soweit ein Zusammenhang besteht, grundsätzlich über die Nummer der entsprechenden IEC-Publikation. Beispiel: IEC 60068 ist als EN 60068 als Europäische Norm durch CENELEC übernommen und als DIN EN 60068 ins Deutsche Normenwerk aufgenommen.

EMV-IC-Modellierung –
Teil 2: Modelle integrierter Schaltungen für die Simulation des Verhaltens bei
elektromagnetischer Beeinflussung –
Modellierung leitungsgeführter Aussendungen (ICEM-CE)
(IEC 62433-2:2008)

EMC IC modelling –
Part 2: Models of integrated circuits for EMI
behavioural simulation –
Conducted emissions modelling (ICEM-CE)
(IEC 62433-2:2008)

Compatibilité électromagnétique (CEM) –
Partie 2: Modèles de circuits intégrés pour
la simulation du comportement lors de
perturbations électromagnétiques –
Modélisation des émissions conduites
(ICEM-CE)
(CEI 62433-2:2008)

Diese Europäische Norm wurde von CENELEC am 2009-12-01 angenommen. Die CENELEC-Mitglieder sind gehalten, die CEN/CENELEC-Geschäftsordnung zu erfüllen, in der die Bedingungen festgelegt sind, unter denen dieser Europäischen Norm ohne jede Änderung der Status einer nationalen Norm zu geben ist.

Auf dem letzten Stand befindliche Listen dieser nationalen Normen mit ihren bibliographischen Angaben sind beim Zentralsekretariat oder bei jedem CENELEC-Mitglied auf Anfrage erhältlich.

Diese Europäische Norm besteht in drei offiziellen Fassungen (Deutsch, Englisch, Französisch). Eine Fassung in einer anderen Sprache, die von einem CENELEC-Mitglied in eigener Verantwortung durch Übersetzung in seine Landessprache gemacht und dem Zentralsekretariat mitgeteilt worden ist, hat den gleichen Status wie die offiziellen Fassungen.

CENELEC-Mitglieder sind die nationalen elektrotechnischen Komitees von Belgien, Bulgarien, Dänemark, Deutschland, Estland, Finnland, Frankreich, Griechenland, Irland, Island, Italien, Kroatien, Lettland, Litauen, Luxemburg, Malta, den Niederlanden, Norwegen, Österreich, Polen, Portugal, Rumänien, Schweden, der Schweiz, der Slowakei, Slowenien, Spanien, der Tschechischen Republik, Ungarn, dem Vereinigten Königreich und Zypern.

CENELEC

Europäisches Komitee für Elektrotechnische Normung
European Committee for Electrotechnical Standardization
Comité Européen de Normalisation Electrotechnique

Zentralsekretariat: Avenue Marnix 17, B-1000 Brüssel

Vorwort

Der Text des Schriftstücks 47A/794/FDIS, zukünftige 1. Ausgabe von IEC 62433-2, ausgearbeitet von dem SC 47A „Integrated circuits“ des IEC/TC 47 „Semiconductor devices“, wurde der IEC-CENELEC Parallelen Abstimmung unterworfen und von CENELEC am 2009-12-01 als EN 62433-2 angenommen.

Nachstehende Daten wurden festgelegt:

- spätestes Datum, zu dem die EN auf nationaler Ebene durch Veröffentlichung einer identischen nationalen Norm oder durch Anerkennung übernommen werden muss (dop): 2010-09-01
- spätestes Datum, zu dem nationale Normen, die der EN entgegenstehen, zurückgezogen werden müssen (dow): 2012-12-01

Der Anhang ZA wurde von CENELEC hinzugefügt.

Anerkennungsnotiz

Der Text der Internationalen Norm IEC 62433-2:2008 wurde von CENELEC ohne irgendeine Abänderung als Europäische Norm angenommen.

Inhalt

	Seite
Vorwort	2
1 Anwendungsbereich	6
2 Normative Verweisungen	6
3 Begriffe	6
4 Grundprinzipien	7
4.1 Allgemeines	7
4.2 Leitungsgeführte Aussendungen durch Kernaktivitäten (digitaler Verursacher)	7
4.3 Leitungsgeführte Aussendungen durch Ein-/Ausgangsaktivitäten (I/O)	7
5 Grundkomponenten.....	8
5.1 Allgemeines	8
5.2 Interne Aktivität (IA).....	8
5.3 Passives Verteilernetz (PDN; en: Passive Distribution Network).....	9
6 IC-Makromodelle	11
6.1 Allgemeines	11
6.2 Allgemeines IC-Makromodell	11
6.3 Blockbezogenes IC-Makromodell	12
6.4 Teilmodellbezogenes IC-Makromodell.....	15
7 Anforderungen an die Parameterermittlung.....	17
7.1 Allgemeines	17
7.2 Umgebungsbedingte Einschränkungen für die Ermittlung.....	17
7.3 Ermittlung der IA-Parameter	17
7.4 Ermittlung der PDN-Parameter	17
7.5 Ermittlung der IBC-Parameter	17
Anhang A (informativ) Erzeugung der Modellparameter	18
A.1 Einleitung.....	18
A.2 Standardstruktur und Standardwerte	18
A.2.1 Allgemeines	18
A.2.2 IA-Parameter	18
A.2.3 PDN-Parameter.....	19
A.3 Erzeugung der Modellparameter aus den Entwurfs-Informationen	20
A.3.1 Allgemeines	20
A.3.2 IA-Parameter	20
A.3.3 PDN-Parameter.....	24
A.4 Erzeugung der Modellparameter durch Messungen.....	26
A.4.1 IA-Parameter	26
A.4.2 PDN-Parameter.....	28
Anhang B (informativ) Optimierung von Entkopplungskondensatoren	37

	Seite
Anhang C (informativ) Vorhersage leitungsgeführter Aussendungen	39
Anhang D (informativ) Vorhersage leitungsgeführter Aussendungen auf Leiterplattebene	40
Literaturhinweise	41
Anhang ZA (normativ) Normative Verweisungen auf internationale Publikationen mit ihren entsprechenden europäischen Publikationen	42

Bilder

Bild 1 – Beispiel der Zerlegung eines digitalen IC für die Analyse leitungsgeführter Aussendungen	7
Bild 2 – IA-Komponente	8
Bild 3 – Beispiel von IA-Kennwerten im Zeitbereich	9
Bild 4 – Beispiel von IA-Kennwerten im Frequenzbereich	9
Bild 5 – Beispiel eines PDN mit vier Anschlüssen und konzentrierten Elementen	10
Bild 6 – Beispiel eines PDN mit sieben Anschlüssen und verteilten Elementen	10
Bild 7 – Beispiel eines PDN mit zwölf Anschlüssen unter Anwendung der Matrixdarstellung	11
Bild 8 – Allgemeines IC-Makromodell	11
Bild 9 – Beispiel einer Blockkomponente	12
Bild 10 – Beispiel von Blockkomponenten für I/Os	13
Bild 11 – Beispiel der IBC mit zwei internen Anschlüssen	13
Bild 12 – Verknüpfung zwischen Blöcken und IBC	14
Bild 13 – Blockbezogenes IC-Makromodell	14
Bild 14 – Beispiel des blockbezogenen IC-Makromodells	15
Bild 15 – Beispiel eines einfachen Teilmodells	16
Bild 16 – Teilmodellbezogenes IC-Makromodell	16
Bild A.1 – Schaltbild zur Ermittlung des typischen Gatestromes	21
Bild A.2 – Stromspitze bei einem Schaltübergang	21
Bild A.3 – Beispiel der IA-Ermittlung aus dem Entwurf	22
Bild A.4 – Einfluss der Technologie	22
Bild A.5 – Endgültige Stromschwingungsform für eine Programmperiode	23
Bild A.6 – Vergleich zwischen Messung und Simulation	23
Bild A.7 – Modell eines Gehäuses mit konzentrierten Elementen	24
Bild A.8 – Schaltstruktur der Netzliste	25
Bild A.9 – Prinzip der IA-Berechnung	26
Bild A.10 – Verfahren zur Modellierung von $i_A(t)$	27
Bild A.11 – Messung von $i_{Ext}(t)$ nach IEC 61967-4	27
Bild A.12 – Verlauf von $i_A(t)$ und $i_{Ext}(t)$	28
Bild A.13 – Beispiel eines Hardwareaufbaus zur Ermittlung der PDN-Parameter	29
Bild A.14 – 50-Ohm-Miniaturkoaxialsteckverbinder	30
Bild A.15 – Impedanzsonde mittels zweier Miniaturkoaxialsteckverbinder	30
Bild A.16 – Anschlüsse, unterbrochen und im Kurzschluss	30
Bild A.17 – Modell der Messsonde	31

	Seite
Bild A.18 – Ausschlussverfahren.....	31
Bild A.19 – Beispiel einer vordefinierten PDN-Struktur	32
Bild A.20 – <i>RL</i> -Konfiguration.....	33
Bild A.21 – <i>RLC</i> -Konfiguration	33
Bild A.22 – <i>RLC</i> -Konfiguration mit magnetischer Kopplung	34
Bild A.23 – Impedanz von Vcc und Gnd.....	34
Bild A.24 – Vollständige PDN-Komponente	35
Bild A.25 – Messaufbau für die Korrelation (links), Messergebnis und Vorhersage (rechts).....	35
Bild A.26 – Messaufbau zur Messung des internen Entkopplungskondensators	36
Bild B.1 – Ersatzschaltbild des vollständigen elektronischen Systems.....	37
Bild B.2 – Vorhersage und Messungen der Impedanz.....	38
Bild C.1 – Normierter Prüfaufbau nach IEC 61967-4	39
Bild C.2 – Vergleich von Vorhersage und Messung.....	39
Bild D.1 – Vorhersage des Vd _{cc} -Rauschpegels auf Leiterplattebene	40
Bild D.2 – Gute Übereinstimmung mit der Rauschhüllkurve	40
 Tabellen	
Tabelle A.1 – Typische Parameter für die Technologien der CMOS-Logik	18
Tabelle A.2 – Übliche Anzahl der logischen Gatter in Abhängigkeit von der CPU-Technologie	19
Tabelle A.3 – Parameter von <i>R</i> , <i>L</i> und <i>C</i> für die verschiedenen Gehäusetypen.....	20
Tabelle A.4 – Messkonfigurationen und ermittelte <i>RLC</i> -Parameter	32

1 Anwendungsbereich

Dieser Teil von IEC 62433 beschreibt Makromodelle integrierter Schaltungen (IC; en: integrated circuit) für die Simulation leitungsgeführter elektromagnetischer Aussendungen auf einer Leiterplatte. Diese Modellierung wird allgemein als Modellierung der EMV-Eigenschaften integrierter Schaltungen – leitungsgeführte Aussendung (ICEM-CE; en: Integrated Circuit Emission Model – Conducted Emission) bezeichnet.

Das ICEM-CE-Modell dient ebenso zur Modellierung einer Chip-Schaltung, eines Funktionsblocks oder eines urheberrechtlich geschützten Blocks (IP; en: intellectual property).

Das ICEM-CE-Modell kann sowohl zur Modellierung von analogen als auch von digitalen ICs angewandt werden.

Für die leitungsgeführten Aussendungen gibt es hauptsächlich zwei Verursacher:

- die leitungsgeführten Aussendungen durch Stromversorgungsanschlüsse und die Strukturen der Bezugsmasse;
- die leitungsgeführten Aussendungen durch Eingangs-/Ausgangsanschlüsse (I/O).

Das ICEM-CE-Modell berücksichtigt diese zwei Arten der Verursachung in einem einzigen Ansatz.

Diese Norm definiert Strukturen und Komponenten der Makromodellierung für die Simulation elektromagnetischer Beeinflussung unter Berücksichtigung der internen Aktivitäten von integrierten Schaltkreisen.

Diese Norm legt allgemeine Daten fest, die in unterschiedliche Formate oder Sprachen wie IBIS, IMIC, SPICE, VHDL-AMS und Verilog umgesetzt werden können. Zur Abdeckung sämtlicher leitungsgeführter Aussendungen wurde als Standard für das Simulationsumfeld das Format SPICE gewählt.

Diese Norm legt auch die Anforderungen an die Informationen fest, die in jedes ICEM-CE-Modell oder in Teilkomponenten des Modells für die Verbreitung des Modells eingearbeitet werden müssen, die Syntaxbeschreibung ist jedoch nicht Bestandteil dieser Norm.

2 Normative Verweisungen

Die folgenden zitierten Dokumente sind für die Anwendung dieses Dokuments erforderlich. Bei datierten Verweisungen gilt nur die in Bezug genommene Ausgabe. Bei undatierten Verweisungen gilt die letzte Ausgabe des in Bezug genommenen Dokuments (einschließlich aller Änderungen).

IEC 61967 (alle Teile), *Integrated Circuits – Measurement of electromagnetic emissions, 150 kHz to 1 GHz*

IEC 61967-4, *Integrated Circuits – Measurement of electromagnetic emissions, 150 kHz to 1 GHz – Part 4: Measurement of conducted emissions – 1 Ω /150 Ω direct coupling method*

3 Begriffe

Für die Anwendung dieses Dokuments gelten die folgenden Begriffe.

3.1

externer Anschluss

IC-Makromodellanschluss, der das Modell zum Beispiel über die Anschlussstifte für die Stromversorgung bzw. die I/O-Anschlussstifte mit der Umgebung außerhalb des IC verbindet

ANMERKUNG Die Bezeichnung für jeden externen Anschluss beginnt in diesem Dokument mit „ET“.

3.2

interner Anschluss

Anschluss einer Komponente des IC-Makromodells, der die Komponente mit einer anderen Komponente des IC-Makromodells verbindet

ANMERKUNG Die Bezeichnung für jeden internen Anschluss beginnt in diesem Dokument mit „IT“.

4 Grundprinzipien

4.1 Allgemeines

Auf dem Silizium integrierter Schaltungen werden immer mehr Gates untergebracht, und der technische Fortschritt entwickelt sich schnell weiter. Um das elektromagnetische Verhalten von Einrichtungen vorherzusagen, ist es notwendig die Schaltvorgänge der Eingangs- und Ausgangsschnittstellen sowie die internen Aktivitäten einer integrierten Schaltung effektiv zu modellieren.

Bild 1 zeigt ein Beispiel der Zerlegung eines IC für eine Analyse leitungsgeführter Aussendungen. Die interne digitale Aktivität (Verursacher) ist eine Quelle elektromagnetischen Rauschens, das während des Schaltvorgangs eines aktiven Bauelements erzeugt wird. Der Kopplungspfad verbreitet die Aussendungen zu den externen Anschlüssen des IC: Anschlussstifte/Kontaktflächen. Der Kopplungspfad ist das Versorgungs-Verteilernetz bzw. die Eingangs-/Ausgangsleitungen innerhalb des IC.

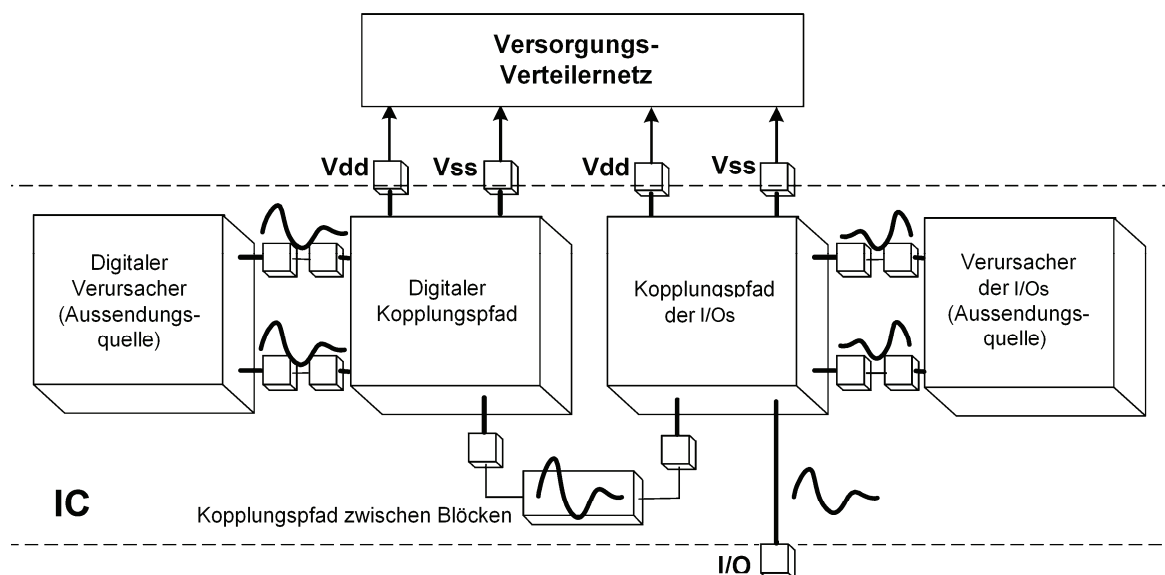


Bild 1 – Beispiel der Zerlegung eines digitalen IC für die Analyse leitungsgeführter Aussendungen

4.2 Leitungsgeführte Aussendungen durch Kernaktivitäten (digitaler Verursacher)

Die Transienten des Stroms werden auf dem IC-Chip im Kernbereich erzeugt. Aufgrund der Kenngrößen der digitalen Kopplungsfade, des passiven Verteilernetzes auf der Leiterplatte (PCB; en: Printed Circuit Board) und der vorhandenen Entkopplung auf dem Chip wird ein Teil dieser Strom-Transienten an den Anschlussstiften der Stromversorgung des IC auftreten.

ANMERKUNG Diese Versorgungs-Ströme außerhalb des Chips können nach Reihe IEC 61967 gemessen werden.

4.3 Leitungsgeführte Aussendungen durch Ein-/Ausgangsaktivitäten (I/O)

Aktivitäten der Ein-/Ausgänge können Spannungsschwankungen des Versorgungs- und Massepegels verursachen, und die leitungsgeführten Aussendungen treten durch den Kopplungspfad der Ein-/Ausgänge an

den Versorgungs- und Masseanschlussstiften auf. Auch die Ausgangssignale an den Anschlussstiften des Ausgangs selbst sind Quellen für leitungsgeführte Aussendungen zur Leiterplatte.

ANMERKUNG Der Messaufbau erfolgt nach Reihe IEC 61967.

5 Grundkomponenten

5.1 Allgemeines

Die Grundkomponenten sind Komponententeile des IC-Makromodells bzw. der Blockkomponente oder Teilmodellkomponente. In den folgenden Abschnitten werden die Grundkomponenten definiert.

ANMERKUNG Blockkomponente und Teilmodellkomponente werden in 6.3.1 bzw. 6.4.1 definiert.

5.2 Interne Aktivität (IA)

Die Komponente einer internen Aktivität (IA) ist die Quelle des elektromagnetischen Rauschens, das durch den Schaltvorgang von aktiven Bauelementen im IC bzw. in einem Teil des IC verursacht wird. Diese Komponente ist sowohl für analoge als auch für digitale Schaltungen anwendbar.

Die IA wird unter Anwendung einer unabhängigen Strom- oder einer unabhängigen Spannungsquelle mit zwei internen Anschlüssen beschrieben, wie in Bild 2 dargestellt.

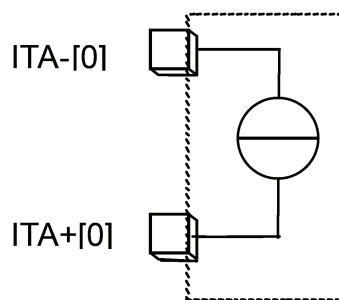


Bild 2 – IA-Komponente

Die Kennwerte der IA-Komponente werden üblicherweise im Zeitbereich beschrieben, können aber auch im Frequenzbereich beschrieben werden.

Die Beschreibung einer IA-Komponente muss die folgenden Informationen enthalten:

- Bezeichnung der IA-Komponente;
- Bezeichnung ihrer internen Anschlüsse;
- Betriebsmodus bzw. Prüfvektor;
- Bereich (Zeit oder Frequenz);
- Definition des Ausgangszeitpunktes und die Zyklusdauer für den Betriebsmodus (für den Zeitbereich);
- Definition des Phasenbeginns (für den Frequenzbereich);
- Betriebsbedingungen und geltende Bereiche:
 - a) Versorgungsspannungsbereich;
 - b) Temperaturbereich;
 - c) Frequenzbereich;

- Kennwerte der IA:
 - a) Schwingungsform von Strom bzw. Spannung über die gesamte Zyklusdauer (für den Zeitbereich);
 - b) Amplitude und Phase von Strom bzw. Spannung über den gesamten Frequenzbereich in Abhängigkeit von der Frequenz (für den Frequenzbereich).

BEISPIEL 1

Bild 3 zeigt ein Beispiel von IA-Kennwerten im Zeitbereich. Die Schwingungsform ist abhängig von dem speziellen Betriebsmodus der Funktion. Für die Beschreibung der Komponente kann eine einfache Schwingungsform wie eine Dreiecksschwingung verwendet werden.

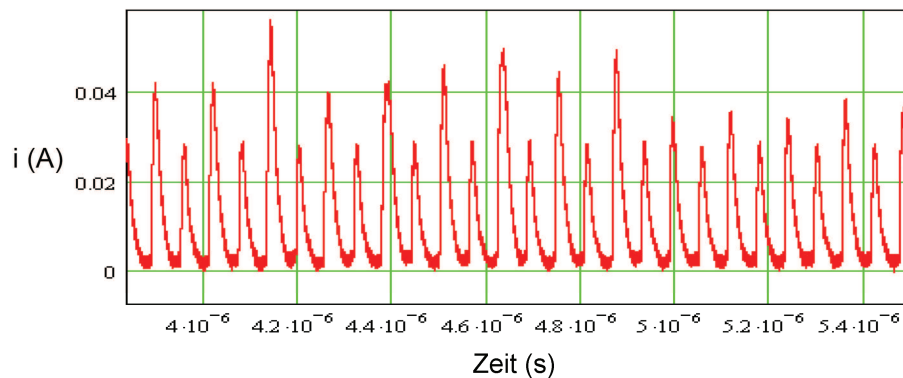


Bild 3 – Beispiel von IA-Kennwerten im Zeitbereich

BEISPIEL 2

Bild 4 zeigt ein Beispiel von IA-Kennwerten im Frequenzbereich.

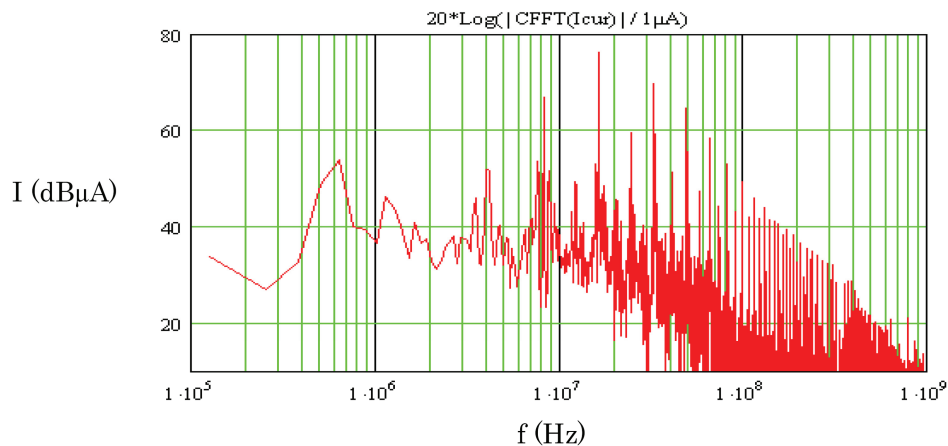


Bild 4 – Beispiel von IA-Kennwerten im Frequenzbereich

5.3 Passives Verteilernetz (PDN; en: Passive Distribution Network)

Die Komponente des passiven Verteilernetzes (PDN) beschreibt die Kennwerte des Ausbreitungspfad des elektromagnetischen Rauschens, wie zum Beispiel das Verteilernetz (Teil des PDN). Das PDN kann linear oder nichtlinear sein.

Das PDN besteht aus passiven Elementen und ist mit internen Anschlüssen bestückt. Es kann auch externe Anschlüsse besitzen.

Das PDN kann mit Hilfe einer Netzliste beschrieben werden. Wenn man von einem linearen PDN ausgeht, können die PDN-Kennwerte auch durch einige Matrixformate, wie z. B. S-Parameter, dargestellt werden.

Die Beschreibung einer PDN-Komponente muss die folgenden Informationen enthalten:

- Bezeichnung der PDN-Komponente;
- Bezeichnung ihrer internen und externen Anschlüsse;
- geltende Bereiche:
 - a) Versorgungsspannungsbereich;
 - b) Temperaturbereich;
 - c) geltende Lastbedingungen, wenn es das PDN für den Ausgang ist;
 - d) geltender Frequenzbereich;
- Kennwerte des PDN.

BEISPIEL 1

Bild 5 zeigt das Beispiel eines PDN mit vier Anschlüssen und konzentrierten Elementen. ETVdd und ETVss sind zwei externe Anschlüsse des PDN. IT[1] und IT[0] sind zwei interne Anschlüsse.

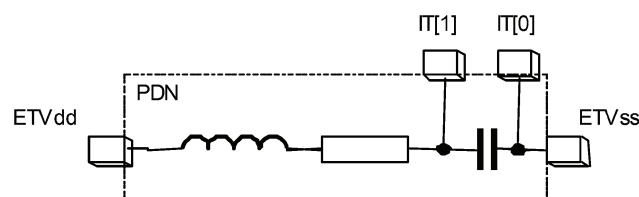


Bild 5 – Beispiel eines PDN mit vier Anschlüssen und konzentrierten Elementen

BEISPIEL 2

Bild 6 stellt die Struktur eines PDN mit sieben Anschlüssen und verteilten Elementen, wie z. B. Übertragungsleitungen, dar. ETVxx sind die vier externen Anschlüsse, ITVxx sind zwei interne Anschlüsse und ETGnd ist die an die Masse der Leiterplatte angeschlossene gemeinsame Masseverbindung der vier Übertragungsleitungen.

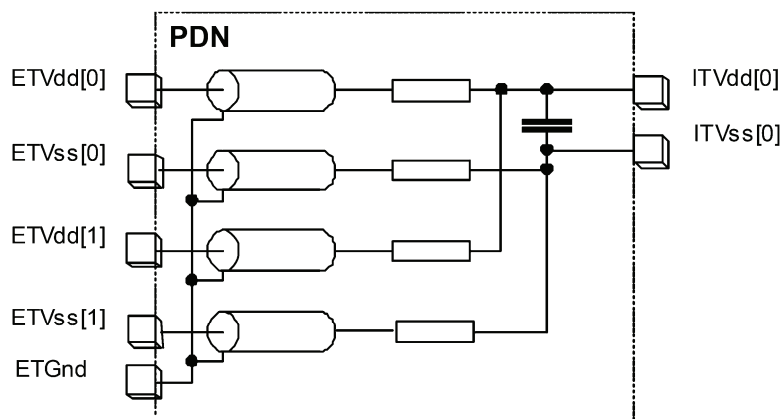


Bild 6 – Beispiel eines PDN mit sieben Anschlüssen und verteilten Elementen

BEISPIEL 3

Bild 7 zeigt das Beispiel eines PDN mit zwölf Anschlüssen unter Anwendung von Streuparametern im Matrixformat (Blackbox). ET[x] sind externe Anschlüsse. IT[1] bis IT[6] sind interne Anschlüsse. Eine Masseebene unter dem modellierten IC dient als ideale Bezugsmasse für diese Anschlüsse.

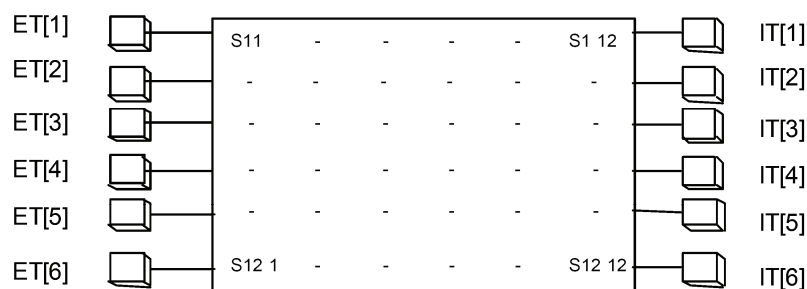


Bild 7 – Beispiel eines PDN mit zwölf Anschlüssen unter Anwendung der Matrixdarstellung

6 IC-Makromodelle

6.1 Allgemeines

Ein IC wird als ein IC-Makromodell modelliert. Drei Arten von IC-Makromodellen sind möglich, ein allgemeines Modell, ein blockbezogenes Modell und ein Modell bezogen auf ein Teilmodell. Diese IC-Makromodelle werden in diesem Abschnitt definiert.

Die Beschreibung eines IC-Makromodells muss die folgenden Informationen für die Modellzirkulation enthalten:

- Bezeichnung des IC-Makromodells;
- Modellart, allgemeines Modell, blockbezogenes Modell oder Modell bezogen auf ein Teilmodell;
- Bezeichnung der im IC-Makromodell enthaltenen Komponenten;
- Bezeichnung der externen Anschlüsse;
- Verbindungen der internen Anschlüsse der Komponenten.

6.2 Allgemeines IC-Makromodell

Das allgemeine Modell besteht aus einem einzigen PDN und einem oder mehreren IAs, wie in Bild 8 dargestellt. Das PDN muss beides enthalten, das gesamte PDN auf dem(n) IC-Chip(s) und das gesamte PDN des Gehäuses. Wenn vorhanden, muss der Entkopplungskondensator auf dem Chip berücksichtigt werden.

ANMERKUNG Diese Struktur ist wegen der geringsten Offenlegung geschützter Informationen der IC-Hersteller für die Weitergabe des Modells an die IC-Anwender geeignet.

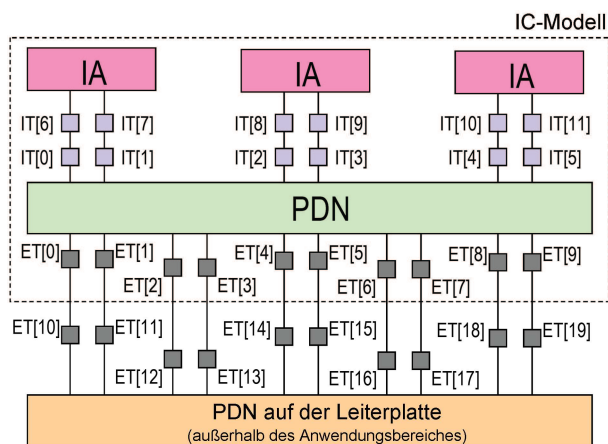


Bild 8 – Allgemeines IC-Makromodell

6.3 Blockbezogenes IC-Makromodell

6.3.1 Blockkomponente

Die Blockkomponente stellt die EMV-Eigenschaften eines bestimmten IC-Funktionsblocks dar, wie einen eingebetteten Speicher.

Das Blockmodell besteht aus einem einzigen PDN und einem oder mehreren IAs. Das PDN enthält das passive Verteilernetz des spezifischen Funktionsblocks, einen Teil des gesamten Versorgungs-/Masseverteilernetzes und einen Teil des Gehäuse-PDN, welcher unmittelbar in die Blockfunktionalität einbezogen ist. Der Entkopplungskondensator auf dem Chip ist Bestandteil des PDN. Die Komponente ist mit externen und internen Anschlüssen bestückt.

Die Beschreibung einer Blockkomponente muss die folgenden Informationen enthalten:

- Bezeichnung der Blockkomponente;
- Bezeichnungen der Grundkomponenten, welche die Blockkomponente bilden;
- Verbindungen der internen Anschlüsse der Grundkomponenten.

BEISPIEL 1

Bild 9 zeigt das Beispiel einer Blockkomponente. Der Block besteht aus einer IA und einem PDN. Die internen Anschlüsse der IA sind mit den internen Anschlüssen des PDN verbunden.

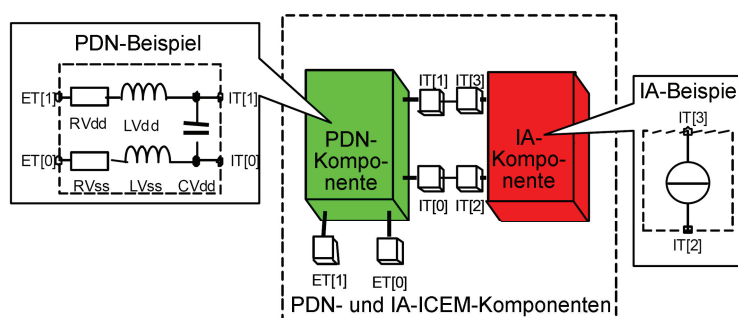


Bild 9 – Beispiel einer Blockkomponente

BEISPIEL 2

Bild 10 zeigt ein Modell mit drei I/Os. Die I/O-PDN-Komponente beschreibt, wie I/Os versorgt werden und I/O-PDNA beschreibt die Kennwerte der Rauschübertragung zwischen den Anschlüssen. Die I/O-IA-Komponenten beschreiben die Stromaktivität. Diese werden mit Hilfe zweier IA-Komponenten gebildet, eine, um das Verhalten des High-Zustandes zu beschreiben, und die andere zum Beschreiben des Low-Zustandes. Bild 10 zeigt die zwei Arten der I/O-PDN-Komponenten des vollständigen I/O-Modells. Das IBIS-Mdell könnte ein Implementierungsbeispiel sein.