

DIN EN 62435-2

ICS 31.200

Einsprüche bis 2013-11-20

Entwurf

**Elektronische Bauteile –
Langzeitlagerung elektronischer Halbleiterbauelemente –
Teil 2: Schädigungsmechanismen
(IEC 47/2173/CD:2013)**

Electronic components –
Long-term storage of electronic semiconductor devices –
Part 2: Deterioration Mechanisms
(IEC 47/2173/CD:2013)

Anwendungswarnvermerk

Dieser Norm-Entwurf mit Erscheinungsdatum 2013-09-20 wird der Öffentlichkeit zur Prüfung und Stellungnahme vorgelegt.

Weil die beabsichtigte Norm von der vorliegenden Fassung abweichen kann, ist die Anwendung dieses Entwurfes besonders zu vereinbaren.

Stellungnahmen werden erbeten

- vorzugsweise online im Norm-Entwurfs-Portal des DIN unter www.entwuerfe.din.de bzw. für Norm-Entwürfe der DKE auch im Norm-Entwurfs-Portal der DKE unter www.entwuerfe.normenbibliothek.de, sofern dort wiedergegeben;
- oder als Datei per E-Mail an dke@din.de möglichst in Form einer Tabelle. Die Vorlage dieser Tabelle kann im Internet unter www.din.de/stellungnahme oder für Stellungnahmen zu Norm-Entwürfen der DKE unter www.dke.de/stellungnahme abgerufen werden;
- oder in Papierform an die DKE Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE (Hausanschrift: Stresemannallee 15, 60596 Frankfurt am Main).

Die Empfänger dieses Norm-Entwurfs werden gebeten, mit ihren Kommentaren jegliche relevanten Patentrechte, die sie kennen, mitzuteilen und unterstützende Dokumentationen zur Verfügung zu stellen.

Gesamtumfang 22 Seiten

DKE Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE

Inhalt

	Seite
Einleitung	4
1 Anwendungsbereich	5
2 Normative Verweisungen	5
3 Begriffe	5
4 Schädigungsprinzipien	6
4.1 Lötbarkeit	6
4.2 Popcorn-Effekt	6
4.3 Delamination	6
4.4 Korrosion	6
4.5 Elektrische Einwirkungen	6
4.6 Schäden durch hochenergetische ionisierende Strahlung	6
4.7 Risiken für Halbleiter-Bauelemente durch Lagerungstemperaturen	7
4.8 Edelmetall-Oberflächen	7
4.9 Mattzinn und andere Oberflächen	7
4.10 Solder-Ball und Solder-Bump	7
4.11 Bauelemente mit programmierbarem Speicher – Flash, programmierbare Logik und andere Bauelemente, die nichtflüchtige Speicherbereiche enthalten	7
5 Technische Validierung der Bauteile	8
5.1 Zweck	8
5.2 Kriterien zur Prüfungsauswahl	8
5.3 Messungen und Prüfungen	8
Anhang A (normativ)	9
Anhang B (normativ) Ausfallmechanismen – Aktive Bauteile im Gehäuse oder gehäuselos	10
Tabellen	
Tabelle 1 – Liste der Prüfungen	9
Tabelle 2 – Ausfallmechanismen: Aktive Bauteile im Gehäuse oder gehäuselos	10

Nationales Vorwort

Das internationale Dokument IEC 47/2173/CD:2013 „Electronic components – Long-term storage of electronic semiconductor devices – Part 2: Deterioration Mechanisms“ (CD, en: Committee Draft) ist unverändert in diesen Norm-Entwurf übernommen worden. Dieser Norm-Entwurf enthält eine noch nicht autorisierte deutsche Übersetzung.

Um Zweifelsfälle in der Übersetzung auszuschließen, ist die englische Originalfassung des CD entsprechend der diesbezüglich durch die IEC erteilten Erlaubnis beigefügt. Die Nutzungsbedingungen für den deutschen Text des Norm-Entwurfes gelten gleichermaßen auch für den englischen IEC-Text.

Das internationale Dokument wurde vom TC 47 „Semiconductor devices“ der Internationalen Elektrotechnischen Kommission (IEC) erarbeitet und den nationalen Komitees zur Stellungnahme vorgelegt.

Die IEC und das Europäische Komitee für Elektrotechnische Normung (CENELEC) haben vereinbart, dass ein auf IEC-Ebene erarbeiteter Entwurf für eine Internationale Norm zeitgleich (parallel) bei IEC und CENELEC zur Umfrage (CDV-Stadium) und Abstimmung als FDIS (en: Final Draft International Standard) bzw. Schluss-Entwurf für eine Europäische Norm gestellt wird, um eine Beschleunigung und Straffung der Normungsarbeit zu erreichen. Dokumente, die bei CENELEC als Europäische Norm angenommen und ratifiziert werden, sind unverändert als Deutsche Normen zu übernehmen.

Da der Abstimmungszeitraum für einen FDIS bzw. Schluss-Entwurf prEN nur 2 Monate beträgt, und dann keine sachlichen Stellungnahmen mehr abgegeben werden können, sondern nur noch eine „JA/NEIN“-Entscheidung möglich ist, wobei eine „NEIN“-Entscheidung fundiert begründet werden muss, wird bereits der CD als DIN-Norm-Entwurf veröffentlicht, um die Stellungnahmen aus der Öffentlichkeit frühzeitig berücksichtigen zu können.

Für dieses Dokument ist das nationale Arbeitsgremium K 631 „Halbleiterbauelemente“ der DKE Deutsche Kommission Elektrotechnik Elektronik Informationstechnik im DIN und VDE (www.dke.de) zuständig.

Für den Fall einer undatierten Verweisung im normativen Text (Verweisung auf eine Norm ohne Angabe des Ausgabedatums und ohne Hinweis auf eine Abschnittsnummer, eine Tabelle, ein Bild usw.) bezieht sich die Verweisung auf die jeweils neueste gültige Ausgabe der in Bezug genommenen Norm.

Für den Fall einer datierten Verweisung im normativen Text bezieht sich die Verweisung immer auf die in Bezug genommene Ausgabe der Norm.

Der Zusammenhang der zitierten Normen mit den entsprechenden Deutschen Normen ergibt sich, soweit ein Zusammenhang besteht, grundsätzlich über die Nummer der entsprechenden IEC-Publikation. Beispiel: IEC 60068 ist als EN 60068 als Europäische Norm durch CENELEC übernommen und als DIN EN 60068 ins Deutsche Normenwerk aufgenommen.

Elektronische Bauteile – Langzeitlagerung elektronischer Halbleiterbauelemente – Teil 2: Schädigungsmechanismen

Einleitung

Diese Norm ist für die Langzeitlagerung elektronischer Bauteile anwendbar.

Obwohl sie bereits im gewissen Umfang existiert, wurde die Obsoleszenz elektronischer Bauteile, insbesondere von integrierten Schaltungen in den letzten Jahren zunehmend bedeutungsvoller.

Bei dem existierenden technologischen Aufschwung wurde jedoch die wirtschaftliche Lebensdauer eines Bauteils sehr kurz im Vergleich zur Brauchbarkeitsdauer industrieller Anlagen, wie sie in Luftfahrtanwendungen, der Eisenbahnindustrie oder dem Energiesektor zu finden sind.

Die vielen Lösungen, die es ermöglichen, der Obsoleszenz zu begegnen, sind jetzt ausgewiesen. Allerdings müssen bei der Auswahl von einer dieser Lösungen sowohl eine technische Fallstudie als auch eine wirtschaftliche Durchführbarkeitsstudie vorausgehen, und zwar abhängig davon, ob die Lösung für den Kundendienst oder die Fertigung vorgesehen ist, wie zum Beispiel:

- Lagerung zur Abhilfe, sobald Bauteile nicht mehr länger am Markt sind;
- Lagerung zur Prävention, um einer Abkündigungserklärung zuvorzukommen.

Werden die erwarteten Brauchbarkeitsdauern von einigen Anwendungen, die manchmal einige Dekaden betragen, die Qualifikationszeiten und die Kosten der Nichtverfügbarkeit, die ebenfalls sehr hoch sein können, berücksichtigt, so muss die anzuwendende Lösung für die Obsoleszenz oft schnell implementiert werden. Das ist der Grund, warum die meistens gewählte Lösung im systematischen Lagern der Bauteile besteht, welche sich im Prozess einer werdenden Obsoleszenz befinden.

Die technischen Risiken dieser Lösung sind a priori weitestgehend niedrig. Sie erfordert jedoch eine perfekte Beherrschung des implementierten Prozesses und ganz besonders der Lagerungsbedingungen, wobei diese Lösung kritisch wird, wenn es zu einer Langzeitlagerung kommt.

Alle Tätigkeiten von Handhabung, Schutzvorkehrungen, Lagerung und Prüfungen sind entsprechend dem Stand der Technik durchzuführen.

Die Anwendung des in diesem Dokumentes vorgeschlagenen Verfahrens garantiert in keinerlei Weise, dass sich die gelagerten Bauteile am Ende der Lagerung in einem vollkommenen Betriebszustand befinden. Es ist nur ein Mittel, die potenziellen und wahrscheinlichen Degradationsfaktoren zu minimieren.

Die Struktur der Internationalen Norm ist gegenwärtig wie folgt geplant:

- Part 1 – General
- Part 2 – Deterioration Mechanisms
- Part 3 – Data
- Part 4 – Storage
- Part 5 – Die & Wafer Devices
- Part 6 – Packaged or Finished Devices
- Part 7 – MEMS
- Part 8 – Passive electronic devices
- Part 9 – Special Cases

1 Anwendungsbereich

Diese Normenreihe ist dafür gedacht, einen praktischen Leitfaden zu Verfahren der Langzeitlagerung elektronischer Bauteile bereitzustellen, wenn es eine beabsichtigte oder geplante Lagerung des Erzeugnisses über eine Anzahl von Jahren gibt. Lagerungsorganisationen für laufende Erzeugnisfertigungen werden entsprechend den internen Prozessvorgaben des Herstellers gehandhabt und sind in dieser Normenreihe nicht behandelt.

Die Norm ist in mehrere Teile gegliedert. Die Teile 1 bis 4 sind für jede Langzeitlagerung anwendbar und enthalten allgemeine Anforderungen und Anleitungen, während die Teile 5 bis 9 spezifisch für die Bauart des zu lagernden Erzeugnisses sind. Es ist vorgesehen, dass der erzeugnispezifische Teil zusammen mit den allgemeinen Anforderungen der Teile 1 bis 4 zu lesen ist.

Elektronische Bauteile, die unterschiedliche Lagerungsbedingungen erfordern, werden getrennt behandelt und starten mit Teil 5 – Die and Wafer Devices.

In diesem Teil der Norm, Part 2 – Deterioration Mechanisms, werden Art und Weise behandelt, wie Bauteile, abhängig von den verwendeten Lagerungsbedingungen, über die Zeit degradieren. Dieser Teil enthält auch einen Leitfaden hinsichtlich der Prüfverfahren, die verwendet werden können, um diese Schädigungsmechanismen für bestimmte Arten von Bauteilen zu bewerten.

2 Normative Verweisungen

Die nachfolgend aufgeführten Dokumente sind für die Anwendung dieser Norm unbedingt erforderlich. Bei datierten Verweisungen gilt nur die zitierte Ausgabe. Bei undatierten Verweisungen gilt die letzte Ausgabe des zitierten Schriftstücks (einschließlich aller Änderungen).

IEC 60068-2-17:1994, *Basic environmental test procedures – Part 2: Tests – Test Q: Sealing*

IEC 60068-2-20:1979, *Environmental testing – Part 2: Tests – Test T: Soldering*

IEC 60410:1973, *Sampling plans and procedures for inspection by attributes*

IEC 61340-5-1:1998, *Electrostatics – Part 5-1: Protection of electronic devices from electrostatic phenomena – General requirements*

IEC 61340-5-2:1999, *Electrostatics – Part 5-2: Protection of electronic devices from electrostatic phenomena – User guide*

IEC 61945, *Integrated circuits – Manufacturing line approval – Methodology for technology and failure analysis*

IEC 62380: *Reliability data handbook – Universal model for reliability prediction of electronics components, PCBs and equipment*

EN 190 000:1995, *Generic specification – Integrated monolithic circuits*

3 Begriffe

Lagerungsumgebung

speziell überwachter Lagerungsbereich, mit besonderer Regelung von Temperatur, Luftfeuchte, Atmosphäre und anderen Bedingungen, die von den Produktanwendungen abhängig sind

4 Schädigungsprinzipien

4.1 Lötbarkeit

Oberflächen von Bauelementen, die mit einer anderen Oberfläche unter Verwendung des Reflowprozesses gelötet werden, sollten erfolgreich verbunden werden. Die Lötbarkeit bestimmt, ob die Oberflächen, die für das metallurgische Verbinden vorgesehen sind, diese Erwartung auch erfüllen. Ein Ausfall hinsichtlich der Ausbildung einer vollständigen metallurgischen Verbindung kann in Zuständen, die als keine Benetzung oder Entnetzung bekannt sind, resultieren; Oxide beeinträchtigen üblicherweise die Degradation der Lötbarkeit. Langzeitlagerungs-Faktoren, die die Fähigkeit eines Teils für eine gute metallurgische Verbindung beeinträchtigen können, umfassen Feuchte, Sauerstoffeinwirkung, Sauberkeit, Fremdmaterialien und Verunreinigungen.

4.2 Popcorn-Effekt

Feuchte innerhalb eines Werkstoffes resultiert in einer Ausdehnung in Form von Dampf, wenn der Werkstoff schnell erwärmt wird. Dieser Dampf beansprucht ein größeres Volumen als die Feuchte, von der er stammt. Wenn es diesem Dampf nicht möglich ist, sich auszudehnen, dann wird der Werkstoff, in dem er sich befindet, im Umfang anwachsen und damit die Festigkeit oder Fähigkeit des Werkstoffs, den Dampf aufzunehmen, übersteigen. In der Folge kann ein elektronisches Bauelement, das korrekt gefertigt wurde (d. h. alle Werkstoffe wurden ordnungsgemäß zusammengefügt), einen Verlust der Adhäsion erleiden. Das kann zu Delamination an Grenzschichten, Aufplatzen des Gehäuses, Rissen (Cracks) und Blasen führen.

4.3 Delamination

Delamination kann auftreten, wenn Feuchte in Werkstoffen, Hohlräumen oder dem Grenzbereich zwischen Schichten angereichert wird. Anschließend Beanspruchung durch Temperaturwechsel oder thermische Verarbeitungsprozesse kann eine Trennung der Werkstoffe verursachen. Chips mit organischer Passivierung, organische Substrate und Leiterplatten (PWB; en: printed wiring board) tendieren zum Absorbieren von Feuchte, welche anschließend während der Hochtemperaturverarbeitung ausgasen könnte. Die primäre Ausfallart ist die grenzschichtbezogene Auflösung und kohäsive Trennung.

4.4 Korrosion

Korrosion ist ein chemischer Vorgang, der in der Oxidation und/oder der strukturellen Auflösung von Metallen resultiert. Metallmigration ist ebenfalls eine Korrosionsform. Feuchte beschleunigt Korrosionsmechanismen; Verunreinigungen (einschließlich Fluor und Chlor) können in atmosphärischer Feuchte oder Verschmutzungen während des Transports, der Handhabung sowie Freiluftlagerung abbinden und somit wie ein Korrosionskatalysator wirken. Die Feuchte zu eliminieren ist der Schlüssel dafür, die Korrosion zu verhindern. Korrosion kann zu Unterbrechungen, Kurzschlüssen, Dendriten und Verfärbungen führen.

4.5 Elektrische Einwirkungen

Leitende oder elektrostatisch (ES; en: electro-static) ableitende Werkstoffe sollten verwendet werden, wenn es zum ESD-Schutz erforderlich ist. ESD kann durch nicht bestimmungsgemäße Verpackungswerkstoffe, zu niedrige relative Feuchte (RH; en: relative humidity) oder die Nähe zu ES-Feldquellen verursacht werden. Das kann zu p-n-Sperrschichtschädigungen, Oxiddurchbrüchen/Oxidlöchern oder anderen empfindlichen Parametereffekten führt.

4.6 Schäden durch hochenergetische ionisierende Strahlung

Beanspruchung durch ionisierende Strahlung (z. B. durch Röntgenstrahlen oder anderen hochenergetischen Strahlenquellen) muss quantifiziert werden, um die potenzielle Schädigung zu verstehen. Ein Erzeugnis kann eine Empfindlichkeit gegenüber ionisierenden Ladungseffekten aufweisen. Einige Chiparten, wie zum Beispiel Analog-Bauelemente, können besonders empfindlich sein. Sorgfalt sollte aufgebracht werden, um den Schutz vor ionisierenden Strahlungsquellen für jene Erzeugnisse, die empfindlich sind, sicherzustellen.

4.7 Risiken für Halbleiter-Bauelemente durch Lagerungstemperaturen

Andauernde Wärmebeanspruchungen kann einige Halbleiter-Ausfallmechanismen, die Risse in der Metallisierung sowie den Datenverlust in einigen nichtflüchtigen Speicherzellenarten, die in einen gewünschten Zustand vor der Lagerung beschrieben wurden, beschleunigen. Siehe JEP-122 zu weiteren Einzelheiten bezüglich dieser Mechanismen.

4.8 Edelmetall-Oberflächen

Bei Lagerungen über lange Zeiträume in einer Lagerhausatmosphäre nach JEP-113 ($< 40\text{ °C}$ und $90\text{ \% rF}$) wurden keine Ausfallmechanismen festgestellt, die die Zuverlässigkeit von kunststoffverkappten Bauelementen mit Anschlussoberflächen beeinträchtigen, wenn diese Au oder Pd enthalten.

4.9 Mattzinn und andere Oberflächen

Unter der Annahme eines korrekten MSL-Schutzes hinsichtlich der Lagerung können Anschlussoberflächen ohne Au oder Pd Prüfungen, z. B. zur Lötbarkeit oder zum Zinn-Whisker-Wachstum nach JESD-201, an gealterten Einheiten erfordern, um die Integrität der Langzeitlagerung zu bestätigen.

4.10 Solder-Ball und Solder-Bump

Unter der Annahme eines korrekten MSL-Schutzes hinsichtlich der Lagerung einerseits und einer vollständigen Reflow-Lötbarkeit der Solder-Balls und Solder-Bumps andererseits wurden keine Ausfallmechanismen ermittelt, die die Zuverlässigkeit von BGA-Gehäusen in Solder-Bump- bzw. Solder-Ball-Technologie beeinträchtigen, wenn diese über ausgedehnte Zeitintervalle bei Umgebungsbedingungen eines Lagerhauses nach JEP-113 ($< 40\text{ °C}$ und $< 90\text{ \% rF}$) gelagert wurden. Wenn jedoch die Solder-Balls oder Solder-Bumps nicht mittels Reflowverfahren gelötet wurden, sondern mit einem Klebstoff oder einer Lotpaste, die einen niedrigeren Schmelzpunkt hat, befestigt wurden, müssen die Solder-Balls und Solder-Bumps auf Oxidwachstum geprüft werden, da das die Adhäsion oder Lötbarkeit beeinträchtigen könnte. Oberflächenanalysen der Balls/Bumps und Lötbarkeitsprüfungen an gealterten Einheiten kann nach einer Langzeitlagerung erforderlich werden, um die Annahmekriterien bezüglich der Befestigung auf der nächsten Assemblierungsstufe zu bestätigen.

4.11 Bauelemente mit programmierbarem Speicher – Flash, programmierbare Logik und andere Bauelemente, die nichtflüchtige Speicherbereiche enthalten

Bauelemente, welche Speicherzellen enthalten, können bestimmte Bereiche aufweisen, die herstellerprogrammiert sind. Diese dürfen zur Aufnahme von Identifikations-Informationen und -Codes verwendet werden, die vom Bauelement während der normalen Nutzung oder Anwenderprogrammierung verwendet wird. Es ist wichtig, zu überprüfen, dass diese Arten von Bauteilen wesentliche Daten während der Lagerung nicht verlieren, was zur Nichtfunktionsfähigkeit des Bauteils nach der Lagerung führen kann. Die Hersteller dürfen spezielle Lagerungsbedingungen empfehlen, wie zum Beispiel Höchst- und Kleinstwerte der Temperatur, um sicherzustellen, dass diese Daten nicht beschädigt werden.

Mit Bezug auf die Empfehlungen des Herstellers ist es ratsam, solche Bauelemente im unprogrammierten Zustand zu lagern. Allerdings sollte sorgfältig darauf geachtet werden, dass auch die Programmierereinrichtungen für die Bauelemente verfügbar sein müssen, wenn die Bauelemente aus dem Lager entnommen werden. Das kann die Lagerung von speziellen Programmierereinrichtungen erfordern.

Wenn programmierbare Bauelemente im programmierten Zustand gelagert werden, sollte die Lagerentnahme auch eine Prüfung einschließen, die sicherstellt, dass die Programmierung nicht beschädigt ist.