

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60191-6

Première édition
First edition
1990-12

**Normalisation mécanique des dispositifs
à semiconducteurs**

**Sixième partie:
Règles générales pour la préparation
des dessins d'encombrement des dispositifs
à semiconducteurs à montage en surface**

**Mechanical standardization of semiconductor
devices**

**Part 6:
General rules for the preparation of
outline drawings of surface mounted
semiconductor device packages**



Numéro de référence
Reference number
CEI/IEC 60191-6: 1990

Numéros des publications

Depuis le 1er janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- «Site web» de la CEI*
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement (Catalogue en ligne)*
- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International* (VEI).

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- **IEC web site***
- **Catalogue of IEC publications**
Published yearly with regular updates (On-line catalogue)*
- **IEC Bulletin**
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary* (IEV).

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60191-6

Première édition
First edition
1990-12

**Normalisation mécanique des dispositifs
à semiconducteurs**

**Sixième partie:
Règles générales pour la préparation
des dessins d'encombrement des dispositifs
à semiconducteurs à montage en surface**

**Mechanical standardization of semiconductor
devices**

**Part 6:
General rules for the preparation of
outline drawings of surface mounted
semiconductor device packages**

© IEC 1990 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission
Telefax: +41 22 919 0300

3, rue de Varembé Geneva, Switzerland
e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

R

*Pour prix, voir catalogue en vigueur
For price, see current catalogue*

SOMMAIRE

	Pages
PRÉAMBULE	4
PRÉFACE	4
 Articles	
1. Domaine d'application	6
2. Définitions	6
3. Règles de dessin	10
Tableaux - Dimensions à spécifier	12
Notes des tableaux	13
4. Illustration des règles	14
5. Valeurs recommandées	14
 FIGURES	 16
 ANNEXE A1 — Dessin de boîtier à montage par sorties avec deux rangées parallèles de sorties	 17
ANNEXE A2 — Dessin de boîtier à montage par sorties avec une rangée de sortie sur chacun des quatre côtés	21
ANNEXE A3 — Dessin de boîtier à montage par contact plié avec une rangée de sorties sur chacun des quatre côtés	25
ANNEXE A4 — Dessin de boîtier à montage par plots	29
ANNEXE B1 — Valeurs recommandées pour boîtiers à montage par sorties avec deux rangées parallèles de sorties, dimensions d'origine : inch	33

CONTENTS

	Pages
FOREWORD	5
PREFACE	5
Clause	
1. Scope	7
2. Definitions	7
3. Design rules	11
Tables - Dimensions to be specified	12
Notes to the tables	13
4. Illustration of the rules	15
5. Recommended values	15
FIGURES	16
APPENDIX A1 — Drawing of leaded packages with two parallel rows of terminals	17
APPENDIX A2 — Drawing of leaded packages with one row of terminals on each of the four sides	21
APPENDIX A3 — Drawing of folded lead packages with one row of terminals on each of the four sides	25
APPENDIX A4 — Drawing of leadless packages	29
APPENDIX B1 — Recommended values for leaded packages with two parallel rows of terminals, original dimensions : inches	33

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

NORMALISATION MÉCANIQUE DES DISPOSITIFS À SEMICONDUCTEURS

Sixième partie : Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs à montage en surface

PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Études où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales, le texte de la recommandation de la CEI dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PRÉFACE

La présente norme a été établie par le Comité d'Études n° 47 de la CEI : Dispositifs à semiconducteurs.

Le texte de cette norme est issu des documents suivants :

Règle des Six Mois	Rapports de Vote	Procédure des Deux Mois	Rapport de Vote
47(BC) 903	47(BC) 963	47(BC)1008	47(BC)1034
47(BC)1012	47(BC)1061		
47(BC)1070	47(BC)1106		
47(BC)1144	47(BC)1209		

Les rapports de vote indiqués dans le tableau ci-dessus donnent toute information sur le vote ayant abouti à l'approbation de cette norme.

Les publications suivantes de la CEI sont citées dans la présente norme :

Publications n° 191-1 (1966) : Normalisation mécanique des dispositifs à semiconducteurs,
Première partie : Préparation des dessins des dispositifs à semiconducteurs.

191-3 (1974) : Troisième partie : Règles générales pour la préparation des dessins d'encombrement des circuits intégrés.

191-4 (1987) : Quatrième partie : Système de codification et classification en formes des boîtiers pour dispositifs à semiconducteurs.

Autre publication citée :

ISO 1101 (1983) : Dessins techniques - Tolérancement géométrique - Tolérancement de forme, orientation, position et battement - Généralités, définitions, symboles, indications sur les dessins.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES**Part 6: General rules for the preparation of outline drawings of surface mounted semiconductor device packages**

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

PREFACE

This standard has been prepared by IEC Technical Committee No. 47: Semiconductor Devices.

The text of this standard is based on the following documents:

Six Months' Rule	Report on Voting	Two Months' Procedure	Report on Voting
47(CO) 903	47(CO) 963	47(CO)1008	47(CO)1034
47(CO)1012	47(CO)1061		
47(CO)1070	47(CO)1106		
47(CO)1144	47(CO)1209		

Full information on the voting for the approval of this standard can be found in the Voting Reports indicated in the above table.

The following IEC publications are quoted in this standard:

Publications No. 191-1 (1966) : Mechanical standardization of semiconductor devices,
Part 1: Preparation of drawings of semiconductor devices.

191-3 (1974) : Part 3: General rules for the preparation of outline drawings of integrated circuits.

191-4 (1987) : Part 4: Coding system and classification into forms of package outlines for semiconductor devices.

Other publication quoted:

ISO 1101 (1983) : Technical drawings - Geometrical tolerancing - Tolerancing of form, orientation, location and run-out - Generalities, definitions, symbols, indications on drawings.

NORMALISATION MÉCANIQUE DES DISPOSITIFS À SEMICONDUCTEURS

Sixième partie : Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs à montage en surface

1. Domaine d'application

La présente norme sur la normalisation mécanique donne des règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs à montage en surface. Elle constitue un supplément aux Publications 191-1 et 191-3 de la CEI. Elle couvre tous les dispositifs à montage en surface - semiconducteur discret et circuits intégrés - qui sont classés dans la Forme E par la Publication 191-4 de la CEI.

2. Définitions

2.1 Plan de siège

Le plan de siège est défini comme le plan sur lequel :

- les boîtiers à montage par sorties et les boîtiers à montage par contacts pliés reposent librement sur leurs sorties,
- les boîtiers à montage par plots reposent sur leur plan de base ou sur leurs sorties.

2.2 Plan de référence

Plan parallèle au plan de siège à une distance A_3 au-dessus du plan de siège. (Ce plan ne concerne pas les boîtiers à montage par plots.)

La distance A_3 est dite distance du plan de référence.

Elle détermine la zone de projection des sorties (voir figure 1, page 16).

Note — Cette distance est une dimension théorique qui n'est rattachée à aucune configuration du boîtier. Sa valeur est choisie pour chaque boîtier de façon que la longueur de la zone de projection d'une sortie L_p soit une bonne approximation de la longueur de la sortie utilisée pour le montage, par exemple la longueur de la partie de la sortie qui est soudée sur le substrat.

2.3 Zone de contact d'une sortie

Surface maximale sur le plan de siège à l'intérieur de laquelle la zone de projection d'une sortie est située, compte tenu des valeurs maximales de L_p et b_p des tolérances de position v et w applicables à ces dimensions et des éléments de référence.

La surface de la zone de contact d'une sortie est égale à $l_2 \times b_2$ avec en général :

$$l_2 = L_p \text{ max.} + v \text{ et } b_2 = b_p \text{ max.} + w$$

Le contrôle peut être réalisé au moyen d'un calibre approprié (voir figure 2, page 16).

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES

Part 6: General rules for the preparation of outline drawings of surface mounted semiconductor device packages

1. Scope

This standard on mechanical standardization gives general rules for the preparation of outline drawings of surface-mounted semiconductor devices. It supplements IEC Publications 191-1 and 191-3. It covers all surface-mounted devices - discrete semiconductors as well as integrated circuits - classified as Form E in IEC Publication 191-4.

2. Definitions

2.1 *Seating plane*

The seating plane is defined as that plane on which:

- leaded packages and folded lead packages freely rest on their terminals,
- leadless packages freely rest on their mounting base plane or on their terminals.

2.2 *Reference plane*

Plan parallel to the seating plane at a distance A_3 above the seating plane (does not apply to leadless package).

The distance A_3 is known as the reference plane distance.

It determines the terminal projection zone (see figure 1, on page 16).

Note — This distance is a theoretical dimension which is not related to any feature of the package. Its value is chosen for each package so that the length of terminal projection zone L_p is a good approximation of the terminal length used for mounting, e.g. the length of the part of the terminal that is soldered to the substrate.

2.3 *Terminal land area*

The maximum area on the seating plane within which the terminal projection zone is located, taking into account the maximum values of L_p and b_p , the positional tolerances v and w applying to these dimensions and the reference datums.

The surface of the terminal land area is equal to $l_2 \times b_2$ with, generally:

$$l_2 = L_p \text{ max.} + v \text{ and } b_2 = b_p \text{ max.} + w$$

Checking can be carried out by means of an appropriate gauge (see figure 2, page 16).

2.4 Gabarit des zones de contact des sorties

Groupe de toutes les surfaces des zones de contact des sorties d'un boîtier à montage par sorties ou d'un boîtier à montage par contacts pliés, situé sur le plan de siège.

Pour les boîtiers à montage par plots, c'est la projection de leurs plots métallisés ou de leurs sorties sur le plan de siège.

Les positions géométriques exactes des centres des zones de contact des sorties sont situées sur une grille de module

$$\boxed{e} / \boxed{e_1} \text{ ou } \boxed{e} / \boxed{e_D}, \boxed{e_E}$$

Le gabarit des zones de contact des sorties n'inclut pas les tolérances résultant de la précision de la conception des substrats de montage (cartes imprimées) ou des machines de placement.

2.5 Coplanéité des sorties

L'exigence de coplanéité des sorties est donnée dans un cadre de tolérance par le symbole ISO de planéité, la valeur de tolérance y et la référence au plan du siège.

Lorsque la partie de la sortie destinée au soudage est une zone plate de dimensions définies $b \times l$, de position nominale sur le plan du siège, - par exemple dans le cas des boîtiers à montage par plots - l'exigence de coplanéité des sorties est alors strictement l'exigence ISO de planéité appliquée à ces zones.

Dans tous les autres cas, l'exigence de coplanéité des sorties est précisée par une note (voir page 13).

2.4 Pattern of terminal land areas

The group of all terminal land areas of a leaded package or folded lead package in the seating plane.

For a leadless package, it is the projection of its metallized pads or terminals on the seating plane.

The true positions of the centers of the terminal land areas are located on a grid with as modulus

$$e / e_1 \text{ or } e / e_D, e_E$$

The pattern of terminal land areas does not include tolerances stemming from mounting substrates (printed board) design and placement machine accuracies.

2.5 Coplanarity of terminals

The requirement for coplanarity of terminals is given in a tolerance frame showing the ISO symbol for flatness, the tolerance value y and the reference to the seating plane.

Where the part of the terminal intended for soldering is a flat zone of defined dimensions $b \times l$, with nominal position on the seating plane - e.g. pads of leadless packages - then the requirement for coplanarity of terminals is strictly the ISO requirement for flatness applied to these zones.

In all the other cases, the requirement for coplanarity of terminals is clarified by a note (see page 13).

3. Règles de dessin

Le dessin d'encombrement d'un dispositif à semiconducteur à montage en surface doit comprendre, dans l'ordre :

- le dessin (à proprement parler),
- les tableaux de dimensions,
- les notes des tableaux et du dessin,
- l'indication des pays ayant exprimé leur soutien,
- la codification.

Le dessin doit être conforme aux règles générales de dessin données dans la Publication 191-1 de la CEI, sections 1 et 2, et aux définitions spécifiques de l'article 2 ci-dessus.

Les paragraphes 3.1 et 3.2 ci-après donnent respectivement les tableaux des dimensions à spécifier et les notes auxquelles il convient de se référer, quand elles s'appliquent. Des dimensions et notes supplémentaires peuvent être ajoutées si nécessaire.

L'indication des pays ayant exprimé leur soutien répond aux dispositions de la Publication 191-2 de la CEI, chapitre 00, article 1, et précise le code national lorsqu'il diffère du code CEI.

La codification des boîtiers doit être conforme à la Publication 191-4 de la CEI.

3.1 Dimensions à spécifier

Des croix dans les tableaux de la page 12 indiquent où des valeurs doivent être spécifiées. Dans la colonne auxiliaire à droite, un code indique à quelle famille de boîtiers chacune des dimensions s'applique généralement, comme suit :

- L : boîtiers à montage par sorties
- F : boîtiers à montage par contacts pliés
- P : boîtiers à montage par plots.

3.2 Notes

La liste des notes auxquelles il convient de se référer dans les tableaux et sur le dessin est donnée à la page 13 ; dans la colonne auxiliaire à droite, un code indique à quelle famille de boîtiers chacune des notes s'applique généralement (même code qu'au paragraphe 3.1 ci-dessus).

Pour chaque boîtier particulier, ou famille de boîtier, les notes applicables doivent être numérotées à partir de 1 et dans l'ordre où elles apparaissent dans les tableaux puis sur le dessin.

3. Design rules

The outline drawing of a surface-mounted semiconductor device package shall comprise, in the given sequence:

- the drawing (strictly speaking),
- the tables of dimensions,
- the notes to the tables and the drawings,
- the indication of supporting countries,
- the codification.

The drawing shall conform with the general rules for drawings laid down in IEC Publication 191-1 sections 1 and 2, as well as with the specific definitions of clause 2 above.

Sub-clauses 3.1 and 3.2 hereafter give, respectively, the tables of dimensions to be specified and the notes to be called, where relevant. Supplementary dimensions and notes may be added when required.

Indication of the supporting countries shall be in accordance with IEC Publication 191-2, chapter 00, clause 1 and national codes shall be given when different from IEC codes.

The codification of package outlines shall be in accordance with IEC Publication 191-4.

3.1 Dimensions to be specified

Crosses in the tables on page 12 indicate where values have to be specified. In the auxiliary right-hand column, a code indicates for which outline families each dimension is generally relevant, as follows:

- L : leaded packages
- F : folded lead packages
- P : leadless packages.

3.2 Notes

Notes to be called in the tables and on the drawing are listed on page 13; in the auxiliary right-hand column, a code indicates for which outline families each note is generally relevant (with the same code as in 3.1 above).

For each particular outline package or package family, the applicable notes shall be numbered sequentially from 1 in the order they appear in the tables and then on the drawing.