

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60427

Deuxième édition
Second edition
1989-10

**Essais synthétiques des disjoncteurs à courant
alternatif à haute tension**

**Synthetic testing of high-voltage alternating
current circuit-breakers**



Numéro de référence
Reference number
CEI/IEC 60427: 1989

Numéros des publications

Depuis le 1^{er} janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- «Site web» de la CEI*
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement
(Catalogue en ligne)*
- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International* (VEI).

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- **IEC web site***
- **Catalogue of IEC publications**
Published yearly with regular updates
(On-line catalogue)*
- **IEC Bulletin**
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary* (IEV).

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60427

Deuxième édition
Second edition
1989-10

**Essais synthétiques des disjoncteurs à courant
alternatif à haute tension**

**Synthetic testing of high-voltage alternating
current circuit-breakers**

© IEC 1989 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission
Telefax: +41 22 919 0300

3, rue de Varembé Geneva, Switzerland
e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE **XA**

*Pour prix, voir catalogue en vigueur
For price, see current catalogue*

SOMMAIRE

PRÉAMBULE	Pages 6
PRÉFACE	6

Articles

1. Introduction	8
2. Domaine d'application	8
3. Définitions	8

SECTION UN – TECHNIQUES ET MÉTHODES D'ESSAIS SYNTHÉTIQUES

4. Essais de coupure de courant de court-circuit	10
4.1 Principes fondamentaux et exigences générales pour les méthodes d'essais synthétiques de coupure	10
4.1.1 Période fort courant	12
4.1.2 Période d'interaction	14
4.1.3 Période de contrainte diélectrique	14
4.2 Exigences spécifiques de chaque circuit d'essais synthétiques pour les essais de coupure	16
4.2.1 Méthodes par injection de courant	16
4.2.2 Méthode par injection de tension	18
4.2.3 Circuit de Skeats (ou par transformateur)	20
4.2.4 Autres méthodes d'essais synthétiques	20
5. Essais d'établissement en court-circuit	20
5.1 Principes fondamentaux et exigences générales pour les essais synthétiques d'établissement en court-circuit	20
5.1.1 Période de haute tension	22
5.1.2 Période de pré-arc	22
5.1.3 Période d'arrêt et position de fermeture complète	24
5.2 Circuit d'essais synthétiques pour essais de fermeture et exigences spécifiques s'y rapportant	24
5.2.1 Circuit d'essais	24
5.2.2 Conditions spécifiques	24
5.3 Evaluation de la durée maximale de pré-arc	24

SECTION DEUX – EXIGENCES PARTICULIÈRES POUR LES ESSAIS SYNTHÉTIQUES D'ÉTABLISSEMENT ET DE COUPURE RELATIVES AUX PRESCRIPTIONS DES PARAGRAPHES 6.102 À 6.111 DE LA PUBLICATION 56 DE LA CEI

6.102.1.3 Essais en plusieurs parties	26
6.102.2 Disposition du disjoncteur pour les essais	26
6.102.9 Disjoncteurs comportant de courtes durées d'arc	26
6.106 Séquences d'essais de court-circuit fondamentales	26
6.106.1-2-3 Séquences n ^{os} 1, 2 et 3	28
6.106.4 Séquence n ^o 4	28

CONTENTS

	Page
FOREWORD	7
PREFACE	7
 Clause	
1. Introduction	9
2. Scope	9
3. Definitions	9
SECTION ONE – SYNTHETIC TESTING TECHNIQUES AND METHODS	
4. Short-circuit breaking tests	11
4.1 Basic principles and general requirements for synthetic breaking test methods	11
4.1.1 High-current interval	13
4.1.2 Interaction interval	15
4.1.3 High-voltage interval	15
4.2 Synthetic test circuits and related specific requirements for breaking tests	17
4.2.1 Current injection methods	17
4.2.2 Voltage injection method	19
4.2.3 Duplicate circuit method (transformer or Skeats circuit)	21
4.2.4 Other synthetic test methods	21
5. Short-circuit making tests	21
5.1 Basic principles and general requirements for synthetic making test methods	21
5.1.1 High-voltage interval	23
5.1.2 Pre-arcing interval	23
5.1.3 Latching interval and fully closed position	25
5.2 Synthetic test circuit and related specific requirements for making tests	25
5.2.1 Test circuit	25
5.2.2 Specific requirements	25
5.3 Evaluation of the maximum pre-arcing time	25
SECTION TWO – SPECIFIC REQUIREMENTS FOR SYNTHETIC TESTS FOR MAKING AND BREAKING PERFORMANCE RELATED TO THE REQUIREMENTS OF SUB-CLAUSES 6.102 TO 6.111 INCLUSIVE OF IEC PUBLICATION 56	
6.102.1.3 Multi-part testing	27
6.102.2 Arrangement of circuit-breaker for tests	27
6.102.9 Circuit-breakers with short arcing times	27
6.106 Basic short-circuit test-duties	27
6.106.1-2-3 Test-duties Nos. 1, 2 and 3	29
6.106.4 Test-duty No. 4	29

Articles		Pages
6.106.5	Séquence n° 5	30
6.109	Essais de défaut proche en ligne	31
6.111	Méthodes d'essais synthétiques pour l'établissement et la coupure des courants capacitifs	31
TABLEAUX I à V		34
FIGURES 1 à 6		40
ANNEXE AA	Déformation du courant	46
ANNEXE BB	Méthodes d'injection de courant	68
ANNEXE CC	Méthodes d'injection de tension	76
ANNEXE DD	Circuit de Skeats (ou par transformateur)	80
ANNEXE EE	Indications à donner et résultats à enregistrer lors d'essais synthétiques	86
ANNEXE FF	Procédures d'essais particulières pour les disjoncteurs équipés de résistances de coupure parallèles	88
ANNEXE GG	Méthodes synthétiques pour l'établissement et la coupure de courant capacitif	94
ANNEXE HH	Méthodes synthétiques pour essais triphasés	106
ANNEXE JJ	Méthodes de réallumage pour la prolongation de l'arc	108

Withdrawing

Clause		Page
6.106.5	Test-duty No. 5	31
6.109	Short-line fault tests	33
6.111	Synthetic methods for capacitive-current switching	33
TABLES I TO V		35
FIGURES 1 TO 6		40
APPENDIX AA	Current distortion	47
APPENDIX BB	Current injection methods	69
APPENDIX CC	Voltage injection methods	77
APPENDIX DD	Duplicate circuit (transformer or Skeats circuit)	81
APPENDIX EE	Information to be given and results to be recorded for synthetic tests	87
APPENDIX FF	Special procedures for testing circuit-breakers having parallel breaking resistors	89
APPENDIX GG	Synthetic methods for capacitive-current switching	95
APPENDIX HH	Synthetic methods for three-phase testing	107
APPENDIX JJ	Reignition methods to prolong arcing	109

Withhold

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

ESSAIS SYNTHÉTIQUES DES DISJONCTEURS À COURANT ALTERNATIF À HAUTE TENSION

PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PRÉFACE

La présente norme a été établie par le Sous-Comité 17A: Appareillage à haute tension, du Comité d'Etudes n° 17 de la CEI: Appareillage.

Elle constitue la deuxième édition de la Publication 427 de la CEI et remplace la première édition qui a été publiée en 1973 en tant que rapport.

Le texte de cette norme est issu des documents suivants:

Règle des Six Mois	Rapport de vote
17A(BC)200	17A(BC)206

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

En vue de simplifier l'indication des exigences correspondantes, on utilise la même numérotation des articles et paragraphes que dans la Publication 56 de la CEI. Les annexes et leurs figures sont appelées AA, BB, etc.

La publication suivante de la CEI est citée dans la présente norme:

Publication n° 56 (1987): Disjoncteur à courant alternatif à haute tension.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**SYNTHETIC TESTING OF HIGH-VOLTAGE ALTERNATING
CURRENT CIRCUIT-BREAKERS**

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules insofar as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

PREFACE

This standard has been prepared by Sub-Committee 17A: High-voltage Switchgear and Controlgear, of IEC Technical Committee No. 17: Switchgear and Controlgear.

It forms the second edition of IEC Publication 427 and replaces the first edition, which was published in 1973 as a report.

The text of this standard is based on the following documents:

Six Months Rule	Report on Voting
17A(CO)200	17A(CO)206

Full information on the voting for the approval of this standard can be found in the Voting Report indicated in the above table.

In order to simplify the indication of corresponding requirements, the same numbering of clauses is used as in IEC Publication 56. The appendices and their figures are named AA, BB, etc.

According to the new rules for the drafting and presentation of International Standards (IEC/ISO), a comma as the decimal sign is used in the English text.

The following IEC publication is quoted in this standard:

Publication No. 56 (1987): High-voltage alternating-current circuit-breakers.

ESSAIS SYNTHÉTIQUES DES DISJONCTEURS À COURANT ALTERNATIF À HAUTE TENSION

1. Introduction

Au cours des dernières décennies, les connaissances sur les techniques et les méthodes d'essais synthétiques ont progressé. Il a été démontré que l'essai synthétique était un moyen économique et techniquement valable pour essayer les disjoncteurs à courant alternatif à haute tension selon les spécifications de la Publication 56 de la CEI.

C'est pourquoi il a été décidé de considérer les méthodes d'essais synthétiques, après une révision complète de la première édition de la Publication 427 de la CEI, comme équivalentes aux méthodes d'essais directs.

2. Domaine d'application

La présente norme s'applique aux disjoncteurs à courant alternatif définis dans le domaine d'application de la Publication 56 de la CEI (article 1). Elle donne les règles générales d'essais de ces disjoncteurs pour les essais d'établissement et de coupure décrits aux paragraphes 6.102 à 6.111 de la Publication 56 de la CEI, à l'aide de méthodes d'essais synthétiques.

Note. — Les circuits pour les séquences d'essais décrites au paragraphe 6.111 ne sont pas encore normalisés. Néanmoins, les méthodes existantes sont indiquées à l'annexe GG.

Les méthodes et techniques décrites sont celles d'usage courant. Le but de cette norme est d'établir des critères pour les essais synthétiques et pour l'évaluation correcte des résultats. Ces critères établissent la validité de la méthode d'essai sans limiter l'invention de nouveaux circuits d'essais.

3. Définitions

Les définitions de la Publication 56 de la CEI et les définitions suivantes s'appliquent:

3.1 Essai direct

Essai dans lequel la tension appliquée, le courant, la tension de rétablissement, transitoire et à fréquence industrielle, sont tous obtenus à l'aide d'un seul circuit de puissance. Cette source peut être un réseau ou des alternateurs spéciaux comme ceux qui sont utilisés dans les stations d'essais de court-circuit ou une combinaison des deux.

3.2 Essai synthétique

Essai dans lequel la totalité du courant ou la plus grande partie de celui-ci est obtenue à partir d'une source (circuit de courant) et dans lequel la tension appliquée et/ou les tensions de rétablissement (transitoire et à fréquence industrielle) sont obtenues en totalité ou en partie à partir d'une ou de plusieurs sources séparées (circuit de tension).

3.3 Disjoncteur en essai

Disjoncteur soumis aux essais (voir paragraphe 6.102.2 de la Publication 56 de la CEI).

3.4 Disjoncteur(s) auxiliaire(s)

Disjoncteur introduit dans le circuit d'essais synthétiques et utilisé pour séparer ou relier les différents circuits au disjoncteur en essai.

SYNTHETIC TESTING OF HIGH-VOLTAGE ALTERNATING CURRENT CIRCUIT-BREAKERS

1. Introduction

During the past few decades experience has been gained with synthetic testing techniques and methods. It has been proven that synthetic testing is an economical and technically correct way to test high-voltage a.c. circuit-breakers according to the requirements of IEC Publication 56.

This is why it was decided to include synthetic testing methods, after a thorough revision of the first edition of IEC Publication 427, as equivalent to the direct test methods.

2. Scope

This standard applies to a.c. circuit-breakers within the scope of IEC Publication 56 (Clause 1). It provides the general rules for testing a.c. circuit-breakers, for making and breaking capacities over the range of test-duties described in Sub-clauses 6.102 to 6.111 of IEC Publication 56, by synthetic methods.

Note. — Circuits for the test duties described in Sub-clause 6.111 have not yet been standardized. However, present methods are given in Appendix GG.

The methods and techniques described are those in general use. The purpose of this standard is to establish criteria for synthetic testing and for the proper evaluation of results. Such criteria will establish the validity of the test method without imposing restraints on innovation of test circuitry.

3. Definitions

The definitions of IEC Publication 56 and the following definitions apply:

3.1 *Direct test*

A test in which the applied voltage, the current and the transient and power-frequency recovery voltages are all obtained from a circuit having a single-power source, which may be a power system or special alternators as used in short-circuit testing stations or a combination of both.

3.2 *Synthetic test*

A test in which all of the current, or a major portion of it, is obtained from one source (current circuit), and in which the applied voltage and/or the recovery voltages (transient and power-frequency) are obtained wholly or in part from one or more separate sources (voltage circuits).

3.3 *Test circuit-breaker*

The circuit-breaker under test (see Sub-clause 6.102.2 of IEC Publication 56).

3.4 *Auxiliary circuit-breaker(s)*

The circuit-breaker(s) forming part of a synthetic test circuit used to put the test circuit-breaker into the required relation with various circuits.

3.5 *Circuit de courant*

Partie du circuit d'essais synthétiques fournissant la plus grande part du courant à fréquence industrielle ou sa totalité.

3.6 *Circuit de tension*

Partie du circuit d'essais synthétiques fournissant la plus grande part de la tension d'essai ou sa totalité.

3.7 *Courant présumé* (d'un circuit pour un disjoncteur donné) (VEI 441-17-01 modifiée)

Courant qui circulerait dans le circuit si chaque pôle du disjoncteur en essai et du disjoncteur auxiliaire était remplacé par un conducteur d'impédance négligeable.

3.8 *Courant réel*

Courant circulant dans le disjoncteur en essai (courant présumé modifié par les tensions d'arc des disjoncteurs en essai et auxiliaire).

3.9 *Courant déformant*

Courant calculé égal à la différence entre le courant présumé et le courant réel.

3.10 *Courant post-arc*

Courant qui circule dans l'espace entre les contacts d'arc d'un disjoncteur immédiatement après que le courant et la tension d'arc sont devenus nuls et que la tension transitoire de rétablissement a commencé à croître.

3.11 *Méthode par injection de courant*

Méthode d'essais synthétiques dans laquelle la source de tension est appliquée au disjoncteur en essai avant le zéro de courant à fréquence industrielle.

3.12 *Courant injecté*

Courant fourni par le circuit de tension d'un circuit à injection de courant au moment où cette source est reliée au disjoncteur en essai.

3.13 *Méthode par injection de tension*

Méthode d'essais synthétiques dans laquelle la source de tension est appliquée au disjoncteur en essai après le zéro de courant à fréquence industrielle.

3.14 *Conditions du réseau de référence*

Conditions d'un réseau électrique ayant les paramètres constitutifs dont les valeurs spécifiées et les valeurs d'essais de la Publication 56 de la CEI sont dérivées.

SECTION UN — TECHNIQUES ET MÉTHODES D'ESSAIS SYNTHÉTIQUES

4. **Essais de coupure de courant de court-circuit**

4.1 *Principes fondamentaux et exigences générales pour les méthodes d'essais synthétiques de coupure*

Toute méthode d'essai synthétique retenue doit contraindre le disjoncteur en essai de manière adéquate. L'adéquation est généralement établie dès que la méthode satisfait aux exigences exposées dans les paragraphes suivants.

3.5 *Current circuit*

That part of the synthetic test circuit from which all or the major part of the power-frequency current is obtained.

3.6 *Voltage circuit*

That part of the synthetic test circuit from which all or the major part of the test voltage is obtained.

3.7 *Prospective current* (of a circuit and with respect to a circuit-breaker) (IEV 441-17-01 modified)

The current that would flow in the circuit if each pole of the test and auxiliary circuit-breakers were replaced by a conductor of negligible impedance.

3.8 *Actual current*

The current through the test circuit-breaker (prospective current modified by the arc-voltage of the test and auxiliary circuit-breakers).

3.9 *Distortion current*

A calculated current equal to the difference between the prospective current and the actual current.

3.10 *Post-arc current*

The current which flows through the arc-gap of a circuit-breaker immediately after the current and arc-voltage have fallen to zero and the transient recovery voltage has begun to rise.

3.11 *Current-injection method*

A synthetic test method in which the voltage circuit is applied to the test circuit-breaker before power-frequency current-zero.

3.12 *Injected current*

The current supplied by the voltage circuit of a current injection circuit when it is connected to the circuit-breaker under test.

3.13 *Voltage-injection method*

A synthetic test method in which the voltage circuit is applied to the test circuit-breaker after power-frequency current-zero.

3.14 *Reference system conditions*

The conditions of an electrical system having the parameters from which the rated and test values of IEC Publication 56 are derived.

SECTION ONE – SYNTHETIC TESTING TECHNIQUES AND METHODS

4. **Short-circuit breaking tests**

4.1 *Basic principles and general requirements for synthetic breaking test methods*

Any particular synthetic method chosen for testing shall adequately stress the test circuit-breaker. Generally, the adequacy is established when the test method meets the requirements set forth in the following sub-clauses.

Périodes principales:

Le disjoncteur a deux positions: fermé et ouvert. Fermé, il conduit le plein courant avec une chute de tension négligeable entre ses contacts. Ouvert, il ne laisse passer qu'un courant négligeable mais avec la pleine tension entre ses contacts. Cela définit les deux contraintes principales, la contrainte en courant et la contrainte en tension, qui sont séparées dans le temps.

Si on observe plus précisément les contraintes en tension et courant pendant le processus de coupure (figure 1), trois périodes principales peuvent être distinguées:

— La période fort courant

Cette période est définie par le temps entre la séparation des contacts et le début du changement significatif de la tension d'arc. La période fort courant précède les périodes d'interaction et de contrainte diélectrique.

— La période d'interaction

Cette période est définie par le temps séparant le début du changement significatif de la tension d'arc avant le zéro de courant, de la disparition du courant dans le disjoncteur, y compris, s'il existe, le courant post-arc (voir aussi annexe BB2).

— La période de contrainte diélectrique.

Cette période est définie par le temps séparant la disparition du courant dans le disjoncteur en essai, y compris le courant post-arc, s'il existe, de la fin de l'essai.

4.1.1 Période fort courant

Pendant cette période, le disjoncteur en essai doit être contraint par le circuit de manière telle que les conditions initiales de la période d'interaction, avec des tolérances à préciser, soient les mêmes que celles apparaissant dans les conditions du réseau de référence.

Dans les circuits d'essais synthétiques, le rapport entre la tension à fréquence industrielle du circuit de courant et la tension d'arc est faible comparé à ce rapport lors d'essais dans les conditions du réseau de référence, pour deux raisons:

- cette tension d'alimentation est une fraction de la tension du réseau;
- les tensions d'arc des disjoncteurs en essai et auxiliaire s'ajoutent.

Il en résulte que la durée de l'onde de courant et sa valeur à la crête en sont réduites. Cette déformation est expliquée dans l'annexe AA.

L'étude de l'énergie d'arc déagée dans le disjoncteur en essai conduit à fixer des tolérances pour limiter l'influence de cette déformation sur deux grandeurs caractéristiques de la forme du courant, à savoir la valeur crête de l'onde et la durée de cette onde (voir annexe AA).

Les tolérances sur l'amplitude et la fréquence du courant présumé à couper, comme indiqué aux paragraphes 6.103.2 et 6.104.3 de la Publication 56 de la CEI, ne doivent pas être dépassées par le courant réel circulant dans le disjoncteur en essai. Les conditions suivantes devront donc être remplies:

- l'amplitude de la dernière alternance du courant réel dans le disjoncteur en essai doit satisfaire aux prescriptions imposées par le paragraphe 6.104.3 de la Publication 56 de la CEI, pour le courant présumé. L'amplitude de la dernière alternance du courant réel d'essai dans le circuit monophasé ne sera pas inférieure à 90% de la valeur spécifiée;
- la durée de la dernière alternance du courant d'essai réel à fréquence industrielle ne doit pas être inférieure à 90% de la durée de l'alternance qui serait obtenue avec la fréquence assignée pour le disjoncteur prenant en compte, si nécessaire, l'effet de la composante continue spécifiée;
- si des essais synthétiques sont entrepris sur des disjoncteurs dont la tension d'arc modifierait très sensiblement le courant en réseau, l'influence de cette tension d'arc sur l'amplitude

Basic intervals

A circuit-breaker has two basic positions: closed and open. In the closed position a circuit-breaker conducts full current with negligible voltage drop across its contacts. In the open position it conducts negligible current but with full voltage across the contacts. This defines the two main stresses, the current stress and the voltage stress, which are separated in time.

If closer attention is paid to the voltage and current stresses during the interrupting process (Figure 1), three main intervals can be recognized:

- High-current interval

The high-current interval is the time from contact separation to the start of the significant change in arc-voltage. The high-current interval precedes the interaction and high-voltage intervals.

- Interaction interval

The interaction interval is the time from the start of the significant change in arc-voltage prior to current-zero to the time when the current including the post-arc current, if any, ceases to flow through the test circuit-breaker. (See also Appendix BB2).

- High-voltage interval

The high-voltage interval is the time from the moment when the current including the post-arc current, if any, ceases to flow through the test circuit-breaker to the end of the test.

4.1.1 High-current interval

During this interval the test circuit-breaker shall be stressed by the test circuit in such a way that the starting conditions for the interaction interval, within tolerances to be specified, are the same as under reference system conditions.

In synthetic test circuits the ratio of the power-frequency voltage of the current circuit to the arc-voltage is low in comparison with tests at reference system conditions due to:

- the voltage of the current circuit being a fraction of the system voltage;
- the fact that the arc-voltages of the test circuit-breaker and of the auxiliary circuit-breaker are added.

As a result the duration of the current loop and the peak value of the current will be reduced. This distortion of the current is outlined in Appendix AA.

Considerations with respect to the arc-energy released in the test circuit-breaker lead to a maximum permissible influence in terms of tolerances on two characteristic values of the shape of the current, i.e. current-peak value and current-loop duration (see Appendix AA).

The tolerance on the amplitude and the power frequency of the prospective breaking current, as given in Sub-clauses 6.103.2 and 6.104.3 of IEC Publication 56, shall not be exceeded by the actual current through the test circuit-breaker. Therefore the following conditions shall be met:

- the actual current amplitude during the last loop in the test circuit-breaker shall comply with the requirements for the prospective current stated in Sub-clause 6.104.3 of IEC Publication 56. The amplitude of the final loop of the actual test current in a single phase circuit shall be not less than 90% of the value specified;
- the duration of the final loop of the actual power-frequency test current shall be not less than 90% of the loop duration given by the rated frequency after taking into account, where this is appropriate, the effect of the specified d.c. component;
- when performing synthetic tests on circuit-breakers possessing arc-voltage characteristics which would significantly modify the current in service, the influence of the arc-voltage on the current

et la durée de l'alternance peut être prise en considération lorsqu'on définit les tolérances ci-dessus.

La procédure détaillée d'estimation de ces corrections est donnée dans l'annexe AA avec des exemples d'établissement des tolérances.

Pour respecter ces tolérances, une augmentation du courant d'essai est permise, soit en augmentant la tension, soit en réduisant la réactance de la source de courant, soit en lui superposant une composante continue, ou encore en réduisant la fréquence industrielle. Dans ce but, les tolérances spécifiées pour la composante continue et la fréquence industrielle peuvent être dépassées avec l'accord du constructeur.

4.1.2 Période d'interaction

Pendant la période d'interaction, la contrainte provoquée par le courant de court-circuit se change en contrainte à haute tension et, selon le comportement du disjoncteur, les tensions et courant du circuit peuvent être fortement affectés. Quand le courant décroît vers zéro, la tension d'arc peut augmenter en chargeant une capacité parallèle et déformer le courant traversant l'arc. Après le zéro de courant, la conductivité post-arc peut introduire un amortissement supplémentaire de la tension transitoire de rétablissement et, par là, modifier la tension entre les contacts du disjoncteur et l'énergie fournie à l'espace ionisé entre les contacts. L'interaction entre circuit et disjoncteur immédiatement avant et après le zéro de courant (c'est-à-dire pendant la période d'interaction) est d'une extrême importance pour le phénomène de coupure.

Pendant cette période d'interaction, les formes d'ondes de courant et de tension doivent être les mêmes en essais synthétiques que dans le réseau de référence (paragraphe 3.14), en prenant en compte les modifications possibles de ces courant et tension par rapport aux valeurs présumées, dues à l'interaction circuit-disjoncteur.

La période d'interaction représente la période critique pour une défaillance de coupure du disjoncteur en mode thermique. Par conséquent, il est d'une extrême importance que la forme et l'amplitude de la tension transitoire de rétablissement (TTR) présumée correspondent à celles associées au courant présumé de la séquence d'essais concernée.

Cela impose des exigences strictes pour le circuit d'essai. Pour la méthode par injection de courant, les exigences sont indiquées au paragraphe 4.2.1 et pour la méthode par injection de tension, les exigences sont indiquées au paragraphe 4.2.2.

Note. — Selon le circuit utilisé, l'interaction entre le circuit et le disjoncteur en essai peut être perturbée par la présence du disjoncteur auxiliaire pendant la période critique autour du zéro de courant.

Il convient que la tension d'arc du disjoncteur auxiliaire soit inférieure ou égale à la tension d'arc du disjoncteur en essai.

Si un disjoncteur auxiliaire à plus forte tension d'arc est utilisé, il peut être nécessaire d'augmenter la tension à fréquence industrielle du circuit fort courant.

4.1.3 Période de contrainte diélectrique

Pendant cette période, l'intervalle entre contacts du disjoncteur en essai est contraint par la tension de rétablissement.

La TTR présumée doit satisfaire aux prescriptions des paragraphes 4.102, 4.105, 4.106 et 6.104.5 de la Publication 56 de la CEI. Les méthodes permettant de déterminer la TTR présumée dans les circuits d'essais synthétiques peuvent être choisies parmi celles décrites dans l'annexe GG de la Publication 56 de la CEI.

L'impédance de la source de tension doit être assez faible pour mettre en évidence les réamorçages, s'il y en a.

Notes 1. — Si le disjoncteur en essai est équipé de résistances parallèles de faible valeur, une procédure spéciale peut être nécessaire (voir annexe FF).

2. — Si la TTR est obtenue depuis plusieurs sources, la forme de l'onde résultante ne devra pas présenter de discontinuité appréciable.

amplitude and loop duration may be allowed for when considering the tolerances given above.

The detailed procedure for estimating these corrections with examples for establishing the tolerances is given in Appendix AA.

To keep within the tolerances for the test current, it is acceptable to increase the current by increasing the voltage or reducing the reactance of the current circuit, or to apply a current with an increased d.c. component or a reduced power frequency. For this purpose the specified tolerances for d.c. component and power frequency may be exceeded subject to the consent of the manufacturer.

4.1.2 *Interaction interval*

During the interaction interval, the short-circuit current stress changes into high-voltage stress and the circuit-breaker performance can significantly influence the current and voltages in the circuit. As the current decreases to zero, the arc voltage may rise to charge parallel capacitance and distort current passing through the arc. After the current-zero the post-arc conductivity may result in additional damping of the transient recovery voltage and thus influence the voltage across the circuit-breaker and the energy supplied to the ionised contact gap. The interaction between the circuit and the circuit-breaker immediately before and after current-zero (i.e. during the interaction interval) is of extreme importance to the interrupting process.

During the interaction interval the current and voltage wave forms shall be the same for a synthetic test as under reference system conditions (Sub-clause 3.14), taking into account the possible deviations of the current and voltage from the prospective values due to the interaction between the circuit-breaker and the circuit.

The interaction interval presents the critical time for the thermal failure mode of the circuit-breaker. Therefore, it is of extreme importance that the shape and magnitude of the prospective transient recovery voltage (TRV) corresponds to that associated with the prospective current of the relevant test-duty.

The above implies strict requirements for the test circuit. The requirements are given for the current injection method in Sub-clause 4.2.1 and for the voltage injection method in Sub-clause 4.2.2.

Note. — Depending on the test circuit used, the interaction between circuit and test circuit-breaker may be disturbed by the behaviour of the auxiliary circuit-breaker during the critical interval around current-zero. The arc-voltage of the auxiliary circuit-breaker should be less than or equal to the arc-voltage of the test circuit-breaker. If an auxiliary circuit-breaker with a higher arc-voltage is used, a higher power-frequency voltage of the current circuit may be necessary.

4.1.3 *High-voltage interval*

During the high-voltage interval the gap of the test circuit-breaker is stressed by the recovery voltage.

The prospective TRV shall comply with the requirements of Sub-clauses 4.102, 4.105, 4.106 and 6.104.5 of IEC Publication 56. Suitable methods for determining the prospective TRV in synthetic test circuits can be selected from Appendix GG of IEC Publication 56.

The impedance of the voltage circuit shall be low enough to give clear evidence of breakdown, if any.

Notes 1. — If the test circuit-breaker is fitted with low ohmic parallel resistors, a special procedure may be necessary (see Appendix FF).

2. — If the TRV is obtained from more than one source the overall wave shape should not show any appreciable discontinuity.

En principe, la tension de rétablissement à fréquence industrielle pour les séquences de coupure de courts-circuits doit satisfaire aux prescriptions du paragraphe 6.104.7 de la Publication 56 de la CEI. Pendant les essais synthétiques, la tension de rétablissement est fournie par le circuit de tension soit directement soit mis en série avec le circuit de courant. Cela fait apparaître une tension continue, une tension alternative ou leur combinaison, qui, dans la plupart des cas, décroît du fait de l'énergie limitée de la source de tension. Il peut alors ne pas être possible de maintenir la tension de rétablissement pendant au moins 0,1 s comme demandé au paragraphe 6.104.7 de la Publication 56 de la CEI. Ces écarts peuvent être acceptés si les conditions suivantes sont remplies:

- La valeur instantanée de la tension de rétablissement pendant une période égale au 1/8 d'un cycle de la fréquence assignée du disjoncteur ne doit pas être inférieure à la valeur instantanée équivalente de la tension de rétablissement à fréquence industrielle indiquée au paragraphe 6.104.7 de la Publication 56 de la CEI qui apparaît avec une valeur crête minimale de $0,95 h\sqrt{2} U/\sqrt{3}$.
 h = facteur de premier pôle (1,3 ou 1,5)
 U = tension assignée du disjoncteur.
- Si une tension de rétablissement continue, alternative, ou alternative et continue combinée décroissant exponentiellement est utilisée, sa valeur instantanée (pour la tension continue) ou sa valeur crête (dans les autres cas) devrait être, en principe, maintenue aussi près que possible de $\sqrt{2} U/\sqrt{3}$ et dans tous les cas, ne doit pas descendre au-dessous de $0,5 \sqrt{2} U/\sqrt{3}$ en moins de 0,1 s (voir figure 2).
- Si une tension de rétablissement comme ci-dessus impose une contrainte incorrecte au disjoncteur par rapport à celle spécifiée dans les conditions du réseau de référence, on recherchera un autre circuit d'essai satisfaisant mieux au paragraphe 6.104.7 de la Publication 56 de la CEI et aux limites indiquées ci-dessus.

4.2 Exigences spécifiques de chaque circuit d'essais synthétiques pour les essais de coupure

4.2.1 Méthodes par injection de courant

En termes généraux, ces méthodes peuvent se décrire ainsi (voir annexe BB):

- le courant de la source de tension est superposé au courant dans le disjoncteur en essai avant la période d'interaction;
- un disjoncteur auxiliaire coupe le courant de la source de courant avant la période d'interaction.

Pendant la période d'interaction, le disjoncteur en essai est soumis à la tension du circuit de tension dont l'impédance représente celle du réseau de référence. Cela explique la validité des méthodes par injection de courant. Plusieurs méthodes de ce type sont connues mais seule l'injection de courant parallèle est décrite ici puisque c'est celle utilisée par la plupart des laboratoires d'essais. Les conditions suivantes doivent être remplies:

a) Circuit représentant la TTR

- 1) La forme et l'amplitude de la TTR présumée doivent satisfaire aux exigences spécifiées.
- 2) L'impédance d'onde équivalente Z_h (voir figure 3) doit, idéalement être égale à $(du/dt)/(di/dt)$ pendant la période d'interaction. du/dt est la pente de la tension transitoire de rétablissement spécifiée et di/dt est la pente du courant de court-circuit spécifié.
- 3) La combinaison des capacités C_{dh} localisées ou réparties, en parallèle avec Z_h provoque le temps de retard $t_d = Z_h C_{dh}$.

b) Inductance de la source de tension

La valeur de l'inductance doit être comprise entre 1,0 et 1,5 fois l'inductance calculée à partir de la tension à fréquence industrielle équivalente divisée par le courant présumé.

In principle, the power-frequency recovery voltage for the basic short-circuit test-duties shall equate with the requirements of Sub-clause 6.104.7 of IEC Publication 56. In synthetic testing the recovery voltage is supplied from the voltage circuit, either directly or in series with the current circuit. This gives a d.c. voltage, or a combined a.c. and d.c. voltage, or an a.c. voltage, which in most cases decays due to the limited energy of the voltage source. It may thus not be possible to maintain the recovery voltage for at least 0,1 s as specified in Sub-clause 6.104.7 of IEC Publication 56. Deviations from the specified recovery voltage are acceptable if the following conditions are met:

- The instantaneous value of the recovery voltage during a period equal to 1/8 of a cycle of the rated frequency of the circuit-breaker shall be not less than the equivalent instantaneous value of the power-frequency recovery voltage specified in Sub-clause 6.104.7 of IEC Publication 56 which starts with a minimum peak value of $0,95 h\sqrt{2} U/\sqrt{3}$.

h = first pole-to-clear factor (1,3 or 1,5).

U = rated voltage of the circuit-breaker.

- Whether an exponentially decaying d.c., an a.c. or a combined a.c. and d.c. recovery voltage is used, its instantaneous value (for d.c.) or its peak value (or a.c. or combined a.c. and d.c.) should in principle be kept as close as possible to $\sqrt{2} U/\sqrt{3}$ and in any case must not fall below $0,5 \sqrt{2} U/\sqrt{3}$ in less than 0,1 s (see Figure 2).
- If an exponentially decaying d.c. or a combined a.c. and d.c. recovery voltage imposes an inappropriate stress on the circuit-breaker compared to that due to the specified a.c. recovery voltage in reference system conditions, then a more appropriate circuit may be used taking into account Sub-clause 6.104.7 of IEC Publication 56 and also the limits stated above.

4.2 Synthetic test circuits and related specific requirements for breaking tests

4.2.1 Current injection methods

These methods can be described in terms of general principles as follows (see Appendix BB):

- the current from the voltage source is superimposed on the current in the test circuit-breaker prior to the interaction interval;
- an auxiliary circuit-breaker interrupts the current from the current circuit prior to the interaction interval.

During the interaction interval the test circuit-breaker is exposed to the voltage of the voltage circuit having an impedance which is representative of the reference system conditions. This explains the validity of current injection methods. Several current injection methods are known but only the conditions for parallel current injection are given below since this method is used by the majority of the test laboratories. The following conditions shall be met:

a) TRV wave-shaping circuit

- 1) The shape and magnitude of the prospective TRV shall comply with the specified values.
- 2) Ideally the equivalent surge impedance Z_h (see Figure 3) shall be equal to $(du/dt)/(di/dt)$ during the interaction interval. du/dt is the rate of rise of the specified transient recovery voltage and di/dt is the rate of decrease of the specified short-circuit current.
- 3) The combination of the stray and lumped capacitance C_{dh} in parallel with Z_h gives rise to the delay time $t_d = Z_h C_{dh}$.

b) Inductance of the voltage circuit

The value of the inductance of the voltage circuit shall be between 1,0 and 1,5 times the inductance derived from the equivalent power-frequency voltage divided by the prospective current.

c) Fréquence du courant injecté et instant d'injection

La fréquence du courant injecté sera de préférence de l'ordre de 500 Hz avec une limite inférieure de 250 Hz et une limite supérieure de 1 000 Hz.

L'instant initial du courant injecté sera ajusté de façon telle que le temps durant lequel le disjoncteur en essai est alimenté uniquement par le courant injecté soit moins d'un quart de période de la fréquence du courant injecté, avec un maximum de 500 μ s.

C'est pour éviter une déformation anormale du courant à fréquence industrielle que la limite inférieure est fixée à 250 Hz.

La fréquence maximale du courant injecté est déterminée par la période de changement significatif de la tension d'arc, période qui doit être plus courte que le temps pendant lequel l'arc est alimenté uniquement par le courant injecté. Pour cela, la période du courant injecté devra être au moins quatre fois la durée du changement significatif de tension d'arc (voir annexe BB).

Note. — Il est conseillé de veiller à ne pas contraindre indûment le disjoncteur lorsque le temps où le disjoncteur en essai est alimenté seulement par le courant injecté est inférieur à 200 μ s.

d) Forme de l'onde de courant injecté

La pente présumée de décroissance (di/dt) du courant injecté doit correspondre à celle du courant présumé à fréquence industrielle.

Pratiquement, aucune oscillation ne doit perturber le courant injecté pendant au moins 100 μ s avant le zéro de courant.

4.2.2 Méthode par injection de tension

Plusieurs méthodes par injection de tension sont connues, mais seule la méthode d'injection série est décrite ici en termes généraux comme suit (voir aussi l'annexe CC):

- La tension fournie par la source de tension est appliquée au disjoncteur en essai après la période d'interaction.
- Un disjoncteur auxiliaire et un condensateur en parallèle avec lui permettent d'appliquer la tension de rétablissement au disjoncteur en essai.
- Pendant les périodes de fort courant et d'interaction, seule la source de courant alimente le disjoncteur en essai.

Si cette méthode est utilisée pour vérifier l'absence de réallumages thermiques, par exemple pendant les essais de défauts aux bornes avec application de la tension transitoire de rétablissement initiale (TTRI) ou pendant les essais de défauts proches en ligne, il est nécessaire de démontrer la validité du circuit d'essai pendant la période d'interaction. Cela est soumis à un accord entre constructeur, utilisateur et représentant de la station d'essais.

Si cette méthode est utilisée pour vérifier l'absence de réamorçages diélectriques, les conditions suivantes doivent être respectées:

- il convient que le disjoncteur auxiliaire ait une tension d'arc inférieure ou égale à celle du disjoncteur en essai. Cette condition est remplie si les pointes d'extinction des deux disjoncteurs sont sensiblement les mêmes (voir la note du paragraphe 4.1.2);
- l'impédance du circuit de tension doit être assez faible pour permettre les réallumages ou les réamorçages s'ils apparaissent.

La capacité aux bornes du disjoncteur auxiliaire doit donc être d'au moins 10 nF. Il convient de prendre des dispositions pour éviter une distorsion anormale du courant avant le zéro de courant à fréquence industrielle;

- aucune interruption de la contrainte ne doit provenir de la combinaison du circuit de courant et du circuit de tension.

Note. — Pour les essais de défauts proches en ligne, en complément de la source d'injection de tension appliquant la TTR du côté réseau, une source d'injection de courant peut être reliée du côté ligne du disjoncteur en essai pour appliquer la composante de la TTR provenant de cette ligne courte.

c) *Frequency of the injected current and the injection timing*

The frequency of the injected current shall preferably be of the order of 500 Hz with a lower limit of 250 Hz and an upper limit of 1 000 Hz.

The initiation of the injected current shall be adjusted such that the time, during which the test circuit-breaker is fed only by the injected current, is not more than a quarter of the period of the injected current frequency with a maximum of 500 μ s.

In order to prevent undue influence on the wave shape of the power-frequency current, the lower limit of the frequency of the injected current is 250 Hz.

The maximum frequency of the injected current is determined by the interval of significant change of arc-voltage, which interval shall be smaller than the time for which the arc is fed only by the injected current. To achieve this, the period of the injected frequency should be at least four times the interval of significant change of arc-voltage (see Appendix BB).

Note. — Attention should be paid to the possible overstressing of the circuit-breaker if the time that the test circuit-breaker is fed by the injected current only is less than 200 μ s.

d) *Waveshape of the injected current*

The prospective rate of decrease (di/dt) of the injected current shall correspond to that of the prospective power-frequency current.

The injected current shall be practically free of superimposed oscillations for a time not less than 100 μ s before current-zero.

4.2.2 Voltage injection method

Several voltage injection methods are known but only series voltage injection is described here in general terms as follows (see also Appendix CC):

- The voltage from the voltage circuit is applied to the test circuit-breaker after the interaction interval.
- An auxiliary circuit-breaker with a parallel capacitor is used to apply the recovery voltage to the test circuit-breaker.
- During the high-current and interaction intervals the test circuit-breaker is exposed to the current circuit only.

If the voltage injection method is to be used to check the thermal behaviour of the circuit-breaker, i.e. to test under terminal fault conditions with initial transient recovery voltage (ITRV) stress or under short-line-fault conditions, it is necessary to demonstrate the validity of the test circuit for the interaction interval. This is subject to agreement between manufacturer, testing station and user.

When used for tests relating to the dielectric behaviour of the circuit-breaker, the following conditions shall be met:

- the auxiliary circuit-breaker should have an arc-voltage less than or equal to that of the test circuit-breaker. This condition is met if the extinction peaks of both circuit-breakers are approximately the same (see note in Sub-clause 4.1.2);
- the impedance of the voltage circuit shall be low enough to provide for reignitions or restrikes if they occur.

Therefore, the capacitance across the auxiliary circuit-breaker shall be at least 10 nF. Care should be taken to avoid undue distortion of the current before power-frequency current-zero;

- no pause shall be introduced by the combining of the current circuit and the voltage circuit.

Note. — For short-line fault tests, in addition to the voltage injection circuit supplying the source side TRV, a current injection circuit which is connected to the line-side terminal of the test circuit-breaker can be used to supply the line-side transient voltage.

4.2.3 *Circuit de Skeats (ou par transformateur)*

Cette méthode est principalement caractérisée comme suit (voir aussi l'annexe DD):

- les courant et tension proviennent d'une même source;
- la tension de rétablissement à fréquence alternative est fournie par un transformateur élévateur dont le primaire est raccordé à la source de courant;
- la tension de rétablissement est appliquée au disjoncteur en essai par l'intermédiaire d'une impédance (généralement une résistance).

Le disjoncteur auxiliaire coupe le courant avant le disjoncteur en essai (le plus souvent environ 10 μ s). Pendant ce court intervalle de temps, la valeur de la pente de courant di/dt dans le disjoncteur en essai est diminuée.

Ce circuit n'est donc pas valable pour réaliser des essais destinés à vérifier l'absence de réallumages thermiques du disjoncteur en essai.

Ce circuit convient pour essayer le comportement diélectrique du disjoncteur.

Ce circuit peut être utilisé pour les essais de fermeture.

Il peut être facilement modifié pour fournir la pleine contrainte de tension pendant deux manœuvres d'une séquence (ou plus), par exemple aux fermeture et ouverture d'un cycle CO, aux ouvertures d'un cycle O — t — CO et même à des zéros de courant consécutifs d'une manœuvre d'ouverture. Voir l'annexe DD.

4.2.4 *Autres méthodes d'essais synthétiques*

D'autres méthodes peuvent être valables ou avantageuses pour l'essai de disjoncteurs de caractéristiques spécifiques ou pour l'essai de disjoncteurs à des performances spécifiques. Même lorsque ces méthodes ne sont pas décrites dans la présente norme, il peut être possible de les appliquer sous réserve d'une étude détaillée des conditions d'utilisation et de l'accord du constructeur et de l'utilisateur.

Des méthodes d'essais synthétiques pour les essais de coupure triphasée de court-circuit et les essais d'établissement et de coupure de courant de charge sont connues. Cependant, dans certains cas, la Publication 56 de la CEI ne donne aucune prescription (par exemple les valeurs de TTR pour les dernières phases à couper dans les circuits triphasés). Dans d'autres cas, on manque encore d'expérience. Dans le but de refléter l'état actuel de cette technique et de diffuser ces méthodes, elles sont décrites dans les annexes suivantes:

- Annexe FF — Procédures d'essai particulières pour les disjoncteurs équipés de résistances de coupure parallèles;
- Annexe HH — Méthodes synthétiques pour essais triphasés.

5. **Essais d'établissement en court-circuit**

5.1 *Principes fondamentaux et exigences générales pour les essais synthétiques d'établissement en court-circuit*

Pendant une fermeture sur un court-circuit, la distance entre contacts du disjoncteur est soumise à une tension correspondant à la valeur efficace de la tension assignée par $\sqrt{3}$, contrainte qui cause son franchissement. Après cet instant, le disjoncteur supporte le courant de fermeture qui s'exprime par sa valeur crête i dans la figure 4 (voir paragraphe 4.103 de la Publication 56 de la CEI).

Dans un circuit d'essais synthétiques, la tension appliquée est fournie par une source de tension séparée et le courant de court-circuit par une source de courant à tension réduite. Cette dernière est connectée au disjoncteur immédiatement après franchissement de l'espace entre contacts au moyen d'un enclencheur rapide, par exemple un éclateur commandé.

4.2.3 Duplicate circuit method (transformer or Skeats circuit)

This method can be described in terms of general principles as follows (see also Appendix DD):

- the current and voltage are supplied from the same source;
- the a.c. recovery voltage is supplied from a step-up transformer the primary of which is connected to the current circuit;
- the recovery voltage is applied to the test circuit-breaker through an impedance (normally a resistance).

The auxiliary circuit-breaker interrupts the current prior to the test circuit-breaker by a short time interval (usually about 10 μ s). During this short interval the value of di/dt of the current in the test circuit-breaker is decreased.

The test circuit is therefore not valid for tests where attention is paid to the thermal failure mode of the test circuit-breaker.

The test circuit is suitable for testing the dielectric behaviour of a circuit-breaker.

The test circuit can be used for making tests.

The test circuit can easily be adapted to supply full voltage stresses in two (or more) operations e.g. at both closing and opening in a CO operation, at both openings in an O–t–CO operation or even at consecutive current-zeros in an opening operation. See Appendix DD.

4.2.4 Other synthetic test methods

Other methods may prove correct and advantageous for testing of circuit-breakers with specific characteristics or for testing of a circuit-breaker for specific performance. Even though these methods are not covered by this standard, they can be used subject to understanding of their application and agreement between the manufacturer and the user.

Synthetic methods for three-phase short-circuit breaking tests and load-current switching tests are known. However, in some cases there are no requirements in IEC Publication 56 (e.g. TRV values for the last phases to clear in three-phase circuits). In other cases there still is a lack of experience. In order to reflect the present position and to have these methods available, they are described in the following appendices:

- Appendix FF – Special procedures for testing circuit-breakers having parallel breaking resistors;
- Appendix HH – Synthetic methods for three-phase testing.

5. Short-circuit making tests

5.1 Basic principles and general requirements for synthetic making test methods

During a closing operation onto a short-circuit, the circuit-breaker contact gap is subjected to the applied voltage corresponding to the r.m.s. value of the rated voltage divided by $\sqrt{3}$ which causes its breakdown. After this moment, the circuit-breaker is subjected to the making current which is expressed by its maximum amplitude $\hat{i}$ in Figure 4 (see Sub-clause 4.103 of IEC Publication 56).

In a synthetic test circuit the applied voltage is supplied by a separate voltage source and the short-circuit current is supplied by a reduced voltage current circuit. This latter is connected to the circuit-breaker immediately after breakdown of the contact gap by means of a fast making device, e.g. a triggered spark gap.

Toute méthode particulière d'essais synthétiques doit fournir les contraintes valides sur le disjoncteur en essai. Généralement, cette validité est établie quand les exigences ci-dessous sont respectées.

Périodes principales

Avant la fermeture, un disjoncteur supporte entre ses contacts la tension assignée entre phase et terre; à la fermeture, il est traversé par le courant de court-circuit assigné. Si les contraintes de tension et de courant sont plus finement étudiées pendant cet essai de fermeture — figure 4 — trois périodes principales apparaissent:

- La période de haute tension

La période de haute tension est le temps entre le commencement de l'essai, disjoncteur ouvert, et le moment de l'amorçage de l'espace entre contact.

- La période de pré-arc

La période de pré-arc est le temps, pendant le déplacement en fermeture des contacts du disjoncteur, entre l'instant d'amorçage de l'espace entre contacts et l'instant où les contacts se touchent.

- La période d'arrêt

La période d'arrêt est le temps, pendant la fermeture du disjoncteur, séparant l'instant où les contacts se touchent de l'instant où le mouvement des contacts s'arrête (position fermée).

5.1.1 *Période de haute tension*

Pendant cette période, le disjoncteur se verra appliquer par le circuit d'essais des conditions initiales de la période de pré-arc identiques, sous réserve de certaines tolérances à spécifier, à celles imposées par le réseau de référence, dans les conditions correspondantes à l'essai.

Les conditions suivantes devront donc être respectées:

- La tension appliquée satisfera à la prescription du paragraphe 6.104.1 de la Publication 56 de la CEI.
- L'écart de phase entre la tension appliquée et le courant de court-circuit devra correspondre au facteur de puissance assignée du circuit d'essai avec les tolérances indiquées au paragraphe 6.103.1 de la Publication 56 de la CEI.

Cependant, si les disjoncteurs ont de grandes vitesses de fermeture et, par conséquent, un temps de pré-arc faible, une tension appliquée réduite peut être utilisée pour les essais synthétiques tant que le temps maximal de pré-arc, calculé selon le paragraphe 5.3, ne dépasse pas $1/\omega$ s (3,2 ms à 50 Hz et 2,7 ms à 60 Hz), comme il est montré à la figure 5.

5.1.2 *Période de pré-arc*

Pendant cette période, des forces électrodynamiques sont produites par le courant sur le disjoncteur et l'énergie d'arc produit des dégradations. En général, le courant possède trois composantes:

- le courant transitoire initial de fermeture, ITMC,
- les composantes continue et alternative du courant de court-circuit.

Deux cas typiques peuvent se présenter selon l'instant de fermeture et le type du disjoncteur:

- L'amorçage apparaît près de la crête de la tension appliquée, établissant un courant presque symétrique: l'énergie du pré-arc et l'ITMC sont relativement élevés.

Any particular synthetic method chosen for testing shall adequately stress the test circuit-breaker. Generally the adequacy is established when the test method meets the requirements set forth in the following sub-clauses.

Basic intervals

Prior to making, a circuit-breaker withstands the rated phase-to-earth voltage applied across its terminals: during making, it carries the rated short-circuit current. If closer attention is paid to the voltage and current stresses during the making test—Figure 4—three main intervals can be recognised:

- High-voltage interval

The high-voltage interval is the time from the commencement of the test, with the circuit-breaker in the open position, to the moment of breakdown across the contact gap.

- Pre-arcing interval

The pre-arcing interval is the time, during the closing stroke of the circuit-breaker, from the moment of breakdown across the contact gap to the touching of the contacts.

- Latching interval

The latching interval is the time, during the closing stroke of the circuit-breaker, from the touching of the contacts to the moment when the contacts reach the fully closed (latched) position.

5.1.1 *High-voltage interval*

During this interval the circuit-breaker shall be stressed by the test circuit in such a way that the starting conditions for the pre-arcing interval, within the tolerances to be specified, are the same as under reference system conditions.

Therefore the following conditions shall be met:

- The applied voltage shall comply with the requirement set forth in Sub-clause 6.104.1 of IEC Publication 56.
- The phase relationship between the applied voltage and the short-circuit current shall correspond to the rated power factor of the test circuit within the tolerances given in Sub-clause 6.103.1 of IEC Publication 56.

However, when performing synthetic tests on circuit-breakers having a high closing speed and consequently a short pre-arcing time a reduced applied voltage can be used provided that the maximum pre-arcing time determined in accordance with Sub-clause 5.3 does not exceed $1/\omega$ s (3.2 ms for 50 Hz and 2.7 ms for 60 Hz) as shown in Figure 5.

5.1.2 *Pre-arcing interval*

During pre-arcing the circuit-breaker is subjected to electrodynamic forces due to the current and to deteriorating effects due to arc-energy. In general the current is composed of three components:

- the initial transient making current, ITMC,
- the d.c. and a.c. components of the short-circuit current.

Two typical cases may occur depending on the moment of closing and on the circuit-breaker design:

- Breakdown occurs near the crest of the applied voltage; an almost symmetrical current is established. Pre-arc energy and ITMC are relatively high.

- L'amorçage apparaît près du zéro de la tension appliquée, établissant un courant asymétrique. L'énergie de pré-arc et l'ITMC sont négligeables sauf dans le cas de fermeture non simultanée dans un pôle multichambres.

Note. — L'ITMC n'est pas défini, explicitement au paragraphe 4.103 de la Publication 56 de la CEI, mais une valeur permettant de maintenir le pré-arc suffit pour l'essai.

5.1.3 Période d'arrêt et position de fermeture complète

Pendant ces périodes, le disjoncteur doit se fermer en présence des forces électrodynamiques dues au courant, et des forces de frottement des contacts. Le courant de fermeture doit donc satisfaire aux conditions du paragraphe 4.103 de la Publication 56 de la CEI pendant ces périodes.

5.2 Circuit d'essais synthétiques pour essais de fermeture et exigences spécifiques s'y rapportant

5.2.1 Circuit d'essais

Comme on peut le voir à la figure 6, le circuit d'essai se compose de deux sources, à savoir le circuit de courant et le circuit de tension.

- Le circuit de tension, composé principalement d'un transformateur de faible puissance, fournit:
 - la tension appliquée pendant la période de contrainte diélectrique;
 - l'ITMC pendant la période de courant de pré-arc, par la décharge du circuit ITMC.
- Le circuit de courant à fréquence industrielle fournit le courant de fermeture pendant les périodes de courant de pré-arc et d'arrêt.

5.2.2 Conditions spécifiques

Lors d'un essai synthétique de fermeture, le déphasage entre la tension d'essai appliquée et le courant de court-circuit dépend des paramètres suivants:

- déphasage entre u_1 et u_2 ;
- temps de retard des enclencheurs;
- tension minimale d'amorçage de l'éclateur-enclencheur commandé.

Le déphasage entre la tension appliquée et le courant de court-circuit doit être de 90 ± 27 degrés électriques.

Le courant injecté fourni par le circuit de tension permet au courant de pré-arc de s'établir avant l'amorçage de l'éclateur. En conséquence, la constante de temps du circuit ITMC sera plus grande que le temps de retard de l'éclateur de fermeture.

Note. — La source de tension u_2 est soit une source alternative soit une source continue.

5.3 Evaluation de la durée maximale de pré-arc

Pour déterminer si une tension réduite peut être appliquée pour faire l'essai de fermeture, il faut rechercher au préalable la durée maximale de pré-arc du disjoncteur (voir paragraphe 5.1.1). Cette durée maximale de pré-arc du disjoncteur est déterminée par des essais préliminaires directs effectués à pleine tension et avec le maximum de courant de court-circuit disponible. Pour cela, le courant de pré-arc doit apparaître à l'instant de la crête de l'onde de tension. Il convient que le courant permette un claquage effectif pendant le pré-amorçage.

Pendant les séquences de manœuvres assignées, les manœuvres de fermeture sont précédées de manœuvres de coupure, par exemple: O—t—CO—t'—CO ou CO—t''—CO.

- Breakdown occurs near zero of the applied voltage; an asymmetrical current is established. Pre-arc energy and ITMC are negligible with the exception of the case of non-simultaneous closing in a multi-unit pole.

Note. — The ITMC is not defined in Sub-clause 4.103 of IEC Publication 56; a value sufficient to maintain pre-arcing is adequate.

5.1.3 Latching interval and fully closed position

During these intervals the circuit-breaker has to close in presence of the electrodynamic forces due to the current and contact friction forces. Therefore during these intervals the making current shall comply with Sub-clause 4.103 of IEC Publication 56.

5.2 Synthetic test circuit and related specific requirements for making tests

5.2.1 Test circuit

The test circuit is made up with two sources namely the current and the voltage circuit as shown in Figure 6.

- The voltage circuit, which mainly consists of a low power transformer, supplies:
 - the applied voltage during the high-voltage interval;
 - the ITMC during the pre-arcing interval, by the discharge of the ITMC-circuit.
- The current circuit supplies the making current during the pre-arcing, and latching intervals.

5.2.2 Specific requirements

During a synthetic making test the phase relationship between the applied test voltage and the short-circuit current depends on the following parameters:

- phase displacement between the current source voltage u_1 and the voltage source voltage u_2 ;
- delay time of making gap;
- minimum sparkover voltage of making gap.

The phase displacement between the applied voltage and the short-circuit current shall be 90 ± 27 electrical degrees.

The injected current supplied by the voltage circuit ensures pre-arcing before the closing of the fast make gap. Therefore the time constant of ITMC-circuit shall be longer than the make gap delay time.

Note. — The voltage source u_2 may be an a.c. or a d.c. source.

5.3 Evaluation of the maximum pre-arcing time

To determine whether a reduced applied voltage can be used for the making test, the maximum pre-arcing time of the circuit-breaker has to be established. (See Sub-clause 5.1.1). This maximum pre-arcing time shall be determined by preliminary direct tests carried out at full voltage and at the maximum short-circuit current available. To ensure this, pre-arcing should commence at the peak of the voltage wave. The current should ensure decisive breakdown during the pre-strike.

During rated operating sequences making operations are preceded by breaking operations, e.g. O—t—CO—t'—CO or CO—t''—CO.

On réalise donc les essais suivants:

O— t —CO— t' —CO avec:

t = 3 min, pour les disjoncteurs non prévus pour le réenclenchement rapide

t = 0,3 s, pour les disjoncteurs prévus pour le réenclenchement rapide

t' = 3 min

ou CO— t'' —CO avec:

t'' = 15 s.

SECTION DEUX — EXIGENCES PARTICULIÈRES POUR LES ESSAIS SYNTHÉTIQUES D'ÉTABLISSEMENT ET DE COUPURE RELATIVES AUX PRÉSCRIPTIONS DES PARAGRAPHES 6.102 À 6.111 DE LA PUBLICATION 56 DE LA CEI

Les paragraphes 6.102 à 6.111 de la Publication 56 de la CEI sont également applicables aux essais synthétiques. Cependant, des procédés spéciaux sont nécessaires dans les quelques cas qui sont mentionnés dans les paragraphes de cette section. Ces paragraphes se réfèrent à ceux de la Publication 56 de la CEI de mêmes numéros.

6.102.1.3 Essais en plusieurs parties

Des méthodes d'essais synthétiques des disjoncteurs équipés de résistances de faible valeur en parallèle sont données dans l'annexe FF.

6.102.2 Disposition du disjoncteur pour les essais

L'annexe HH donne des indications pour les méthodes d'essais synthétiques des disjoncteurs en circuits triphasés.

6.102.9 Disjoncteur comportant de courtes durées d'arc

De manière à réaliser les essais synthétiques avec les mêmes bases que les essais directs, il sera normalement nécessaire d'utiliser les méthodes spéciales de réallumages pour maintenir l'arc du disjoncteur en essai pendant le nombre nécessaire de zéros du courant à fréquence industrielle. La détermination de la gamme réelle des durées d'arc du disjoncteur en essai peut nécessiter quelques essais. L'annexe JJ donne des exemples de circuits permettant la prolongation de l'arc.

Note. — Ce paragraphe traite des disjoncteurs à durées d'arc court; mais ces méthodes de prolongation des temps d'arc restent applicables, en principe, aux disjoncteurs de durées d'arc plus longues.

6.106 Séquences d'essais de court-circuit fondamentales

Les séquences de manœuvres pour les séries 1, 2, 3 et 5 et les variantes de la série 4 sont indiquées dans le tableau I.

Symboles: C_S = Manœuvre de fermeture avec des paramètres spécifiques d'un circuit synthétique.

O_S = Manœuvre d'ouverture du courant avec des paramètres spécifiques d'un circuit synthétique.

C_D = Manœuvre de fermeture avec, pour tension appliquée réduite, la tension de la source de courant et, pour courant de fermeture, la valeur spécifiée.

O_D = Manœuvre d'ouverture du courant avec, pour tension de rétablissement transitoire et à fréquence industrielle, la tension réduite de la source de courant et, pour courant, le courant spécifié de coupure.

Therefore the following tests shall be carried out:

O–t–CO–t'–CO with:

t = 3 min for circuit-breakers not intended for rapid auto-reclosing

t = 0,3 s for circuit-breakers intended for rapid auto-reclosing

t' = 3 min.

or CO–t''–CO with:

t'' = 15 s.

SECTION TWO – SPECIFIC REQUIREMENTS FOR SYNTHETIC TESTS FOR MAKING AND BREAKING PERFORMANCE RELATED TO THE REQUIREMENTS OF SUB-CLAUSES 6.102 TO 6.111 INCLUSIVE OF IEC PUBLICATION 56

Sub-clauses 6.102 to 6.111 inclusive of IEC Publication 56 are also applicable for synthetic testing. However, in some cases special techniques are necessary. These cases are mentioned in the sub-clauses of this section. The numbering of the sub-clauses corresponds to that of IEC Publication 56.

6.102.1.3 *Multi-part testing*

For synthetic methods for the testing of circuit-breakers fitted with low-ohmic parallel resistors see Appendix FF.

6.102.2 *Arrangement of circuit-breaker for tests*

For synthetic methods for three-phase circuits see Appendix HH.

6.102.9 *Circuit-breakers with short arcing times*

In order to be able to perform synthetic tests on the same basis as direct tests, normally it will be necessary to apply special reignition methods to prolong the arcing of the test circuit-breaker through the necessary number of zeros of the power-frequency current. It may be necessary to make some tests in order to obtain the actual range of arcing times of the test circuit-breaker. See Appendix JJ for reignition methods to prolong arcing.

Note. — Although this sub-clause refers to circuit-breakers with short arcing times, in principle the same arc-prolongation methods can be used for circuit-breakers with longer arcing times.

6.106 *Basic short-circuit test-duties*

The operating sequences for test-duties Nos. 1, 2, 3 and 5 together with the various methods of carrying out test-duty No. 4 are shown in Table I.

Symbols: C_S = Making operation with specified parameters in a synthetic circuit.

O_S = Breaking operation with specified parameters in a synthetic circuit.

C_D = Making operation with reduced applied voltage of the current source only and the specified making current.

O_D = Breaking operation with reduced transient and power-frequency recovery voltages of the current source only and with the specified breaking current.

- Notes 1. — Du fait des possibilités des moyens d'essai synthétique, il peut être difficile de respecter les intervalles de temps spécifiés des séquences de manœuvres assignées (voir le paragraphe 6.105.1 de la Publication 56 de la CEI).
2. — Pour satisfaire à toutes les conditions d'essai, il peut être nécessaire de réaliser plus de manœuvres qu'indiqué dans la séquence de manœuvres assignée. Le disjoncteur peut alors être remis en état après le nombre de manœuvres de la séquence assignée.

6.106.1

6.106.2 Séquences n^{os} 1, 2 et 3

6.106.3

Pour les séquences d'essais n^{os} 1, 2 et 3, seules les manœuvres d'ouverture sont spécifiées.

6.106.4 Séquence n^o 4

Il existe des procédures d'essais synthétiques respectant la séquence de manœuvres spécifiée (voir tableau I).

S'il n'est pas possible de les appliquer du fait des limites des moyens d'essais, les méthodes suivantes sont possibles:

Méthode 1

La première manœuvre d'ouverture avant l'intervalle $t = 0,3 \text{ s}$ ou $t'' = 15 \text{ s}$ peut être une manœuvre O_D .

Le but de la manœuvre d'ouverture supplémentaire unique O_S est:

- de respecter l'exigence d'avoir deux ou trois manœuvres d'ouverture aux valeurs spécifiées.
- de donner les renseignements nécessaires pour le positionnement des ordres de déclenchement pendant la séquence suivante de manœuvres.

Les conditions de cet essai en deux parties sont:

- la manœuvre O_D doit conduire aux mêmes conditions de durée d'arc que des essais directs avec les valeurs spécifiées. Généralement, les méthodes de réallumage (voir annexe JJ) sont nécessaires pour cela;
- la commande de l'ordre de déclenchement des manœuvres d'ouverture de la séquence doit satisfaire aux prescriptions du paragraphe 6.102.9 (B)1) de la Publication 56 de la CEI;
- le positionnement de l'ordre de déclenchement pour la manœuvre unique d'ouverture O_S doit être tel que la durée d'arc soit la même que pour la manœuvre O_D . Il peut être nécessaire de réaliser plusieurs essais pour l'obtenir.

Méthodes 2a et 2b

Les essais de fermeture et de coupure peuvent être réalisés indépendamment dans les séquences n^{os} 4a et 4b selon les paragraphes 6.106.4.1 et 6.106.4.2 de la Publication 56 de la CEI.

S'il est impossible de réaliser la méthode 2a pour les disjoncteurs dont les intervalles de temps sont $t = 0,3 \text{ s}$ ou $t'' = 15 \text{ s}$, la méthode 2b peut s'appliquer, la première manœuvre d'ouverture étant O_D et les conditions de durée d'arc étant celles spécifiées pour la méthode 1.

Les manœuvres de fermeture à des valeurs de tension inférieures à celles indiquées dans le paragraphe 6.104.1 de la Publication 56 de la CEI ne sont permises que si les exigences du paragraphe 5.1.1 sont satisfaites.

Méthodes 3a et 3b

S'il n'est pas possible de réaliser les méthodes 2a et 2b avec les tensions appliquées spécifiées pour les manœuvres de fermeture, on peut alors utiliser la méthode 3a sous certaines conditions (voir paragraphe 5.1.1).

S'il est impossible de réaliser la méthode 3a pour les disjoncteurs dont les intervalles de temps sont $t = 0,3 \text{ s}$ ou $t'' = 15 \text{ s}$, la méthode 3b peut s'appliquer, la première manœuvre d'ouverture étant O_D et les conditions de durée d'arc étant celles spécifiées pour la méthode 1.

Notes 1. — Due to the characteristics of synthetic testing it may be difficult to comply with the specified time intervals of the rated operating sequence. See Sub-clause 6.105.1 of IEC Publication 56.

2. — In order to comply with all test requirements it may be necessary to make more operations than provided for in the rated operating sequence. In such cases the circuit-breaker may be reconditioned after the number of operations provided for in the rated operating sequence.

6.106.1

6.106.2 *Test-duties Nos. 1, 2 and 3*

6.106.3

For test-duties Nos. 1, 2, and 3, only breaking tests are specified.

6.106.4 *Test-duty No. 4*

Procedures are known to carry out the rated operating sequence synthetically with the specified parameters (see Table I).

If, due to limitations of the testing station, it is not possible to apply these procedures, the following methods are available:

Method 1

The first breaking operation before the time interval $t = 0,3 \text{ s}$ or $t'' = 15 \text{ s}$ may be carried out as an O_D -operation.

The purpose of the additional single breaking test O_S is:

- to comply with the requirement to have two or three breaking operations at specified values,
- to provide the necessary information for the relevant requirements for the setting of the control of the tripping impulse during the subsequent operating sequence.

The conditions of this two-part test are:

- the breaking operation O_D shall be performed under the same arcing time conditions as if direct tests were performed at specified values. Normally, reignition methods (see Appendix JJ) are necessary to achieve this;
- the control of the tripping impulse for the breaking operations of the operating sequence shall be in accordance with the requirements of Sub-clause 6.102.9 (B)1 of IEC Publication 56;
- the setting of the control of the tripping impulse for the single breaking operation O_S shall be such, that the arcing time is the same as for the O_D operation. It may be necessary to make more than one test to realise this.

Methods 2a and 2b

The making and breaking tests may be made separately as test-duties Nos. 4a and 4b according to Sub-clauses 6.106.4.1 and 6.106.4.2 of IEC Publication 56.

If it is impossible to carry out method 2a for circuit-breakers with time intervals $t = 0,3 \text{ s}$ or $t'' = 15 \text{ s}$, method 2b can be applied with the first breaking operation O_D and arcing time conditions as specified for method 1.

Closing operations at values of applied voltage lower than those given in Sub-clause 6.104.1 of IEC Publication 56 are only allowed if the requirements of Sub-clause 5.1.1 are fulfilled.

Methods 3a and 3b

If it is not possible to carry out methods 2a or 2b with making operations at the specified applied voltage, it is under certain conditions permissible (see Sub-clause 5.1.1) to use method 3a.

If it is impossible to carry out method 3a for circuit-breakers with time intervals $t = 0,3 \text{ s}$ or $t'' = 15 \text{ s}$, method 3b can be used with the first breaking operation O_D and arcing time conditions as specified for method 1.

6.106.5 Séquence n° 5

Pour les disjoncteurs à durée d'arc courte, trois manœuvres d'ouverture doivent être faites quelle que soit la séquence de manœuvres assignée.

Note. — Pour que le disjoncteur en essai soit soumis aux contraintes effectives et pour établir la durée d'arc minimale on peut faire un essai supplémentaire. Pour cet essai, l'ordre de déclenchement est placé comme pour la première manœuvre valide, soit pendant ou même avant la petite alternance et l'injection de TTR après la petite alternance. Le disjoncteur devra réallumer dans cet essai. Il est important d'établir que le réallumage a eu lieu seulement entre les contacts (d'arc). Cela démontre la coordination des tenues en tension pendant les réamorçages diélectriques.

Pendant les essais avec courant asymétrique, la pente di/dt et la TTR sont modifiées par la présence de la composante continue. Pour les essais synthétiques, ces modifications doivent être préparées par:

a) Le contrôle de la composante continue du courant

La composante continue peut être contrôlée en choisissant le point de l'onde auquel le court-circuit est provoqué.

b) La réduction de di/dt au zéro de courant

La réduction de di/dt peut être obtenue pour les méthodes d'injection de courant, en réduisant la tension de charge du circuit de tension.

La formule à appliquer pour la détermination de la tension de charge réduite est:

$$U_{HA} = U_{HS} \left[\sqrt{1 - p^2} \pm \frac{p}{2\pi f \cdot \tau} \right] \quad \begin{array}{l} + \text{ grande alternance} \\ - \text{ petite alternance} \end{array}$$

où:

U_{HA} = tension de charge réduite pour l'essai asymétrique

U_{HS} = tension de charge pour l'essai symétrique équivalent

p = composante continue à l'instant du zéro de courant, par unité

τ = constante de temps selon la Publication 56 de la CEI (45 ms).

p peut être calculée à partir de l'asymétrie au moment de la séparation des contacts p_{sc} avec:

$$p = p_{sc} \cdot e^{-\frac{t_a}{\tau}}$$

où:

t_a = durée d'arc

c) Correction de la TTR

1) Méthode simplifiée

Pour les TTR dont le temps t_2 n'excède pas 500 μs , une méthode simplifiée peut être utilisée. Celle-ci suppose que la correction de TTR (u_1 , t_1 , u_c , t_2) est proportionnelle à la correction des di/dt .

Alors la correction de TTR est automatiquement obtenue par l'application de b).

2) La méthode simplifiée ci-dessus n'est pas applicable à une TTR où t_2 est supérieur à 500 μs . Dans ce cas, un autre circuit doit être utilisé. La TTR présumée demandée est indiquée dans le tableau II.

Note. — Les tableaux III, IV et V donnent des informations pour les TTR correspondant à un facteur de premier pôle de 1,5 et/ou à une constante de temps de 120 ms. Ces valeurs ne sont pas des caractéristiques assignées de la Publication 56 de la CEI. Les valeurs de TTR pour des constantes de temps différentes de celles que donnent les tableaux peuvent être obtenues avec une précision suffisante par inter ou extrapolation linéaire.

6.106.5 Test-duty No. 5

On circuit-breakers having short arcing times three breaking operations shall be made irrespective of the rated operating sequence.

Note. — In order to ensure that the test circuit-breaker is correctly stressed and to establish the minimum arcing time, an extra test may be made. For this test the setting of the control of the tripping impulse has to be as prescribed for the first valid operation, i.e. in or even before the minor loop. The injection of the TRV has to be applied after the minor loop. In this test the test circuit-breaker should reignite. It is important to establish that this reignition has taken place between the arcing contacts only. This demonstrates the voltage withstand co-ordination at dielectric reignitions.

During tests with asymmetrical current both di/dt and the TRV are modified due to the d.c. component. In synthetic tests these modifications have to be pre-arranged by:

a) Control of the d.c. component of the current

The d.c. component may be controlled by selection of the point on the wave at which the short-circuit is initiated

b) Reduction of di/dt at current-zero

The reduction of di/dt may for current injection methods be obtained by reducing the charging voltage of the voltage circuit.

The formula to be applied for the determination of the reduced charging voltage is:

$$U_{HA} = U_{HS} \left[\sqrt{1 - p^2} \pm \frac{p}{2\pi f \cdot \tau} \right] \quad \begin{array}{l} + \text{ for major loop} \\ - \text{ for minor loop} \end{array}$$

where:

U_{HA} = reduced charging voltage at asymmetrical test

U_{HS} = charging voltage for equivalent symmetrical test

p = the per unit value of the d.c. component at current zero

τ = time constant according to IEC Publication 56 (45 ms).

p can be calculated from the asymmetry at contact separation p_{cs} :

$$p = p_{cs} \cdot e^{-\frac{t_a}{\tau}}$$

where:

t_a = arcing time

c) Correction of TRV

1) Simplified method

For TRV's with time t_2 not exceeding 500 μ s, a simplified method can be used. This method is based upon the supposition that the correction of TRV (u_1, t_1, u_c, t_2) is proportional to the correction for di/dt .

This means that the correction of TRV is automatically covered by the reduced di/dt according to b).

2) For TRV's with time t_2 exceeding 500 μ s other corrections and/or circuit modifications have to be used. The required prospective TRV values are given in Table II.

Note. — Tables III, IV and V give information with respect to TRV values for a first-pole-to-clear factor of 1.5 and/or a time constant of 120 ms. These values are not IEC Publication 56 ratings. TRV values for time constants other than those given in the tables may be obtained with sufficient accuracy by linear inter and extrapolation.

d) Correction de la tension de rétablissement

Quand l'essai représente la coupure à la fin d'une grande alternance, la forme apériodique de la tension de rétablissement réduite «couvrira» correctement le premier quart de période de la tension de rétablissement (de l'essai direct correspondant).

Ce n'est plus le cas pour la coupure à la fin d'une petite alternance, puisque la tension de rétablissement à fréquence industrielle continue normalement de croître après l'établissement de la TTR.

Sous réserve d'un accord entre la station d'essais, le constructeur et l'utilisateur, on peut juger que, avec les séquences d'essais symétriques, on a assez d'éléments pour prouver les caractéristiques du disjoncteur. On estime qu'un essai asymétrique avec interruption après une petite alternance avec di/dt réduit et la TTR en résultant est moins sévère qu'un essai symétrique correspondant. Cependant, si l'on doit établir entièrement la validité de cette condition d'essai, on dispose de trois possibilités:

- 1) l'essai est réalisé avec des conditions de courant asymétrique avec une source de tension à pleine charge comme pour les essais symétriques. Il faut reconnaître que cela implique une augmentation considérable de la sévérité par rapport à un essai direct équivalent puisque di/dt et la TTR sont plus élevés;
- 2) l'essai est réalisé comme dans 1) mais l'inductance du circuit d'injection est augmentée en proportion inverse de di/dt . Dans ce cas, la valeur de di/dt est correcte, mais la TTR est plus élevée;
- 3) l'essai est réalisé avec une tension de rétablissement alternative.

6.109 *Essais de défaut proche en ligne*

Pour les essais synthétiques de défaut proche en ligne, les paramètres du circuit représentant la ligne courte sont ceux indiqués dans la Publication 56 de la CEI. Ce circuit doit être inséré dans le circuit de courant pendant la totalité de la période d'interaction.

Avec des circuits d'injection de courant, le circuit de ligne courte peut se mettre en série avec le circuit de tension, son inductance devenant une partie de L_h , par exemple comme indiqué à la figure BB1.

Ce circuit de défaut proche en ligne introduit dans le circuit de tension peut engendrer des oscillations qui se superposent à l'onde de courant injecté. Il convient que ces oscillations soient amorties (pour satisfaire aux exigences du paragraphe 4.2.1 d), de manière à ne pas perturber le courant pendant la période de changement significatif de la tension d'arc ou au moins pendant 100 μ s avant le zéro du courant.

Une résistance mise en série dans le circuit de TTR peut convenir. Dans la plupart des cas, la résistance destinée à imposer la pente initiale de la tension de rétablissement est suffisante pour assurer l'amortissement nécessaire.

Note. — Il est recommandé d'apporter un soin particulier à la répartition des tensions et au mesurage des TTR présumées lorsque le circuit représentant la ligne courte et le circuit de tension sont du même côté du disjoncteur en essai.

6.111 *Méthodes d'essais synthétiques pour l'établissement et la coupure des courants capacitifs*
Voir l'annexe GG.

d) Correction of recovery voltage

When a test is made for clearance at the end of a major loop the d.c. form of the reduced recovery voltage will adequately cover the first quarter loop of the recovery voltage (of an equivalent direct test).

For clearance at the end of a minor loop of current the d.c. form of the reduced recovery voltage will not cover reference system conditions since in the system the power-frequency recovery voltage continues to rise after the onset of the TRV.

Subject to agreement between testing station, manufacturer and user it may be considered that taken together with the symmetrical test-duties the evidence is sufficient to prove the performance of the circuit-breaker. An asymmetrical test with clearance after a minor loop with reduced di/dt and the resulting reduced TRV is assumed to be less severe than an equivalent symmetrical test. However, if it is required to prove fully this test condition, there are three possibilities:

- 1) the test is performed with asymmetrical current conditions with the voltage source charged as for the symmetrical test. It must be recognised that this represents a considerable increase in severity above that of an equivalent direct test since both di/dt and the TRV are higher;
- 2) the test is performed as under 1) except that the inductance of the injection circuit is increased in inverse proportion to di/dt . In this case, the di/dt value is correct but the TRV higher;
- 3) the test is performed with an a.c. recovery voltage.

6.109 *Short-line fault tests*

For short-line fault synthetic testing the parameters of the short-line circuit shall be those given in IEC Publication 56 and the line circuit shall be in the current carrying circuit during the whole interaction interval.

With current injection circuits the short-line circuit may be connected in series with the voltage circuit, its inductance becoming part of L_1 , e.g. as shown in Figure BB1.

The presence of the short-line fault circuit in the voltage circuit may cause oscillations to be superimposed on the injected current wave. These oscillations should be damped out (to satisfy the requirements of Sub-clause 4.2.1d), so as not to affect the current during the interval of significant change of arc-voltage or at least 100 μ s before current-zero.

A resistance may be connected in series with the TRV shaping circuit. In most cases this resistance, selected to control the initial rate of rise of recovery voltage, is sufficient to supply the necessary damping.

Note. — If, for short line fault tests, the line is connected to the same side of the test circuit-breaker as the voltage circuit impedance, special attention should be given to voltage distribution and measurement of prospective TRV.

6.111 *Synthetic methods for capacitive-current switching*

See Appendix GG.

TABLEAU I

Séquences d'essais synthétiques pour les séquences 1, 2, 3, 4 et 5

Séquences n ^{os}	Essai synthétique		Séquence de manœuvres assignée	
			$O - t - CO - t' - CO$ $t = 0,3 \text{ s ou } 3 \text{ min}$ $t' = 3 \text{ min}$	$CO - t'' - CO$ $t'' = 15 \text{ s}$
1, 2, 3	Manœuvres d'ouverture*	a)	$O_S - t - O_S - t' - O_S$	$O_S - t'' - O_S$
		b)	$O_D - t - \overset{O_S}{O_S} - t' - O_S$	$O_D - t'' - \overset{O_S}{O_S}$
4	Séquence de manœuvres assignée complète		$O_S - t - C_S O_S - t' - C_S O_S$	$C_S O_S - t'' - C_S O_S$
	Méthode 1		$O_D - t - \overset{O_S}{C_S O_S} - t' - C_S O_S$	$C_S O_D - t'' - \overset{C_S O_S}{C_S O_S}$
	Méthode 2	a)	$C_S - t' - C_S$ $O_S - t - C_D O_S - t' - C_D O_S$	$C_S - t'' - C_S$ $C_D O_S - t'' - C_D O_S$
		b)	$C_S - t' - C_S$ O_S $O_D - t - C_D O_S - t' - C_D O_S$	$C_S - t'' - C_S$ $C_D O_S$ $C_D O_D - t'' - C_D O_S$
	Méthode 3	a)	$O_S - t - C_D O_S - t' - C_D O_S$	$C_D O_S - t'' - C_D O_S$
		b)	$O_D - t - \overset{O_S}{C_D O_S} - t' - C_D O_S$	$C_D O_D - t'' - \overset{C_D O_S}{C_D O_S}$
5	Manœuvres d'ouverture*	**	O_S O_S O_S	

* Pour des raisons pratiques d'essais, il est admis de faire une manœuvre de fermeture avant chaque ouverture dans les séquences n^{os} 1, 2, 3 et 5.

** Pour les durées d'arc courtes seulement.