

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC
617-5**

Deuxième édition
Second edition
1996-06

Symboles graphiques pour schémas –

**Partie 5:
Semiconducteurs et tubes électroniques**

Graphical symbols for diagrams –

**Part 5:
Semiconductors and electron tubes**



Numéro de référence
Reference number
CEI/IEC 617-5: 1996



Documents

Document Sharing Hub

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles auprès du Bureau Central de la CEI.

Les renseignements relatifs à ces révisions, à l'établissement des éditions révisées et aux amendements peuvent être obtenus auprès des Comités nationaux de la CEI et dans les documents ci-dessous:

- **Bulletin de la CEI**
- **Annuaire de la CEI**
Publié annuellement
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement

Terminologie

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 50: *Vocabulaire Electrotechnique International* (VEI), qui se présente sous forme de chapitres séparés traitant chacun d'un sujet défini. Des détails complets sur le VEI peuvent être obtenus sur demande. Voir également le dictionnaire multilingue de la CEI.

Les termes et définitions figurant dans la présente publication ont été soit tirés du VEI, soit spécifiquement approuvés aux fins de cette publication.

Symboles graphiques et littéraux

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera:

- la CEI 27: *Symboles littéraux à utiliser en électrotechnique*;
- la CEI 417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*;
- la CEI 617: *Symboles graphiques pour schémas*;

et pour les appareils électromédicaux,

- la CEI 878: *Symboles graphiques pour équipements électriques en pratique médicale*.

Les symboles et signes contenus dans la présente publication ont été soit tirés de la CEI 27, de la CEI 417, de la CEI 617 et/ou de la CEI 878, soit spécifiquement approuvés aux fins de cette publication.

Publications de la CEI établies par le même comité d'études

L'attention du lecteur est attirée sur les listes figurant à la fin de cette publication, qui énumèrent les publications de la CEI préparées par le comité d'études qui a établi la présente publication.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available from the IEC Central Office.

Information on the revision work, the issue of revised editions and amendments may be obtained from IEC National Committees and from the following IEC sources:

- **IEC Bulletin**
- **IEC Yearbook**
Published yearly
- **Catalogue of IEC publications**
Published yearly with regular updates

Terminology

For general terminology, readers are referred to IEC 50: *International Electrotechnical Vocabulary (IEV)*, which is issued in the form of separate chapters each dealing with a specific field. Full details of the IEV will be supplied on request. See also the IEC Multilingual Dictionary.

The terms and definitions contained in the present publication have either been taken from the IEV or have been specifically approved for the purpose of this publication.

Graphical and letter symbols

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications:

- IEC 27: *Letter symbols to be used in electrical technology*;
- IEC 417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets*;
- IEC 617: *Graphical symbols for diagrams*;

and for medical electrical equipment,

- IEC 878: *Graphical symbols for electromedical equipment in medical practice*.

The symbols and signs contained in the present publication have either been taken from IEC 27, IEC 417, IEC 617 and/or IEC 878, or have been specifically approved for the purpose of this publication.

IEC publications prepared by the same technical committee

The attention of readers is drawn to the end pages of this publication which list the IEC publications issued by the technical committee which has prepared the present publication.



Documents

Document Sharing Hub

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC
617-5**

Deuxième édition
Second edition
1996-06

Symboles graphiques pour schémas –

**Partie 5:
Semiconducteurs et tubes électroniques**

Graphical symbols for diagrams –

**Part 5:
Semiconductors and electron tubes**

© CEI 1996 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher

Bureau central de la Commission Electrotechnique Internationale 3, rue de Varembe Genève, Suisse



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

U

*Pour prix, voir catalogue en vigueur
For price, see current catalogue*



Documents

Document Sharing Hub

SOMMAIRE

	Pages
AVANT-PROPOS	4
INTRODUCTION	6

CHAPITRE I: DISPOSITIFS À SEMICONDUCTEURS

Section 1	Éléments de symboles	8
Section 2	Symboles distinctifs particuliers aux dispositifs à semiconducteurs	12
Section 3	Exemples de diodes à semiconducteur	13
Section 4	Exemples de thyristors	15
Section 5	Exemples de transistors	18
Section 6	Exemples de dispositifs photosensibles et magnétosensibles	22

CHAPITRE II: TUBES ÉLECTRONIQUES

Section 7	Éléments de symboles généraux	24
Section 8	Éléments de symboles principalement utilisables pour les tubes à rayons cathodiques et les tubes de caméras de télévision	26
Section 9	Éléments de symboles principalement utilisables pour les tubes hyperfréquences	28
Section 10	Éléments de symboles utilisables pour divers types de tubes, y compris les redresseurs à vapeur de mercure	31
Section 11	Exemples de tubes électroniques	32
Section 12	Exemples de tubes à rayons cathodiques	34
Section 13	Exemples de tubes pour hyperfréquences	35
Section 14	Exemples de divers types de tubes, y compris les redresseurs à vapeur de mercure	41

CHAPITRE III: DÉTECTEURS DE RAYONNEMENTS
ET DISPOSITIFS ÉLECTROCHIMIQUES

Section 15	Exemples de détecteurs de rayonnements ionisants	44
Section 16	Dispositifs électrochimiques	46
Annexe A	– Anciens symboles	47
Annexe B	– Index alphabétique en français	48
Annexe C	– Index alphabétique en anglais	54

CONTENTS

	Page
FOREWORD	5
INTRODUCTION	7

CHAPTER I: SEMICONDUCTOR DEVICES

Section 1	Symbol elements	8
Section 2	Qualifying symbols particular to semiconductor devices	12
Section 3	Examples of semiconductor diodes	13
Section 4	Examples of thyristors	15
Section 5	Examples of transistors	18
Section 6	Examples of photo-sensitive and magnetic field sensitive devices	22

CHAPTER II: ELECTRON TUBES

Section 7	Symbol elements, general	24
Section 8	Symbol elements mainly applicable to cathode-ray tubes and television camera tubes	26
Section 9	Symbol elements mainly applicable to microwave tubes	28
Section 10	Symbol elements applicable to miscellaneous tubes, including mercury arc rectifiers	31
Section 11	Examples of electronic tubes	32
Section 12	Examples of cathode-ray tubes	34
Section 13	Examples of microwave tubes	35
Section 14	Examples of miscellaneous tubes including mercury arc rectifiers	41

CHAPTER III: RADIATION DETECTORS AND ELECTROCHEMICAL DEVICES

Section 15	Examples of ionizing radiation detectors	44
Section 16	Electrochemical devices	46
Annex A – Older symbols		47
Annex B – French alphabetic index		48
Annex C – English alphabetic index		54

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

SYMBOLES GRAPHIQUES POUR SCHÉMAS –

Partie 5: Semiconducteurs et tubes électroniques

AVANT-PROPOS

- 1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes Internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques, représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes Internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 617-5 a été établie par le sous-comité 3A: Symboles graphiques pour schémas, du comité d'études 3 de la CEI: Documentation et symboles graphiques.

Cette deuxième édition annule et remplace la première édition parue en 1983 et constitue une révision technique.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
3A/383/FDIS	3A/421/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Les annexes A, B et C sont données uniquement à titre d'information.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

GRAPHICAL SYMBOLS FOR DIAGRAMMS –

Part 5: Semiconductors and electron tubes

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters, express as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 617-5 has been prepared by subcommittee 3A: Graphical symbols for diagrams, of IEC technical committee 3: Documentation and graphical symbols.

This second edition cancels and replaces the first edition published in 1983 and constitutes a technical revision.

The text of this standard is based on the following documents:

FDIS	Report on voting
3A/383/FDIS	3A/421/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

Annexes A, B and C are for information only.

INTRODUCTION

La présente partie de la CEI 617 constitue un élément d'une série qui traite de symboles graphiques pour schémas.

Cette série comporte les parties suivantes:

- Partie 1: Généralités, index général. Tables de correspondance
- Partie 2: Eléments de symboles, symboles distinctifs et autres symboles d'application générale
- Partie 3: Conducteurs et dispositifs de liaison
- Partie 4: Composants passifs de base
- Partie 5: Semiconducteurs et tubes électroniques
- Partie 6: Production, transformation et conversion de l'énergie électrique
- Partie 7: Appareillage et dispositifs de commande et de protection
- Partie 8: Appareils de mesure, lampes et dispositifs de signalisation
- Partie 9: Télécommunications: Commutation et équipements périphériques
- Partie 10: Télécommunications: Transmission
- Partie 11: Schémas et plans d'installation, architecturaux et topographiques
- Partie 12: Opérateurs logiques binaires
- Partie 13: Opérateurs analogiques

Le domaine d'application et les références normatives pour cette série sont indiqués dans la CEI 617-1.

Les symboles ont été conçus conformément aux règles indiquées dans la future ISO 11714-1^{*}. La taille du module M = 2,5 mm a été utilisée. Dans la présente norme, pour améliorer la lecture, les symboles de petite taille ont été doublés et sont marqués "200 %" dans la colonne symbole. Pour gagner de la place, les symboles de grande taille ont été réduits de moitié et sont marqués "50 %" dans la colonne symbole. En accord avec la future ISO 11714-1, article 7, les dimensions d'un symbole (par exemple la hauteur) peuvent être modifiées afin de gagner de la place pour un grand nombre de bornes ou pour tout autre exigence liée à la présentation. Dans tous les cas – augmentation ou diminution de la taille ou modification des dimensions – l'épaisseur originale du trait devra être conservée, sans changement d'échelle.

Les symboles tels qu'ils sont représentés dans la présente norme ont été tracés de façon telle que la distance entre leurs traits de connexion soit un multiple d'un certain module. Le module 2M a été choisi afin de réserver une place suffisante aux marquages nécessaires des bornes. Les symboles ont été tracés dans des dimensions qui conviennent à la compréhension en utilisant sans exception la même grille dans la représentation de tous les symboles.

Tous les symboles sont conçus à l'intérieur d'une grille par un système de conception assistée par ordinateur. La grille utilisée a été reproduite sur le fond des symboles.

Les symboles plus anciens qui ont fait partie de l'annexe A à la première édition de la CEI 617-5 dans une période transitoire, ne font plus partie de cette deuxième édition, puisqu'ils vont être définitivement retirés de l'usage.

Les indexes dans les annexes B et C contiennent une liste alphabétique des noms de symboles et de leur numéros correspondants. Les noms de symboles sont basés sur la description des symboles dans cette partie. Un index général contenant une liste alphabétique des noms de symboles de toutes les parties fait partie de la CEI 617-1.

^{*} Actuellement au stade de projet de norme internationale (document 3/563/DIS).

INTRODUCTION

This part of IEC 617 forms an element of a series which deals with graphical symbols for diagrams.

The series consists of the following parts:

- Part 1: General information, general index. Cross-reference tables
- Part 2: Symbol elements, qualifying symbols and other symbols having general application
- Part 3: Conductors and connecting devices
- Part 4: Basic passive components
- Part 5: Semiconductors and electron tubes
- Part 6: Production and conversion of electrical energy
- Part 7: Switchgear, controlgear and protective devices
- Part 8: Measuring instruments, lamps and signalling devices
- Part 9: Telecommunications: Switching and peripheral equipment
- Part 10: Telecommunications: Transmission
- Part 11: Architectural and topographical installation plans and diagrams
- Part 12: Binary logic elements
- Part 13: Analogue elements

The scope and the normative references for this series are given in IEC 617-1.

Symbols have been designed in accordance with requirements given in the future ISO 11714-1*. The module size $M = 2,5$ mm has been used. For better readability smaller symbols in this standard have been enlarged to double size and are marked "200 %" in the symbol column. To save space larger symbols have been reduced to half size and are marked "50 %" in the symbol column. In accordance with the future ISO 11714-1, clause 7, symbol dimensions (for instance height) may be modified in order to make space for a greater number of terminals or for other layout requirements. In all cases, whether the size is enlarged or reduced, or dimensions modified, the thickness of the original line should be maintained without scaling.

The symbols in this standard are laid out in such a way that the distance between connecting lines is a multiple of a certain module. The module 2M has been chosen to provide enough space for a required terminal designation. The symbols have been drawn to a size convenient for comprehension, using the same grid consistently in the representation of all symbols.

All symbols are designed within a grid in a computer-aided draughting system. The grid which was used has been reproduced in the background of the symbols.

The older symbols which were included in appendix A of the first edition of IEC 617-5 for a transitional period, are no longer part of this second edition, as they will definitely be withdrawn from use.

The indexes in Annex B and C include an alphabetic list of symbol names and their corresponding number. The symbol names are based on the description of the symbols of this part. A general index including an alphabetic list of symbols of all parts is given in IEC 617-1.

* At present, at the stage of Draft International Standard (document 3/563/DIS).

GRAPHICAL SYMBOLS FOR DIAGRAMS
Part 5: Semiconductors and electron tubes

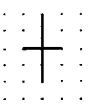
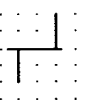
SYMBOLS GRAPHIQUES POUR SCHÉMAS
Cinquième partie: Semiconducteurs et tubes électroniques

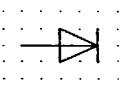
CHAPTER I: SEMICONDUCTOR DEVICES

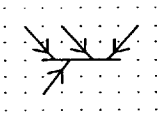
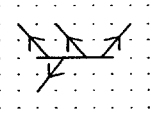
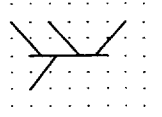
CHAPITRE I: DISPOSITIFS À SEMICONDUCTEURS

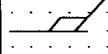
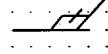
SECTION 1 – SYMBOL ELEMENTS

SECTION 1 – ÉLÉMENTS DE SYMBOLES

No.	Symbole Symbol	Légende	Description
05-01-01		Région de semiconducteur avec une connexion Le trait horizontal représente la région de semiconducteur et le trait perpendiculaire la connexion	Semiconductor region with one ohmic connection The horizontal line is the semiconductor region and the vertical line is the ohmic connection
05-01-02	Forme 1 Form 1 	Région de semiconducteur avec plusieurs connexions, figurée avec exemples à deux connexions	Semiconductor region with several ohmic connections, shown with examples with two ohmic connections
05-01-03	Forme 2 Form 2 		
05-01-04	Forme 3 Form 3 		
05-01-05		Canal conducteur pour dispositifs à déplétion	Conduction channel for depletion devices
05-01-06		Canal conducteur pour dispositifs à enrichissement	Conduction channel for enhancement devices

No.	Symbole	Symbol	Légende	Description
05-01-07			Jonction redresseuse	Rectifying Junction
05-01-08	supprimé deleted		Transféré à Annexe A: 05-A-01	Transferred to Annex A: 05-A-01
05-01-09			Jonction influençant une région semiconductrice par un champ électrique, par exemple dans un transistor à effet de champ	Junction which influences a semiconductor layer by means of an electric field, for example in a junction field effect transistor
05-01-10			Région P influençant une région N	P-region which influences an N-layer
			Région N influençant une région P	N-region which influences a P-layer
05-01-11			Indication du type de la conductivité du canal pour transistors à effet de champ à grille isolée (IGFET)	Indication of the conductivity type of the channel for insulated gate field effect transistors (IGFET)
05-01-12			Canal de type N avec substrat de type P, figuré pour un dispositif à déplétion	N-type channel on P-type substrate, shown for a depletion type IGFET
			Canal de type P avec substrat de type N, figuré pour un dispositif à enrichissement	P-type channel on an N-type substrate, shown for an enhancement type IGFET
05-01-13			Grille isolée Comme exemple avec plusieurs grilles, voir symbole 05-05-17.	Insulated gate For an example with multiple gates see symbol 05-05-17.

No.	Symbole Symbol	Légende	Description
05-01-14		Émetteur sur une région dont le type de conductibilité est différent Le trait oblique avec flèche représente l'émetteur. Émetteur P sur région N	Emitter on a region of dissimilar conductivity type The slanting line with arrow represents the emitter. P emitter on N region
05-01-15		Plusieurs émetteurs P sur région N	Several P emitters on N region
05-01-16		Émetteur N sur région P	N emitter on P region
05-01-17		Plusieurs émetteurs N sur région P	Several N emitters on P region
05-01-18		Collecteur sur une région dont le type de conductivité est différent Le trait oblique représente le collecteur.	Collector on a region of dissimilar conductivity type The slanting line represents the collector.
05-01-19		Plusieurs collecteurs sur une région dont le type de conductivité est différent	Several collectors on a region of dissimilar conductivity type

No.	Symbole Symbol	Légende	Description
05-01-20		Transition entre régions de types de conductivité différentes: de P à N, ou de N à P Le trait oblique court indique le point de passage de P à N ou de N à P le long de la ligne horizontale. Aucune connexion ne doit être faite au trait oblique court.	Transition between regions of dissimilar conductivity types, either P to N, or N to P The short slanting line indicates the point of change along the horizontal line from P to N, or from N to P. No ohmic connection shall be made to the short slanting line.
05-01-21		Région intrinsèque entre deux régions de type de conductivité différente formant une structure PIN ou NIP	Intrinsic region separating regions of dissimilar conductivity type thus giving either a PIN or NIP structure
05-01-22		L'intervalle entre les traits obliques pontés représente la région intrinsèque. Toute connexion à la région I doit être faite entre les traits obliques courts et non sur ces traits Région intrinsèque entre deux régions du même type de conductivité formant une structure soit PIP soit NIN	The intrinsic region lies between the linked slanting lines. Any ohmic connection to the region I shall be made between the short slanting lines and not to them Intrinsic region between regions of similar conductivity type giving either a PIP or NIN structure
05-01-23		Région intrinsèque entre un collecteur et une région de type de conductivité différente formant une structure PIN ou NIP	Intrinsic region between a collector and a region of dissimilar conductivity type giving either a PIN or NIP structure
05-01-24		La connexion au collecteur est faite sur le trait oblique long Région intrinsèque entre un collecteur et une région du même type de conductivité formant une structure soit PIP soit NIN La connexion au collecteur est faite sur le trait oblique long	The connection to the collector is made to the long slanting line Intrinsic region between a collector and a region of similar conductivity type giving either a PIP or NIN structure The connection to the collector is made to the long slanting line

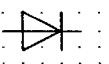
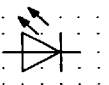
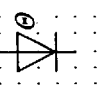
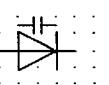
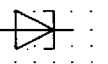
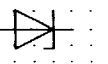
SECTION 2 – SYMBOLES DISTINCTIFS PARTICULIERS AUX DISPOSITIFS À SEMICONDUCTEURS

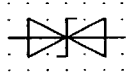
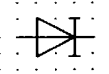
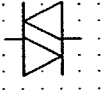
SECTION 2 – QUALIFYING SYMBOLS PARTICULAR TO SEMICONDUCTOR DEVICES

- 2.1 Si nécessaire, on peut représenter une fonction spéciale ou une propriété essentielle destinée au fonctionnement du circuit par un symbole distinctif placé à proximité ou formant partie du symbole du dispositif.
- 2.1 If necessary, a special function or property essential for circuit operation may be indicated by a qualifying symbol placed adjacent to, or forming part of the symbol of the device.

No.	Symbole	Symbol	Légende	Description
05-02-01			Effet Schottky	Schottky effect
05-02-02			Effet tunnel	Tunnel effect
05-02-03			Effet de claquage dans un seul sens Effet Zéner	Unidirectional breakdown effect Zener effect
05-02-04			Effet de claquage symétrique	Bidirectional breakdown effect
05-02-05			Effet unitunnel	Backward effect (unitunnel effect)

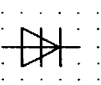
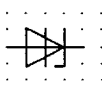
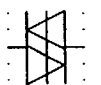
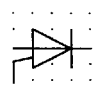
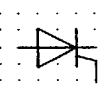
SECTION 3 – EXEMPLES DE DIODES À SEMICONDUCTEUR SECTION 3 – EXAMPLES OF SEMICONDUCTOR DIODES

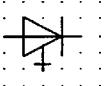
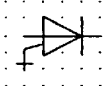
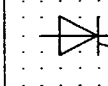
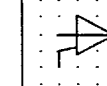
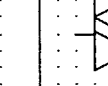
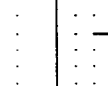
No.	Symbole Symbol	Légende Legend	Description
05-03-01		Diode à semiconducteur, symbole général	Semiconductor diode, general symbol
05-03-02		Diode électroluminescente (LED), symbole général	Light emitting diode (LED), general symbol
05-03-03		Diode à dépendance thermique	Temperature sensing diode
05-03-04		Diode à capacité variable Varactor	Variable capacitance diode Varactor
05-03-05		Diode tunnel Diode Esaki	Tunnel diode Esaki diode
05-03-06		Diode à effet de claquage, unidirectionnelle Diode régulatrice de tension Diode Zener	Breakdown diode, unidirectional Voltage regulator diode Zener diode

No.	Symbole Symbol	Légende	Description
05-03-07		Diode à effet de claquage dans les deux sens	Breakdown diode, bidirectional
05-03-08		Diode unitunnel	Backward diode (unitunnel diode)
05-03-09		Diode bidirectionnelle	Bidirectional diode

SECTION 4 – EXAMPLES OF THYRISTORS

SECTION 4 – EXEMPLES DE THYRISTORS

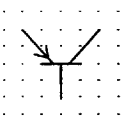
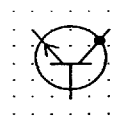
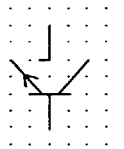
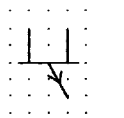
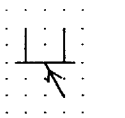
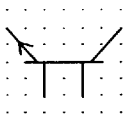
No.	Symbole	Symbol	Légende	Description
05-04-01			Thyristor diode, bloqué en inverse	Reverse blocking diode thyristor
05-04-02			Thyristor diode passant en inverse	Reverse conducting diode thyristor
05-04-03			Thyristor diode bidirectionnelle Diac	Bidirectional diode thyristor Diac
05-04-04			Thyristor triode, type non spécifié Ce symbole est utilisé pour représenter un thyristor bloqué en inverse s'il n'est pas nécessaire de préciser le type de gâchette.	Triode thyristor, type unspecified This symbol is used to represent a reverse blocking triode thyristor, if it is not necessary to specify the type of gate.
05-04-05			Thyristor triode bloqué en inverse, gâchette N (commandé côté anode)	Reverse blocking triode thyristor, N-gate (anode-side controlled)
05-04-06			Thyristor triode bloqué en inverse, gâchette P (commandé côté cathode)	Reverse blocking triode thyristor, P-gate (cathode-side controlled)

No.	Symbole Symbol	Légende	Description
05-04-07		Thyristor triode blocable, gâchette non spécifiée	Turn-off thyristor, gate not specified
05-04-08		Thyristor triode blocable par la gâchette N (commandé côté anode)	Turn-off triode thyristor, N-gate (anode-side controlled)
05-04-09		Thyristor triode blocable par la gâchette P (commandé côté cathode)	Turn-off triode thyristor, P-gate (cathode-side controlled)
05-04-10		Thyristor tétrode bloqué en inverse	Reverse blocking thyristor tetrode type
05-04-11		Thyristor triode symétrique Triac	Bidirectional triode thyristor Triac
05-04-12		Thyristor triode passant en inverse, gâchette non spécifiée	Reverse conducting triode thyristor, gate not specified

No.	Symbole	Symbol	Légende	Description
05-04-13			Thyristor triode passant en Inverse, gâchette N (commandé côté anode)	Reverse conducting triode thyristor, N-gate (anode-side controlled)
05-04-14			Thyristor triode passant en Inverse, gâchette P (commandé côté cathode)	Reverse conducting triode thyristor, P-gate (cathode-side controlled)

SECTION 5 - EXAMPLES OF TRANSISTORS

SECTION 5 - EXAMPLES DE TRANSISTORS

No.	Symbole	Symbol	Légende	Description
05-05-01		Transistor PNP	PNP transistor	
05-05-02		Transistor NPN, avec collecteur relié à l'enveloppe	NPN transistor with collector connected to the envelope	
05-05-03		Transistor avalanche NPN	NPN avalanche transistor	
05-05-04		Transistor à jonction unique avec base de type P	Unijunction transistor with P-type base	
05-05-05		Transistor à jonction unique avec base de type N	Unijunction transistor with N-type base	
05-05-06		Transistor NPN avec base polarisée transversalement	NPN transistor with transverse biased base	

No.	Symbole	Symbol	Légende	Description
05-05-07			Transistor PNIP avec connexion à la région intrinsèque	PNIP transistor with ohmic connection to the intrinsic region
05-05-08			Transistor PNIN avec connexion à la région intrinsèque	PNIN transistor with ohmic connection to the intrinsic region
05-05-09			Transistor à effet de champ à grille-jonction avec canal de type N La connexion de grille doit être alignée sur celle de la source.	Junction field effect transistor with N-type channel The gate and source connections shall be drawn in line.
05-05-10			Transistor à effet de champ à grille-jonction avec canal de type P	Junction field effect transistor with P-type channel
05-05-11			Transistor à effet de champ à grille isolée IGFET à enrichissement à une seule grille, canal de type P, sans connexion au substrat Voir symbole 05-05-17 pour un exemple avec plusieurs grilles	Insulated gate field effect transistor IGFET enhancement type, single gate, P-type channel without substrate connection For an example with multiple gates, see symbol 05-05-17
05-05-12			IGFET à enrichissement à une seule grille, canal de type N, sans connexion au substrat	IGFET enhancement type, single gate, N-type channel without substrate connection