

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC
747-1**

Première édition
First edition
1983

**Dispositifs à semiconducteurs –
Dispositifs discrets et circuits intégrés**

**Première partie:
Généralités**

**Semiconductor devices –
Discrete devices and integrated circuits**

**Part 1:
General**



Numéro de référence
Reference number
CEI/IEC 747-1: 1983

Numéros des publications

Depuis le 1^{er} janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- «Site web» de la CEI*
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement (Catalogue en ligne)*
- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International* (VEI).

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- **IEC web site***
- **Catalogue of IEC publications**
Published yearly with regular updates (On-line catalogue)*
- **IEC Bulletin**
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary* (IEV).

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC
747-1**

Première édition
First edition
1983

**Dispositifs à semiconducteurs –
Dispositifs discrets et circuits intégrés**

**Première partie:
Généralités**

**Semiconductor devices –
Discrete devices and integrated circuits**

**Part 1:
General**

© CEI 1983 Droits de reproduction réservés — Copyright — all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

Bureau Central de la Commission Electrotechnique Internationale 3, rue de Varembe Genève, Suisse



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE **XA**

Pour prix, voir catalogue en vigueur
For price, see current catalogue

AVA Documents
Document Sharing Hub

SOMMAIRE

	Pages
PRÉAMBULE	8
PRÉFACE	8

CHAPITRE I: DOMAINE D'APPLICATION ET PRÉSENTATION DES PUBLICATIONS 747 ET 748 DE LA CEI

Articles

1. Publications 747	12
1.1 Domaine d'application	12
1.2 Présentation	12
2. Publications 748	12
2.1 Domaine d'application	12
2.2 Présentation	12

CHAPITRE II: BUT ET PRÉSENTATION DE LA PUBLICATION 747-1

1. But	14
2. Présentation	14

CHAPITRE III: BUT, PRÉSENTATION ET EXIGENCES RELATIVES AUX PUBLICATIONS 747-2, 747-3, ETC.

1. But de chaque publication	16
2. Présentation de chaque publication	16
2.1 Subdivision en chapitres	16
2.2 Subdivision en sous-catégories de dispositifs	16
3. Exigences relatives aux différents chapitres de chaque publication	16
3.1 Exigences relatives au chapitre I, Généralités	16
3.1.1 But	16
3.2 Exigences relatives au chapitre II, Terminologie et symboles littéraux	16
3.2.1 But	16
3.2.2 Validité des termes, définitions et symboles littéraux	16
3.2.3 Symboles littéraux	18
3.3 Exigences relatives au chapitre III, Valeurs limites et caractéristiques essentielles	18
3.3.1 But	18
3.4 Exigences relatives au chapitre IV, Méthodes de mesure	18
3.4.1 But	18
3.5 Exigences relatives au chapitre V, Réception et fiabilité	18
3.5.1 But	18

CHAPITRE IV: TERMINOLOGIE, GÉNÉRALITÉS

1. Introduction	20
2. Termes physiques	20
3. Termes généraux	26
4. Types de dispositifs	26
5. Termes relatifs aux valeurs limites et aux caractéristiques	34
5.1 Tensions	34
5.2 Températures	34
5.3 Caractéristiques thermiques	34
5.4 Bruit	38
5.5 Autres termes	40

CONTENTS

	Page
FOREWORD	9
PREFACE	9

CHAPTER I: SCOPE AND PRESENTATION OF IEC PUBLICATIONS
747 AND 748

Clause		
1. Publications 747		13
1.1 Scope		13
1.2 Presentation		13
2. Publications 748		13
2.1 Scope		13
2.2 Presentation		13

CHAPTER II: PURPOSE AND PRESENTATION OF PUBLICATION 747-1

1. Purpose	15
2. Presentation	15

CHAPTER III: PURPOSE, PRESENTATION AND REQUIREMENTS
ON THE CONTENTS OF PUBLICATIONS 747-2, 747-3, ETC.

1. Purpose of each part	17
2. Presentation of each part	17
2.1 Subdivision into chapters	17
2.2 Subdivision into device sub-categories	17
3. Requirements on the different chapters of each part	17
3.1 Requirements on Chapter I, General	17
3.1.1 Purpose	17
3.2 Requirements on Chapter II, Terminology and letter symbols	17
3.2.1 Purpose	17
3.2.2 Validity of terms, definitions and letter symbols	17
3.2.3 Letter symbols	19
3.3 Requirements on Chapter III, Essential ratings and characteristics	19
3.3.1 Purpose	19
3.4 Requirements on Chapter IV, Measuring methods	19
3.4.1 Purpose	19
3.5 Requirements on Chapter V, Acceptance and reliability	19
3.5.1 Purpose	19

CHAPTER IV: TERMINOLOGY, GENERAL

1. Introduction	21
2. Physical terms	21
3. General terms	27
4. Types of devices	27
5. Terms related to ratings and characteristics	35
5.1 Voltages	35
5.2 Temperatures	35
5.3 Thermal characteristics	35
5.4 Noise	39
5.5 Various terms	41

Articles	CHAPITRE V: SYMBOLES LITTÉRAUX, GÉNÉRALITÉS	Pages
1. Introduction		42
2. Symboles littéraux pour les courants, les tensions et les puissances		42
3. Symboles littéraux pour les paramètres électriques		50
4. Symboles littéraux pour les autres grandeurs		54

CHAPITRE VI: VALEURS LIMITES ET CARACTÉRISTIQUES ESSENTIELLES, GÉNÉRALITÉS

1. Introduction	58
2. Feuille cadre pour la présentation des données publiées	58
3. Définitions fondamentales pour les valeurs limites	58
4. Définitions des conditions de refroidissement	60
5. Liste des températures recommandées	62
6. Liste des tensions et courants recommandés	62
7. Valeurs limites et caractéristiques mécaniques et autres données	66
8. Normalisation des positions des sorties sur les embases des dispositifs à semiconducteurs	70
9. Code de couleurs pour les sorties des dispositifs à semiconducteurs	72
10. Informations générales applicables aux dispositifs multiples ayant une encapsulation commune	74
11. Dispersion et conformité de la production	78
12. Câblages et circuits imprimés	78

CHAPITRE VII: MÉTHODES DE MESURE GÉNÉRALES ET MÉTHODES DE MESURE DE RÉFÉRENCE, GÉNÉRALITÉS

SECTION UN — MÉTHODES DE MESURE GÉNÉRALES

1. Introduction	80
2. Précautions générales	80
2.1 Protection des dispositifs et de l'appareillage de mesure	80
2.2 Précision des mesures	82
2.3 Définitions	84

SECTION DEUX — MÉTHODES DE MESURE DE RÉFÉRENCE

1. Guide pour les méthodes de mesure de référence	84
2. Conditions thermiques pour les mesures électriques de référence	86
2.1 Introduction	86
2.2 Conditions dans le cas d'une dissipation de puissance négligeable dans le dispositif	88
2.3 Conditions dans le cas d'une dissipation de puissance non négligeable dans le dispositif	88

CHAPITRE VIII: RÉCEPTION ET FIABILITÉ DES DISPOSITIFS DISCRETS

SECTION UN — GÉNÉRALITÉS

SECTION DEUX — PRINCIPES GÉNÉRAUX

(A l'étude)

SECTION TROIS — ESSAIS D'ENDURANCE ÉLECTRIQUE

1. But et présentation	94
2. Exigences générales	94
2.1 Conditions pour les essais d'endurance	94
2.2 Durée de l'essai	98
2.3 Caractéristiques définissant la défaillance et mesures	100
2.4 Critères de défaillances	100
2.5 Précautions	100

Clause	CHAPTER V: LETTER SYMBOLS, GENERAL	Page
1. Introduction		43
2. Letter symbols for currents, voltages and powers		43
3. Letter symbols for electrical parameters		51
4. Letter symbols for other quantities		55

CHAPTER VI: ESSENTIAL RATINGS AND CHARACTERISTICS, GENERAL

1. Introduction	59
2. Standard format for the presentation of published data	59
3. Basic "rating" definitions	59
4. Definitions of cooling conditions	61
5. List of recommended temperatures	63
6. List of recommended voltages and currents	63
7. Mechanical ratings, characteristics and other data	67
8. Standardization of the position of terminals on bases of semiconductor devices	71
9. Colour coding of terminals for semiconductor devices	73
10. General information applicable to multiple devices having a common encapsulation	75
11. Production spread and compliance	79
12. Printed wiring and printed circuits	79

CHAPTER VII: GENERAL AND REFERENCE MEASURING METHODS, GENERAL

SECTION ONE — GENERAL MEASURING METHODS

1. Introduction	81
2. General precautions	81
2.1 Protection of devices and measuring equipment	81
2.2 Accuracy of measurement	83
2.3 Definitions	85

SECTION TWO — REFERENCE MEASURING METHODS

1. Guide for reference measuring methods	85
2. Thermal conditions for electrical reference measuring methods	87
2.1 Introduction	87
2.2 Conditions in case of negligible power dissipation in the device	89
2.3 Conditions in case of significant power dissipation in the device	89

CHAPTER VIII: ACCEPTANCE AND RELIABILITY OF DISCRETE DEVICES

SECTION ONE — GENERAL

SECTION TWO — GENERAL PRINCIPLES

(Under consideration)

SECTION THREE — ELECTRICAL ENDURANCE TESTS

1. Purpose and presentation	95
2. General requirements	95
2.1 Conditions for endurance tests	95
2.2 Duration of test	99
2.3 Failure-defining characteristics and measurements	101
2.4 Failure criteria	101
2.5 Precautions	101

Articles	Pages
3. Exigences spécifiques. Principes généraux	102
3.1 Tableau des essais d'endurance	102
3.2 Conditions pour les essais d'endurance	102
3.3 Critères de défaillances et caractéristiques définissant la défaillance pour la réception après les essais d'endurance	102
3.4 Critères de défaillances et caractéristiques définissant la défaillance pour les essais de fiabilité (à l'étude)	104
3.5 Procédure à suivre dans le cas d'une erreur d'essai	104
3.6 Informations à donner dans les tableaux I et II	104

CHAPITRE IX: DISPOSITIFS SENSIBLES AUX CHARGES ÉLECTROSTATIQUES

1. Précautions de manipulation	106
2. Etiquette et symbole	108
3. Méthodes d'essais (à l'étude)	112

Withdrawn

Clause	Page
3. Specific requirements. General	103
3.1 List of endurance tests	103
3.2 Conditions for endurance tests	103
3.3 Failure-defining characteristics and failure criteria for acceptance after endurance tests	103
3.4 Failure-defining characteristics and failure criteria for reliability tests (under consideration)	105
3.5 Procedure in case of a testing error	105
3.6 Information to be given in Tables I and II	105

CHAPTER IX: ELECTROSTATIC-SENSITIVE DEVICES

1. Handling precautions	107
2. Label and symbol	109
3. Test methods (under consideration)	113

Withdrawn

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS**Dispositifs discrets et circuits intégrés****Première partie: Généralités**

PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Études où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PRÉFACE

La présente norme a été préparée par le Comité d'Études n° 47 de la CEI: Dispositifs à semiconducteurs et circuits intégrés.

La Publication 747-1 constitue la première partie d'une norme générale sur les dispositifs à semiconducteurs, la Publication 747. Elle comporte les articles généraux. Chacune des parties suivantes (Publications 747-2, 747-3, etc.) traite seulement d'un groupe particulier de dispositifs et donne les informations spécifiques à ce groupe.

Le Comité d'Études n° 47, réuni à Londres en septembre 1982, a approuvé le remaniement des Publications 147 et 148 de la CEI qui consiste en une nouvelle articulation en fonction des semiconducteurs traités. Toutes les parties constitutives ayant déjà été approuvées par des votes suivant la Règle des Six Mois ou la Procédure des Deux Mois, il n'a pas été jugé nécessaire d'organiser un nouveau scrutin.

Les informations relatives aux circuits intégrés, figurant dans les Publications 147 et 148, sont incorporées dans la Publication 747-1 et dans les Publications 748 (voir note 1 ci-dessous).

Les informations relatives aux essais mécaniques et climatiques, figurant dans les Publications 147-5 et 147-5A, sont incorporées dans la Publication 749 de la CEI.

Cette norme sera tenue à jour en révisant et en élargissant son texte parallèlement à la poursuite des travaux du Comité d'Études n° 47 pour tenir compte des progrès effectués dans le domaine des dispositifs à semiconducteurs.

Notes 1. — Bien que la Publication 147 ait utilisé le terme général «dispositif à semiconducteurs», elle se référait seulement aux dispositifs discrets. Néanmoins, la presque totalité des informations est également valable pour les circuits intégrés. Celles-ci ont été incorporées dans la Publication 747-1 sans contrôle détaillé quant à l'application aux circuits intégrés.

Le lecteur doit donc s'assurer si un paragraphe particulier est applicable aux circuits intégrés.

2. — Les Publications 747, 748 et 749 annulent et remplacent, au fur et à mesure de la parution de leurs différentes parties les Publications 147 et 148.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES

Discrete devices and integrated circuits

Part 1: General

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

PREFACE

This standard has been prepared by IEC Technical Committee No. 47: Semiconductor Devices and Integrated Circuits.

Publication 747-1 constitutes the first part of a general standard on semiconductor devices, Publication 747, and presents the general clauses. The following Publications 747-2, 747-3, etc. present additional clauses, each part for a specific category of devices.

The meeting of Technical Committee No. 47, held in London in September 1982, approved the reorganization of Publications 147 and 148 into the present device-oriented arrangement. Since all the constituent parts had been previously approved by votes under the Six Months' Rule or Two Months' Procedure, a new vote was not deemed necessary.

Material concerning integrated circuits, found in Publications 147 and 148, are included in Publication 747-1 and in Publications 748 (see note 1 below).

Material concerning mechanical and climatic test methods, found in Publications 147-5 and 147-5A, are included in Publication 749.

This standard will be kept up to date by revising and extending the document as the work in Technical Committee No. 47 continues and takes into account advances in the field of semiconductor devices.

Notes 1. — Though Publication 147 has been written in terms of "semiconductor devices", it referred only to discrete devices. Nevertheless, most of this material was equally applicable to integrated circuits. Therefore, most of its clauses have been incorporated into Publication 747-1 without a check that each clause was really applicable to integrated circuits.

The reader should therefore ensure that a particular clause is applicable to integrated circuits.

2. — Publications 747, 748 and 749 supersede and replace, as their different parts are published, Publications 147 and 148.

INDEX DES RÉFÉRENCES CROISÉES

Nouveau paragraphe	Ancien paragraphe	Document ou publication	Nouveau paragraphe	Ancien paragraphe	Document ou publication
<i>Chapitre IV</i>			5.4.10	0-4.17	147-0E
2.1 à 2.10	0-1.1 à 0-1.10	147-0	5.5.1	0-4.18	147-0E
2.11	0-3.3	147-0	5.5.2	0-4.19	147-0E
2.12	0-3.4	147-0	5.5.3	0-6.1	147-0
2.13 à 2.28	0-1.11 à 0-1.26	147-0	<i>Chapitre V</i>		
3.1	0-3.1	147-0	1	I, 3/-	148/-
3.2	0-3.2	147-0	2	I, 4	148
4.1	0-2.1	147-0	3	I, 5	148
4.2	0-2.26	147-0F	4	I, 6	148/148B
4.3	0-2.2	147-0	<i>Chapitre VI</i>		
4.4	0-2.5	147-0	1	3.1	147-0
4.5	0-2.6	147-0	2	3.6	147-0B
4.6	0-2.16	147-0B	3	3.3	147-0
4.7	0-2.17	147-0B	4	+3.0	147-0B
4.8	0-2.14	147-0B	5	3.2	147-0
4.9	0-2.20	147-0E	6.1 à 6.3	3.5.1 à 3.5.3	147-0B
4.10	0-2.3	147-0	6.4	3.5.4	147-0C
4.11	0-2.4	147-0	7	3.7	147-0B/OC
4.12	0-2.25	147-0E	8.1	3.8	147-0B
4.13	0-2.21	147-0E	8.2	3.8.2	147-0C
4.14	0-2.22	147-0E	9.1	3.9.1	147-0B
4.15	0-2.23	147-0E	9.2	3.9.2	147-0B
4.16	0-2.24	147-0E	9.3	3.9.3	147-0C
4.17	0-2.7	147-0	10	3.10	147-0B
4.18	0-2.15	147-0B	11	3.11	147-0C
4.19	0-2.10	147-0	12	3.12	147-0C
4.20	0-2.11	147-0	<i>Chapitre VII</i>		
4.21	0-2.12	147-0	Section un	1 et 2	47(BC)754
4.22	0-2.13	147-0	Section deux	I, sect. un et deux	147-3
4.23	0-2.9	147-0A/47(BC)796	<i>Chapitre VIII</i>		
4.24	0-2.8	147-0	Section un	Chapitre 0	147-4
4.25	0-2.18	147-0C	Section deux	Chapitre I	147-4
4.26	0-2.19	147-0C	Section trois:		
5.1.1	-	147-0	1	II, 1/-	147-4/-
5.1.2	0-4.1	147-0	2	II, un, 2	147-4
5.1.3	0-4.2	147-0	3.1	-	-
5.1.4	0-4.3	147-0	3.2	II, un, 3.2	147-4
5.2.1	0-5.1	147-0	3.3	II, un, 3.3	147-4
5.2.2	0-5.2	147-0	3.4	II, un, 3.4	147-4
5.2.3	0-5.4	147-0C	3.5	II, un, 3.5	147-4
5.3.1	0-4.4	147-0C	3.6	-	-
5.3.2	0-5.3	147-0	<i>Chapitre IX</i>		
5.3.3	0-4.5	147-0E	1 et 2	5	147-0F
5.3.4 à 5.3.8	0-4.6 à 0-4.10	147-0C			
5.4.1	0-4.20	147-0E			
5.4.2	0-4.21	147-0E			
5.4.3	0-4.11	147-0E			
5.4.4	0-4.12	147-0E			
5.4.5	0-4.13	147-0E			
5.4.6	0-4.14	147-0E			
5.4.7	0-4.14.1	147-0E			
5.4.8	0-4.15	147-0E			
5.4.9	0-4.16	147-0E			

¹⁾ A l'étude.

CROSS REFERENCES INDEX

New clause number	Old clause number	Document or publication	New clause number	Old clause number	Document or publication
<i>Chapter IV</i>			5.4.10	0-4.17	147-0E
2.1 to 2.10	0-1.1 to 0-1.10	147-0	5.5.1	0-4.18	147-0E
2.11	0-3.3	147-0	5.5.2	0-4.19	147-0E
2.12	0-3.4	147-0	5.5.3	0-6.1	147-0
2.13 to 2.28	0-1.11 to 0-1.26	147-0	<i>Chapter V</i>		
3.1	0-3.1	147-0	1	I, 3/-	148/-
3.2	0-3.2	147-0	2	I, 4	148
4.1	0-2.1	147-0	3	I, 5	148
4.2	0-2.26	147-0F	4	I, 6	148/148B
4.3	0-2.2	147-0	<i>Chapter VI</i>		
4.4	0-2.5	147-0	1	3.1	147-0
4.5	0-2.6	147-0	2	3.6	147-0B
4.6	0-2.16	147-0B	3	3.3	147-0
4.7	0-2.17	147-0B		+3.0	147-0B
4.8	0-2.14	147-0B	4	3.2	147-0
4.9	0-2.20	147-0E	5	3.4	147-0
4.10	0-2.3	147-0	6.1 to 6.3	3.5.1 to 3.5.3	147-0B
4.11	0-2.4	147-0	6.4	3.5.4	147-0C
4.12	0-2.25	147-0E	7	3.7	147-0B/0C
4.13	0-2.21	147-0E	8.1	3.8	147-0B
4.14	0-2.22	147-0E	8.2	3.8.2	147-0C
4.15	0-2.23	147-0E	9.1	3.9.1	147-0B
4.16	0-2.24	147-0E	9.2	3.9.2	147-0B
4.17	0-2.7	147-0	9.3	3.9.3	147-0C
4.18	0-2.15	147-0B	10	3.10	147-0B
4.19	0-2.10	147-0	11	3.11	147-0C
4.20	0-2.11	147-0	12	3.12	147-0C
4.21	0-2.12	147-0	<i>Chapter VII</i>		
4.22	0-2.13	147-0	Section One	1 and 2	47(CO)754
4.23	0-2.9	147-0A/47(CO)796	Section Two	I, Sect. One and Two	147-3
4.24	0-2.8	147-0	<i>Chapter VIII</i>		
4.25	0-2.18	147-0C	Section One	Chapter 0	147-4
4.26	0-2.19	147-0C	Section Two	Chapter I	147-4
5.1.1	—	147-0	Section Three:		
5.1.2	0-4.1	147-0	1	II, 1/-	147-4/-
5.1.3	0-4.2	147-0	2	II, One, 2	147-4
5.1.4	0-4.3	147-0	3.1	—	—
5.2.1	0-5.1	147-0	3.2	II, One, 3.2	147-4
5.2.2	0-5.2	147-0	3.3	II, One, 3.3	147-4
5.2.3	0-5.4	147-0C	3.4	II, One, 3.4	147-4
5.3.1	0-4.4	147-0C	3.5	II, One, 3.5	147-4
5.3.2	0-5.3	147-0	3.6	—	—
5.3.3	0-4.5	147-0E	<i>Chapter IX</i>		
5.3.4 to 5.3.8	0-4.6 to 0-4.10	147-0C	1 and 2	5	147-0F
5.4.1	0-4.20	147-0E			
5.4.2	0-4.21	147-0E			
5.4.3	0-4.11	147-0E			
5.4.4	0-4.12	147-0E			
5.4.5	0-4.13	147-0E			
5.4.6	0-4.14	147-0E			
5.4.7	0-4.14.1	147-0E			
5.4.8	0-4.15	147-0E			
5.4.9	0-4.16	147-0E			

¹⁾ Under consideration.

DISPOSITIFS À SEMICONDUCTEURS

Dispositifs discrets et circuits intégrés

Première partie: Généralités

CHAPITRE I: DOMAINE D'APPLICATION ET PRÉSENTATION DES PUBLICATIONS 747 ET 748 DE LA CEI

1. Publications 747

1.1 *Domaine d'application*

L'objet des Publications 747 est de donner:

- des normes qui sont généralement valables pour les dispositifs discrets et pour les circuits intégrés;
- des normes supplémentaires afin de compléter les normes pour les dispositifs discrets.

1.2 *Présentation*

Les Publications 747 se composent de plusieurs parties qui sont éditées en Publications séparées 747-1, 747-2, etc., et qui sont tenues à jour par des éditions supplémentaires, telles que par exemple Publication 747-1A.

2. Publications 748

2.1 *Domaine d'application*

Les Publications 748 doivent être lues en liaison avec la Publication 747-1; elles ont pour but de donner des normes sur les circuits intégrés.

2.2 *Présentation*

Les Publications 748 se composent de plusieurs parties qui sont éditées en Publications séparées: 748-1, 748-2, etc., et sont tenues à jour par des éditions supplémentaires, telles que par exemple Publication 748-2A.

SEMICONDUCTOR DEVICES
Discrete devices and integrated circuits
Part 1: General

CHAPTER I: SCOPE AND PRESENTATION OF IEC PUBLICATIONS 747 AND 748

1. Publications 747

1.1 Scope

Publications 747 are intended to give:

- standards that are generally valid for discrete devices as well as for integrated circuits;
- additional standards to complete the set of standards for discrete devices.

1.2 Presentation

Publications 747 are made up of several parts which are issued as separate Publications 747-1, 747-2, etc. They are kept up to date by the issue of supplements, for example, Publication 747-1A.

2. Publications 748

2.1 Scope

Publications 748 should be read in conjunction with Publication 747-1 and are intended to give standards for integrated circuits.

2.2 Presentation

Publications 748 are made up of several parts which are issued as separate Publications 748-1, 748-2, etc. They are kept up to date by the issue of supplements, for example, Publication 748-2A.

CHAPITRE II: BUT ET PRÉSENTATION DE LA PUBLICATION 747-1

1. But

- Donner des informations générales sur le domaine d'application et la présentation des Publications 747 et 748 (voir chapitre I).
- Donner des informations sur les principes généraux ou les exigences générales applicables aux Publications 747-2, 747-3, etc., qui sont les normes pour les diverses catégories ou sous-catégories de dispositifs discrets.

2. Présentation

Les informations sur les principes généraux ou les exigences mentionnées ci-dessus sont données dans les chapitres III à IX de la présente publication.

Note. — Sommaire des chapitres III à IX:

- Chapitre III: But, présentation et exigences du contenu des Publications 747-2, 747-3, etc.
Il donne en principe une feuille cadre pour ces publications.
- Chapitre IV: Terminologie, généralités.
Il contient des termes généraux avec leurs définitions, nécessaires pour la compréhension des Publications 747 et 748.
- Chapitre V: Symboles littéraux, généralités.
Il fournit un système de symboles littéraux pour le domaine des dispositifs discrets et des circuits intégrés.
- Chapitre VI: Valeurs limites et caractéristiques essentielles, généralités.
Il fournit en particulier:
 - des articles généraux sur les exigences électriques, mécaniques et thermiques,
 - une feuille cadre pour la présentation des données publiées,
 - des définitions pour les valeurs limites,
 - des listes de températures, tensions et courants recommandés.
- Chapitre VII: Méthodes de mesure générales et méthodes de mesure de référence, généralités.
Il fournit des informations générales, principalement sur les précautions à prendre afin d'assurer des résultats reproductibles et comparables.
- Chapitre VIII: Réception et fiabilité des dispositifs discrets, généralités.
Il fournit des exigences générales et des règles concernant les exigences spécifiques qui doivent être remplies pour chaque catégorie ou sous-catégorie de dispositifs discrets.
- Chapitre IX: Dispositifs sensibles aux charges électrostatiques.
Il fournit les exigences relatives à la manipulation et au marquage de tels dispositifs, valables dans le cas des dispositifs discrets et des circuits intégrés.

CHAPTER II: PURPOSE AND PRESENTATION OF PUBLICATION 747-1

1. Purpose

- To provide general information on scope and presentation of the Publications 747 and 748 (see Chapter I).
- To provide information on the general principles or requirements applicable to Publications 747-2, 747-3, etc., which are the standards for the various categories or sub-categories of discrete devices.

2. Presentation

The information on general principles or requirements is presented in Chapters III to IX of the present publication.

Note. — Contents of Chapters III to IX:

- Chapter III: Purpose, presentation and requirements on the contents of Publications 747-2, 747-3, etc. Essentially, it provides a standard format for these publications.
- Chapter IV: Terminology, general.
Contains a list of basic terms and definitions that are necessary for the understanding of Publications 747 and 748.
- Chapter V: Letter symbols, general.
Provides a system of letter symbols to be used in the field of discrete devices and integrated circuits.
- Chapter VI: Essential ratings and characteristics, general.
Provides in particular:
 - general clauses on electrical, mechanical and thermal requirements,
 - a standard format for the presentation of published data,
 - working definitions for “rating” terms,
 - lists recommended temperatures, voltages and currents.
- Chapter VII: General and reference measuring methods, general.
Provides general information, especially on the necessary precautions to be taken in order to achieve reproducible and comparable results.
- Chapter VIII: Acceptance and reliability of discrete devices, general.
Provides general requirements and a prescription on the specific requirements that have to be given for the various categories or sub-categories of discrete devices.
- Chapter IX: Electrostatic-sensitive devices.
Provides requirements for handling and labelling of electrostatic sensitive devices which are valid for discrete devices and integrated circuits.

CHAPITRE III: BUT, PRÉSENTATION ET EXIGENCES RELATIVES AUX PUBLICATIONS 747-2, 747-3, ETC.

1. But de chaque publication

Fournir, pour une catégorie de dispositifs donnée, les informations et les exigences nécessaires en plus de celles, générales, indiquées dans la Publication 747-1.

2. Présentation de chaque publication

2.1 *Subdivision en chapitres*

Le contenu de chaque publication est subdivisé comme suit:

- Chapitre I: Généralités.
- Chapitre II: Terminologie et symboles littéraux.
- Chapitre III: Valeurs limites et caractéristiques essentielles.
- Chapitre IV: Méthodes de mesure.
- Chapitre V: Réception et fiabilité.

2.2 *Subdivision en sous-catégories de dispositifs*

La catégorie de dispositifs, traitée dans une publication, est normalement subdivisée en différentes sous-catégories. Dans ce cas, les chapitres III et V (voir paragraphe 2.1) sont subdivisés en sections correspondantes. Normalement, les chapitres I, II et IV n'ont pas de telles subdivisions.

3. Exigences relatives aux différents chapitres de chaque publication

3.1 *Exigences relatives au chapitre I, Généralités*

3.1.1 *But*

Donner des informations qui, en principe, ne sont applicables que pour la publication concernée, mais dépassent le domaine limité des autres chapitres de cette publication.

3.2 *Exigences relatives au chapitre II, Terminologie et symboles littéraux*

3.2.1 *But*

Pour toutes les catégories de dispositifs concernés:

- a) donner les termes spéciaux et leurs définitions, nécessaires en plus des termes de la Publication 747-1 pour une compréhension des normes;
- b) donner les symboles littéraux recommandés.

3.2.2 *Validité des termes, définitions et symboles littéraux*

Quelques-uns des termes définis dans le chapitre II sont déjà définis comme termes généraux dans le chapitre IV de la présente publication. Toutefois, la teneur de la définition peut être modifiée pour mieux s'adapter à la catégorie concernée.

CHAPTER III: PURPOSE, PRESENTATION AND REQUIREMENTS ON THE CONTENTS OF PUBLICATIONS 747-2, 747-3, ETC.

1. Purpose of each part

For a particular device category, to provide such information and requirements that are valid in addition to the general standards of Publication 747-1.

2. Presentation of each part

2.1 Subdivision into chapters

The contents of each part are subdivided as follows:

- Chapter I: General.
- Chapter II: Terminology and letter symbols.
- Chapter III: Essential ratings and characteristics.
- Chapter IV: Measuring methods.
- Chapter V: Acceptance and reliability.

2.2 Subdivision into device sub-categories

The device category dealt with within a part is usually subdivided into several sub-categories. In this case, Chapters III and V (see Sub-clause 2.1) are subdivided into corresponding sections. Chapters I, II and IV are usually given without such a device-oriented subdivision.

3. Requirements on the different chapters of each part

3.1 Requirements on Chapter I, General

3.1.1 Purpose

To provide general information that, in principle, is applicable for the relevant part only, but exceeds the limited scope for each of the remaining chapters of this part.

3.2 Requirements on Chapter II, Terminology and letter symbols

3.2.1 Purpose

For the device category as a whole:

- a) to provide those special terms and definitions that are needed, in addition to those given in Publication 747-1, to understand the standards;
- b) to give the recommended letter symbols.

3.2.2 Validity of terms, definitions and letter symbols

Some of the terms defined in Chapter II may already be defined as general terms in Chapter IV of the present publication. However, the wording of such a definition given may be slightly different to better adapt it to the special properties in this device category.

En principe, les termes, définitions et symboles littéraux donnés dans le chapitre II sont valables pour tous les dispositifs appartenant à la catégorie correspondante. Cependant, il peut y avoir certaines restrictions pour une ou des sous-catégories; celles-ci sont alors signalées.

3.2.3 Symboles littéraux

Les symboles littéraux sont composés suivant les règles générales indiquées au chapitre V de la présente publication.

3.3 Exigences relatives au chapitre III, Valeurs limites et caractéristiques essentielles

3.3.1 But

Donner pour chaque sous-catégorie particulière une liste des valeurs limites et caractéristiques essentielles que doit publier tout fabricant pour décrire son produit. Ces listes contiennent seulement les informations considérées comme essentielles pour l'interchangeabilité des dispositifs. Un fabricant peut, s'il le désire, donner des informations supplémentaires.

3.4 Exigences relatives au chapitre IV, Méthodes de mesure

3.4.1 But

Pour les dispositifs de chaque catégorie concernée:

- prescrire les principes des méthodes de mesure nécessaires pour mesurer les caractéristiques essentielles exigées;
- prescrire des méthodes pour la vérification de certaines valeurs limites.

3.5 Exigences relatives au chapitre V, Réception et fiabilité

3.5.1 But

Prescrire pour chaque sous-catégorie les essais de réception et/ou de fiabilité qui sont applicables. Tous les détails nécessaires sur ces essais doivent être donnés suivant les règles établies au chapitre VIII de la présente publication.

In principle, the terms, definitions and letter symbols given in Chapter II are valid for all devices belonging to the relevant device category. However, further restrictions for one or more sub-categories may be necessary and are marked correspondingly.

3.2.3 *Letter symbols*

The letter symbols are composed according to the general rules for a system of letter symbols, given in Chapter V of the present publication.

3.3 *Requirements on Chapter III, Essential ratings and characteristics*

3.3.1 *Purpose*

To provide for each particular sub-category a list of essential ratings and characteristics that should be supplied by any manufacturer when describing his product. This list contains only the information considered to be essential for device interchangeability. A manufacturer may give additional information if he wishes.

3.4 *Requirements on Chapter IV, Measuring methods*

3.4.1 *Purpose*

For the whole of the relevant device category:

- to prescribe the principles of those measuring methods that are needed for the measurement of the required essential characteristics;
- to prescribe test methods for the verification of some selected ratings (limiting values).

3.5 *Requirements on Chapter V, Acceptance and reliability*

3.5.1 *Purpose*

To prescribe for each of the sub-categories which acceptance and/or reliability tests are applicable. All necessary details on these tests must be given in accordance with the rules established in the present publication, Chapter VIII.

CHAPITRE IV: TERMINOLOGIE, GÉNÉRALITÉS

1. Introduction

Les termes et définitions figurant dans la présente publication:

- soit correspondent aux termes et définitions généraux de la Publication 50 de la CEI: Vocabulaire Electrotechnique International (VEI), la teneur étant parfois légèrement spécialisée,
- soit ont été spécifiquement approuvés aux fins des Publications 747 et 748.

2. Termes physiques

2.1 *Semiconducteur*

Matériau dont la résistivité est normalement comprise entre celle des métaux et celle des isolants, et dont la concentration de porteurs de charge électrique croît avec la température dans une certaine plage de températures.

2.2 *Semiconducteur extrinsèque*

Semiconducteur dont la concentration de porteurs de charge dépend des impuretés ou des autres imperfections.

2.3 *Semiconducteur type N*

Semiconducteur extrinsèque dans lequel la densité des électrons de conduction est supérieure à la densité des trous mobiles.

2.4 *Semiconducteur type P*

Semiconducteur extrinsèque dans lequel la densité des trous mobiles est supérieure à la densité des électrons de conduction.

2.5 *Semiconducteur type I (intrinsèque)*

Semiconducteur presque pur et idéal dans lequel les densités d'électrons et de trous sont en nombre à peu près égal dans des conditions d'équilibre thermique.

2.6 *Jonction*

Région de transition entre des régions semiconductrices de propriétés électriques différentes.

2.7 *Jonction PN*

Jonction entre des matériaux semiconducteurs P et N.

2.8 *Jonction par alliage*

Jonction formée en alliant un ou plusieurs matériaux à un cristal semiconducteur.

2.9 *Jonction par diffusion*

Jonction formée par la diffusion d'une impureté à l'intérieur d'un cristal semiconducteur.

CHAPTER IV: TERMINOLOGY, GENERAL

1. Introduction

The terms and definitions contained in the present publication:

- either correspond to the general terms and definitions of IEC Publication 50: International Electrotechnical Vocabulary (IEV), using, in some cases, a specialized wording,
- or have been specifically approved for the purpose of Publications 747 and 748.

2. Physical terms

2.1 *Semiconductor*

A material with resistivity usually in the range between metals and insulators, in which the electrical charge carrier concentration increases with increasing temperature over some temperature range.

2.2 *Extrinsic semiconductor*

A semiconductor with charge carrier concentration dependent upon impurities or other imperfections.

2.3 *N-type semiconductor*

Extrinsic semiconductor in which the conduction electron density exceeds the mobile hole density.

2.4 *P-type semiconductor*

Extrinsic semiconductor in which the mobile hole density exceeds the conduction electron density.

2.5 *I-type (intrinsic) semiconductor*

Nearly pure and ideal semiconductor in which the electron and hole densities are nearly equal under conditions of thermal equilibrium.

2.6 *Junction*

A region of transition between semiconducting regions of different electrical properties.

2.7 *PN junction*

A junction between P and N-type semiconductor material.

2.8 *Alloyed junction*

A junction formed by alloying one or more materials to a semiconductor crystal.

2.9 *Diffused junction*

A junction formed by the diffusion of an impurity within a semiconductor crystal.

2.10 *Jonction par tirage*

Jonction produite durant la croissance d'un cristal semiconducteur à partir d'un bain de fusion.

2.11 *Sens direct (d'une jonction PN)*

Sens de circulation d'un courant continu permanent pour lequel une jonction PN présente la plus faible résistance.

Note. — Cette définition peut ne pas s'appliquer aux dispositifs tunnel.

2.12 *Sens inverse (d'une jonction PN)*

Sens de circulation d'un courant continu permanent pour lequel une jonction PN présente la plus forte résistance.

Note. — Cette définition peut ne pas s'appliquer aux dispositifs tunnel.

2.13 *Porteur de charge (abréviation: porteur)*

Dans un semiconducteur, électron de conduction mobile (libre) ou trou mobile.

2.14 *Porteur majoritaire (dans une région semiconductrice)*

Type de porteur constituant plus de la moitié de la concentration totale des porteurs.

2.15 *Porteur minoritaire (dans une région semiconductrice)*

Type de porteur constituant moins de la moitié de la concentration totale des porteurs.

2.16 *Couche diélectrique*

Région dans laquelle la densité des charges dues aux porteurs mobiles est insuffisante pour neutraliser la densité des charges fixes résultant des donneurs et des accepteurs.

2.17 *Claquage (d'une jonction PN polarisée en inverse)*

Phénomène que l'on observe par l'apparition d'une transition à partir d'un état de haute résistance dynamique vers un état de résistance dynamique sensiblement plus faible, lorsque la grandeur du courant inverse augmente.

2.18 *Claquage par avalanche (d'une jonction PN semiconductrice)*

Claquage provoqué par la multiplication cumulative des porteurs libres dans un semiconducteur sous l'action d'un champ électrique intense. Des porteurs libres gagnent alors assez d'énergie pour libérer par ionisation de nouvelles paires électron-trou.

2.19 *Tension d'avalanche*

Tension appliquée à laquelle le claquage par avalanche se produit.

2.20 *Claquage par effet thermique (d'une jonction PN semiconductrice)*

Claquage provoqué par la génération de porteurs de charge libres, due à l'interaction entre l'augmentation de la dissipation de puissance et l'augmentation de la température de la jonction.

Note. — Cet effet est aussi désigné par le terme emballement thermique dans certains pays.

2.10 *Grown junction*

A junction produced during the growth of a semiconductor crystal from a melt.

2.11 *Forward direction (of a PN junction)*

The direction of continuous (direct) current flow in which a PN junction has the lowest resistance.

Note. — This definition may not apply to tunnel devices.

2.12 *Reverse direction (of a PN junction)*

The direction of continuous (direct) current flow in which a PN junction has the higher resistance.

Note. — This definition may not apply to tunnel devices.

2.13 *Charge carrier (abbreviation: carrier)*

In a semiconductor, a mobile (free) conduction electron or mobile hole.

2.14 *Majority carrier (in a semiconductor region)*

The type of carrier constituting more than half of the total charge carrier concentration.

2.15 *Minority carrier (in a semiconductor region)*

The type of carrier constituting less than half of the total charge carrier concentration.

2.16 *Depletion layer*

A region in which the mobile charge carrier density is insufficient to neutralize the net fixed charge density of donors and acceptors.

2.17 *Breakdown (of a reverse-biased PN junction)*

A phenomenon, the initiation of which is observed as a transition from a state of high dynamic resistance to a state of substantially lower dynamic resistance for increasing magnitude of reverse current.

2.18 *Avalanche breakdown (of a semiconductor PN junction)*

A breakdown that is caused by the cumulative multiplication of free charge carriers in a semiconductor under the action of a strong electric field which causes some free carriers to gain enough energy to liberate new hole-electron pairs by ionization.

2.19 *Avalanche voltage*

The applied voltage at which avalanche breakdown occurs.

2.20 *Thermal breakdown (of a semiconductor PN junction)*

A breakdown that is caused by the generation of free charge carriers owing to the cumulative interaction between increasing power dissipation and increasing junction temperature.

Note. — This effect is also known as thermal runaway in some countries.

2.21 *Claquage par effet Zener (d'une jonction PN semiconductrice)*

Claquage provoqué par la transition des électrons de la bande de valence à la bande de conduction; cette transition est due à une action tunnel sous l'influence d'un champ électrique intense.

2.22 *Tension de Zener*

Tension appliquée à laquelle le claquage Zener se produit.

2.23 *Effet tunnel*

Traversée d'une colline de potentiel par un porteur en dessous de la crête, qui serait impossible d'après la mécanique classique, mais dont la probabilité n'est pas nulle d'après la mécanique ondulatoire, si l'épaisseur de la colline est assez faible. L'onde associée à la particule se réfléchit presque totalement sur le premier versant, mais une petite fraction traverse la colline.

2.24 *Action tunnel (dans une jonction PN)*

Processus par lequel une conduction provoquée par l'effet tunnel s'établit à travers la barrière de potentiel et dans lequel les électrons circulent dans chaque direction entre la bande de conduction dans la région N et la bande de valence dans la région P.

Note. — L'action tunnel, à la différence de la diffusion de porteurs de charge, entraîne seulement des électrons et pour des fins pratiques le temps de transit est négligeable.

2.25 *Effet Hall*

Anisotropie de la conduction électrique provoquée dans un conducteur ou un semiconducteur par une aimantation normale au vecteur densité de courant. Ce dernier, au lieu d'être parallèle au champ électrique, forme avec lui un certain angle.

2.26 *Coefficient de Hall (d'un semiconducteur) (Constante de Hall: à déconseiller)*

Coefficient de proportionnalité R dans la relation:

$$\vec{E}_h = R (\vec{J} \times \vec{B})$$

où: $\vec{E}_h$ est le champ électrique transversal résultant

$\vec{J}$ est la densité du courant

$\vec{B}$ est l'induction magnétique

Note. — Le type de porteurs majoritaires peut généralement être déduit du signe du coefficient de Hall.

2.27 *Effet photoélectrique*

Phénomène d'interaction entre le rayonnement et la matière caractérisé par l'absorption de photons et la génération consécutive de porteurs de charge mobiles.

2.28 *Effet photovoltaïque*

Effet photoélectrique par lequel une force électromotrice est engendrée.

2.21 Zener breakdown (of a semiconductor PN junction)

A breakdown caused by the transition of electrons from the valence band to the conduction band due to tunnel action under the influence of a strong electric field.

2.22 Zener voltage

The applied voltage at which Zener breakdown occurs.

2.23 Tunnel effect

The piercing of a potential hill by a carrier, which would be impossible according to classical mechanics, but the probability of which is not zero according to wave mechanics, if the width of the hill is small enough. The wave associated with the carrier is almost totally reflected on the first slope, but a small fraction crosses the hill.

2.24 Tunnel action (in a PN junction)

A process whereby conduction occurs through the potential barrier due to the tunnel effect and in which electrons pass in either direction between the conduction band in the N-region and the valence band in the P-region.

Note. — Tunnel action, unlike the diffusion of charge carriers, involves electrons only and for all practical purposes the transit time is negligible.

2.25 Hall effect

Non-uniformity of the electric conduction in a conductor or a semiconductor caused by magnetization normal to the current density vector. The latter, instead of being parallel to the electric field, forms an angle with it.

2.26 Hall coefficient (of a semiconductor) (Hall constant; deprecated)

The coefficient of proportionality R in the relation:

$$\vec{E}_h = R (\vec{J} \times \vec{B})$$

where: $\vec{E}_h$ is the resulting transverse electric field

$\vec{J}$ is the current density

$\vec{B}$ is the magnetic flux density

Note. — The sign of the majority carrier charge can usually be inferred from the sign of the Hall coefficient.

2.27 Photo-electric effect

Interaction between radiation and matter resulting in the absorption of photons and the consequent generation of mobile charge carriers.

2.28 Photovoltaic effect

A photo-electric effect wherein an electromotive force is generated.

3. Termes généraux

3.1 Borne (d'un dispositif à semiconducteurs)

Point de connexion spécifié accessible extérieurement.

Note. — La définition est en cours de révision.

3.2 Electrode (d'un dispositif à semiconducteurs)

Partie assurant le contact électrique entre la région spécifiée du dispositif à semiconducteurs et le fil de connexion relié à sa borne.

Note. — La définition est en cours de révision.

4. Types de dispositifs

4.1 Dispositif à semiconducteurs

Dispositif dont les caractéristiques essentielles sont dues à un flux de porteurs de charge à l'intérieur d'un semiconducteur.

4.2 Dispositif sensible aux charges électrostatiques

Dispositif discret ou circuit intégré qui peut être endommagé de façon irréversible par des potentiels électrostatiques qui apparaissent au cours d'opérations courantes de manipulation, d'essais et d'expédition.

4.3 Diode à semiconducteurs, diode

Dispositif à semiconducteurs à deux bornes possédant une caractéristique tension/courant asymétrique.

Note. — Sauf spécification contraire, ce terme s'applique normalement à un dispositif dont la caractéristique tension/courant est celle d'une seule jonction PN.

4.4 Diode de redressement à semiconducteurs, diode de redressement

Diode à semiconducteurs conçue pour le redressement et comprenant ses propres accessoires de refroidissement et de montage s'ils forment un tout avec elle.

4.5 Bloc de redressement à semiconducteurs

Combinaison en un groupe unique d'une ou de plusieurs diodes de redressement avec éventuellement ses (ou leurs) accessoires de refroidissement et de montage et avec ses connexions électriques ou mécaniques.

4.6 Diode de redressement à avalanche

Diode de redressement qui a des caractéristiques de tension données de claquage minimale et qui est prévue pour dissiper de la puissance en surcharge accidentelle dans la région de claquage de sa caractéristique inverse.

4.7 Diode de redressement à avalanche contrôlée

Diode de redressement qui a des caractéristiques données de tension de claquage maximale et minimale, et qui est prévue pour fonctionner en régime permanent dans la région de claquage de sa caractéristique inverse.

3. General terms

3.1 *Terminal (of a semiconductor device)*

A specified externally available point of connection.

Note. — The definition is under revision.

3.2 *Electrode (of a semiconductor device)*

That part providing the electrical contact between the specified region of a semiconductor device and the lead to its terminal.

Note. — The definition is under revision.

4. Types of devices

4.1 *Semiconductor device*

A device whose essential characteristics are due to the flow of charge carriers within a semiconductor.

4.2 *Electrostatic sensitive device*

A discrete device or integrated circuit that may be permanently damaged due to electrostatic potentials encountered in routine handling, testing and shipping.

4.3 *Semiconductor diode, diode*

A two-terminal semiconductor device having an asymmetrical voltage-current characteristic.

Note. — Unless otherwise qualified, this term usually means a device with the voltage-current characteristic typical of a single PN junction.

4.4 *Semiconductor rectifier diode, rectifier diode*

A semiconductor diode designed for rectification and including its associated mounting and cooling attachments if integral with it.

4.5 *Semiconductor rectifier stack*

A single structure of one or more rectifier diodes with its (or their) associated mounting(s), cooling attachments, if any, and connections whether electrical or mechanical.

4.6 *Avalanche rectifier diode*

A rectifier diode which has stated minimum breakdown voltage characteristics and is rated to dissipate power surges for a limited time in the breakdown region of its reverse characteristic.

4.7 *Controlled-avalanche rectifier diode*

A rectifier diode which has stated maximum and minimum breakdown voltage characteristics and is rated to operate under steady-state conditions in the breakdown region of its reverse characteristic.

4.8 *Diode de signal*

Diode utilisée pour extraire ou acheminer des informations contenues dans un signal électrique qui varie avec le temps et peut être de nature digitale ou analogique.

4.9 *Diode à retour rapide*

Diode à semiconducteurs qui emmagasine une charge lorsqu'elle est polarisée en direct et qui la restitue brusquement lors de la conduction qui suit l'établissement de la polarisation inverse, provoquant ainsi une variation brutale de l'impédance qu'elle présente.

4.10 *Diode de tension de référence*

Diode qui développe entre ses bornes une tension de référence de précision spécifiée quand elle est polarisée pour fonctionner dans une gamme de courants spécifiée.

4.11 *Diode régulatrice de tension*

Diode qui développe entre ses bornes une tension essentiellement constante pour une gamme de courants spécifiée.

4.12 *Diode régulatrice de courant*

Diode qui limite le courant à une valeur pratiquement constante dans une gamme spécifiée de tensions.

4.13 *Diode de commutation hyperfréquences*

Diode à semiconducteurs qui présente une transition brusque de l'état à haute impédance à celui à faible résistance et vice versa, selon la tension de polarisation continue ou le courant appliqué à la diode, et qui présente en hyperfréquences respectivement une forte ou une faible impédance, ce qui permet à la diode de laisser passer ou d'interrompre des signaux hyperfréquences.

4.14 *Diode de limitation hyperfréquences*

Diode à semiconducteurs qui présente une transition brusque de l'état à haute impédance à celui à faible résistance et vice versa, selon le niveau de puissance radiofréquences appliqué à la diode, et qui présente en hyperfréquences respectivement une forte ou une faible impédance, ce qui permet à la diode de limiter ou de supprimer une énergie en hyperfréquences indésirable.

4.15 *Diode à capacité variable*

Diode à semiconducteurs dont la capacité aux bornes varie de manière définie en fonction de la tension appliquée, lorsque la diode est polarisée en inverse, et qui est destinée à des applications spécifiques de la variation de la capacité en fonction de la tension.

4.15.1 *Diode à capacité variable pour accord de fréquence*

Diode à capacité variable, dont la relation entre la capacité et la tension convient spécialement à l'accord des circuits résonants à Q élevé et qui est généralement caractérisée par une fréquence de résonance série et une fréquence de coupure très supérieures à la fréquence d'utilisation.

4.8 *Signal diode*

A diode used for the purpose of extracting or processing information contained in an electrical signal which varies with time and may be either analogue or digital in nature.

4.9 *Snap-off (step recovery) diode*

A semiconductor diode that stores charge under forward bias and recovers from subsequent reverse-bias conduction in an abrupt (step) fashion, thereby causing an abrupt transition of its terminal impedance.

4.10 *Voltage-reference diode*

A diode which develops across its terminals a reference voltage of specified accuracy, when biased to operate within a specified current range.

4.11 *Voltage-regulator diode*

A diode which develops across its terminals an essentially constant voltage throughout a specified current range.

4.12 *Current-regulator diode*

A diode that limits current to an essentially constant value over a specified voltage range.

4.13 *Microwave switching diode*

A semiconductor diode that exhibits a fast transition from a high-impedance state to a low-resistance state and vice versa, depending on the d.c. bias voltage or current applied to the diode, thus representing at microwave frequencies a high or low impedance, respectively, which enables it to pass or interrupt microwave signals.

4.14 *Microwave limiting diode*

A semiconductor diode that exhibits a fast transition from a high-impedance state to a low-resistance state and vice versa, depending on the r.f. power level delivered to the diode, thus representing at microwave frequencies a high or a low impedance, respectively, which enables it to limit or suppress unwanted microwave energy.

4.15 *Variable-capacitance diode*

A semiconductor diode, the terminal capacitance of which varies in a defined manner as a function of applied voltage when biased in the reverse direction, and that is intended for specific applications of this capacitance-voltage relationship.

4.15.1 *Tuning variable-capacitance diode*

A variable-capacitance diode, the capacitance-voltage relationship of which is especially suitable for tuning high- Q resonant circuits, and that is usually characterized by a frequency of series resonance and a cut-off frequency, each much higher than the frequency of use.

4.15.2 Diode à capacité variable génératrice d'harmoniques

Diode à capacité variable destinée à être utilisée comme multiplicateur de fréquence par suite de la non-linéarité de sa caractéristique capacité-tension. L'excursion de tension peut être telle que l'on atteigne la caractéristique directe.

4.15.3 Diode à capacité variable pour amplification paramétrique

Diode à capacité variable présentant une résistance négative due au «pompage» de la diode par un signal local, et destinée à amplifier les signaux de faible amplitude dans les amplificateurs paramétriques à faible bruit.

4.15.4 Diode à capacité variable utilisée en transposeur de fréquence

Diode à capacité variable dont la capacité en fonction de la tension n'est pas linéaire lorsqu'elle est «pompée» par un signal local, et destinée à être utilisée comme transposeur de fréquence.

4.16 Diode à avalanche à temps de transit

Diode qui présente une résistance de sortie négative en hyperfréquences, par suite des effets combinés de la multiplication par avalanche et de l'effet dû au temps de transit.

4.16.1 Diode IMPATT (diode à avalanche à temps de transit, fonctionnant dans le mode IMPATT)

Diode hyperfréquences à semiconducteurs qui, lorsque sa jonction est polarisée en avalanche, présente une résistance négative dans une gamme de fréquences déterminée par le temps de transit des porteurs de charge ayant une vitesse de saturation limitée dans la région de déplétion.

Note. — Le terme «IMPATT» provient de l'anglais: *Impact Avalanche and Transit Time*.

4.16.2 Diode TRAPATT (diode à avalanche à temps de transit, fonctionnant dans le mode TRAPATT)

Diode hyperfréquences à semiconducteurs qui, lorsque sa jonction est polarisée en avalanche, présente une résistance négative à des fréquences inférieures au domaine de fréquences correspondant au temps de transit dans la diode; cette résistance négative est due à la génération et à la disparition d'un plasma d'électrons et de trous qui résultent de l'interaction étroite entre la diode et une cavité hyperfréquences à multiples résonances.

Notes 1. — Le terme «TRAPATT» provient de l'anglais: *Trapped Plasma Avalanche Transit Time*.

2. — Le «domaine de fréquences correspondant au temps de transit dans la diode» est le domaine de fréquences déterminé par le temps de transit des porteurs de charge ayant une vitesse de saturation limitée dans la région de déplétion de la diode.

4.17 Diode tunnel

Diode ayant une jonction PN dans laquelle une action tunnel se produit, créant une conductance différentielle négative dans une certaine partie de la caractéristique courant-tension dans le sens direct.

4.18 Diode unitunnel

Diode tunnel dont les courants de pic et de vallée sont approximativement égaux.

4.15.2 *Harmonic generation variable-capacitance diode*

A variable-capacitance diode intended to be used as a frequency multiplier by means of its non-linear capacitance-voltage characteristic. The voltage swing may extend into the forward direction.

4.15.3 *Parametric amplifier variable-capacitance diode*

A variable-capacitance diode with a negative resistance generated by “pumping” the diode with local power and used for amplifying signals of small amplitude in low-noise parametric amplifiers.

4.15.4 *Frequency up-converter variable-capacitance diode*

A variable-capacitance diode with a voltage-dependent non-linear capacitance, “pumped” by local power and used as a frequency up-converter.

4.16 *Avalanche transit-time diode*

A diode that exhibits negative output resistance at microwave frequencies caused by the combined effects of the avalanche multiplication and the transit-time effect.

4.16.1 *IMPATT diode (avalanche transit-time diode in the IMPATT mode)*

A semiconductor microwave diode that, when its junction is biased into avalanche, exhibits a negative resistance over a frequency range determined by the transit time of charge carriers with saturation limited velocity through the depletion region.

Note. — The acronym “IMPATT” is derived from *Impact Avalanche and Transit Time*.

4.16.2 *TRAPATT diode (avalanche transit-time diode in the TRAPATT mode)*

A semiconductor microwave diode that, when its junction is biased into avalanche, exhibits a negative resistance at frequencies below the transit-time frequency range of the diode due to generation and dissipation of trapped electron-hole plasma resulting from the intimate interaction between the diode and a multiresonant microwave cavity.

Notes 1. — The acronym “TRAPATT” is derived from *Trapped Plasma Avalanche Transit Time*.

2. — The “transit-time frequency range of the diode” is the frequency range determined by the transit time of charge carriers with saturation limited velocity through the depletion region of the diode.

4.17 *Tunnel diode*

A diode having a PN junction in which tunnel action occurs giving rise to negative differential conductance in a certain range of the forward direction of the current-voltage characteristic.

4.18 *Unitunnel diode (backward diode)*

A tunnel diode whose peak and valley point currents are approximately equal.

4.19 *Cellule photoconductrice*

Dispositif dans lequel l'effet de photoconduction est utilisé.

4.20 *Cellule à effet photovoltaïque*

Dispositif dans lequel l'effet photovoltaïque est utilisé.

4.21 *Photodiode*

Diode dans laquelle l'effet photoélectrique est utilisé.

4.22 *Phototransistor*

Transistor dans lequel l'effet photoélectrique est utilisé.

4.23 *Thyristor*

Dispositif à semiconducteurs bistable, comprenant trois jonctions ou plus, qui peut être commuté de l'état bloqué à l'état passant ou vice versa.

Notes 1. — On utilise le terme «thyristor» comme terme générique pour couvrir toute la gamme des commutateurs de type PNP.

Il peut être employé seul pour n'importe quel membre de la famille des thyristors, à condition qu'il n'en résulte aucune ambiguïté ni aucune confusion. En particulier, le terme abrégé «thyristor» est très utilisé pour désigner le thyristor triode bloqué en inverse, autrefois appelé: «redresseur contrôlé à semiconducteurs».

2. — Les dispositifs ayant seulement trois couches mais possédant des caractéristiques de commutation similaires à celles des thyristors à quatre couches peuvent aussi être appelés thyristors.

4.24 *Transistor*

Dispositif à semiconducteurs susceptible de fournir une amplification en puissance et possédant trois bornes ou plus.

Note. — D'autres termes peuvent être utilisés pour décrire certains types spéciaux de dispositifs à semiconducteurs inclus dans cette définition.

4.25 *Transistor à effet de champ*

Transistor dans lequel le courant circulant dans un canal conducteur est contrôlé par un champ électrique dû à une tension appliquée entre les bornes de grille et de source.

4.26 *Limiteur de surtensions transitoires au sélénium*

Dispositif utilisant la forte pente des caractéristiques de blocage courant-tension de plaques au sélénium pour limiter les surtensions transitoires.

Note. — Plaque au sélénium: élément de base d'un limiteur de surtensions transitoires au sélénium, constitué par deux électrodes métalliques (plaque de base et contre-électrode) avec, entre les deux, une couche de sélénium polycristallin semiconducteur.

Les limiteurs peuvent être de deux types:

a) Polarisé:

Limiteur de surtensions transitoires au sélénium ayant une caractéristique courant-tension dissymétrique.

b) Non polarisé:

Limiteur de surtensions transitoires au sélénium ayant une caractéristique courant-tension symétrique.

4.19 *Photoconductive cell*

A device in which the photoconductive effect is utilized.

4.20 *Photovoltaic cell*

A device in which the photovoltaic effect is utilized.

4.21 *Photodiode*

A diode in which the photoelectric effect is utilized.

4.22 *Phototransistor*

A transistor in which the photoelectric effect is utilized.

4.23 *Thyristor*

A bi-stable semiconductor device comprising three or more junctions which can be switched from the off-state to the on-state or vice versa.

Notes 1. — The term “thyristor” is used as a generic term to cover the whole range of PNPN type switches.

It may be used by itself for any member of the thyristor family when such use does not result in ambiguity or misunderstanding. In particular, the abbreviated term “thyristor” is widely used for the reverse blocking triode thyristor, formerly called “semiconductor controlled rectifier”.

2. — Devices having only three layers but having switching characteristics similar to those of four-layer thyristors may also be called thyristors.

4.24 *Transistor*

A semiconductor device capable of providing power amplification and having three or more terminals.

Note. — Other names may be used to describe certain special types of semiconductor device covered by this definition.

4.25 *Field-effect transistor*

A transistor in which the current flowing through a conduction channel is controlled by an electric field arising from a voltage applied between the gate and source terminals.

4.26 *Selenium transient overvoltage suppressor*

A device utilizing the steep slope of the blocking current-voltage characteristics of selenium plates for limiting transient overvoltages.

Note. — Selenium plate: basic element of a selenium transient overvoltage suppressor consisting of two metal electrodes (base plate and counter-electrode) with a polycrystalline semiconducting selenium layer between them.

Suppressors may be of two types:

a) *Polarized:*

Selenium transient overvoltage suppressor having an asymmetrical current-voltage characteristic.

b) *Non-polarized:*

Selenium transient overvoltage suppressor having a symmetrical current-voltage characteristic.

5. Termes relatifs aux valeurs limites et aux caractéristiques

Note. — Quand il existe plusieurs formes pour un symbole littéral, la forme la plus fréquemment utilisée est indiquée dans cet article.

5.1 Tensions

5.1.1 Tension directe (V_F)

A l'étude.

5.1.2 Tension inverse (V_R)

Tension à travers une jonction ou une diode quand elle est polarisée dans le sens correspondant à la plus grande résistance.

Note. — Cette définition peut ne pas s'appliquer aux diodes tunnel.

5.1.3 Tension flottante (V_{fl})

Tension développée entre une borne en circuit ouvert et le point de référence lorsqu'une tension spécifiée est appliquée à n'importe laquelle des autres bornes.

5.1.4 Tension de claquage (V_{BR})

Tension inverse à laquelle le courant inverse de la jonction devient supérieur à une valeur spécifiée.

5.2 Températures

5.2.1 Température du boîtier (T_{case})

Température mesurée en un point spécifié sur le boîtier d'un dispositif à semiconducteurs.

5.2.2 Température de stockage (T_{stg})

Température à laquelle le dispositif est stocké sans qu'il lui soit appliqué de tension.

5.2.3 Température virtuelle (T_{vj})

Température équivalente interne

Température théorique basée sur une représentation simplifiée du comportement thermique et électrique d'un dispositif à semiconducteurs.

Notes 1. — Pour les dispositifs à semiconducteurs à jonction(s), ce terme peut être appelé température virtuelle (équivalente) de jonction.

2. — La température virtuelle n'est pas nécessairement la température la plus élevée du dispositif.

5.3 Caractéristiques thermiques

5.3.1 Résistance thermique (d'un dispositif à semiconducteurs) (R_{th})

Quotient de:

- 1) la différence entre la température virtuelle du dispositif et la température d'un point de référence extérieur spécifié, et
- 2) la dissipation de puissance en régime permanent dans le dispositif à semiconducteurs.

Notes 1. — La résistance thermique s'exprime généralement en °C/W.

2. — On suppose que la totalité du courant calorifique, causé par la dissipation de puissance, s'écoule dans cette résistance thermique.