

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60747-8

Première édition
First edition
1984-11

**Dispositifs à semiconducteurs –
Dispositifs discrets**

**Huitième partie:
Transistors à effet de champ**

**Semiconductor devices –
Discrete devices**

**Part 8:
Field-effect transistors**



Numéro de référence
Reference number
CEI/IEC 60747-8: 1984

Numéros des publications

Depuis le 1er janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- «Site web» de la CEI*
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement (Catalogue en ligne)*
- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International* (VEI).

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- **IEC web site***
- **Catalogue of IEC publications**
Published yearly with regular updates (On-line catalogue)*
- **IEC Bulletin**
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary* (IEV).

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60747-8

Première édition
First edition
1984-11

**Dispositifs à semiconducteurs –
Dispositifs discrets**

**Huitième partie:
Transistors à effet de champ**

**Semiconductor devices –
Discrete devices**

**Part 8:
Field-effect transistors**

© IEC 1984 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission
Telefax: +41 22 919 0300

3, rue de Varembé Geneva, Switzerland
e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

X

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

	Pages
PRÉAMBULE	4
PRÉFACE	4
Articles	
CHAPITRE I: GÉNÉRALITÉS	
1. Note d'introduction	8
2. Domaine d'application	8
3. Classification	8
CHAPITRE II: TERMINOLOGIE ET SYMBOLES LITTÉRAUX	
1. Types de transistors à effet de champ	10
2. Termes généraux	10
3. Termes relatifs aux valeurs limites et aux caractéristiques	12
4. Symboles littéraux	14
CHAPITRE III: VALEURS LIMITES ET CARACTÉRISTIQUES ESSENTIELLES	
1. Généralités	26
1.1 Catégories de dispositifs	26
1.2 Dispositifs à grilles multiples	26
1.3 Précautions de manipulation	26
2. Valeurs limites	26
2.1 Températures	26
2.2 Dissipation de puissance	26
2.3 Tensions et courants	26
2.4 Données mécaniques	28
3. Caractéristiques	28
3.1 Caractéristiques pour applications en amplificateur basse fréquence	28
3.2 Caractéristiques pour applications en amplificateur haute fréquence	32
3.3 Caractéristiques pour applications en commutation	34
3.4 Caractéristiques pour applications en découpeur	38
3.5 Caractéristiques pour applications en amplificateur à courant continu à faible niveau	42
3.6 Caractéristiques pour applications en résistance commandée par la tension	44
3.7 Caractéristiques spécifiques des transistors à effet de champ appariés pour applications différentielles en basse fréquence	46
4. Données d'applications	48
CHAPITRE IV: MÉTHODES DE MESURE	
1. Généralités	50
1.1 Polarité	50
1.2 Précautions générales	50
1.3 Précautions de manipulation	50
1.4 Catégories pour les différents types	50
2. Courant résiduel de grille ou courant de fuite de grille	50
3. Courant de drain (types A, B et C)	54
4. Courant de drain au blocage (types A, B et C)	56
5. Tension grille-source de blocage (types A et B)	56
6. Tension de seuil grille-source (type C)	58
7. Capacité d'entrée, sortie en court-circuit, en petits signaux (types A, B et C)	58
8. Conductance de sortie, entrée en court-circuit, en petits signaux (types A, B et C)	62
9. Capacité de sortie, entrée en court-circuit, en petits signaux (types A, B et C)	66
10. Transconductance directe, sortie en court-circuit, en petits signaux (types A, B et C)	68
11. Capacité de réaction, entrée en court-circuit, en petits signaux (types A, B et C)	74
12. Bruit (types A, B et C)	78
13. Paramètres y (types A, B et C)	82
14. Temps de commutation (types A, B et C)	82
15. Résistance statique drain-source à l'état passant ou tension drain-source à l'état passant et résistance à l'état bloqué	86
16. Résistance drain-source à l'état passant (en petits signaux)	88
17. Paramètres s	90

CONTENTS

	Page
FOREWORD	5
PREFACE	5

Clause

CHAPTER I: GENERAL

1. Introductory note	9
2. Scope	9
3. Classification	9

CHAPTER II: TERMINOLOGY AND LETTER SYMBOLS

1. Types of field-effect transistors	11
2. General terms	11
3. Terms related to ratings and characteristics	13
4. Letter symbols	15

CHAPTER III: ESSENTIAL RATINGS AND CHARACTERISTICS

1. General	27
1.1 Device categories	27
1.2 Multiple-gate devices	27
1.3 Handling precautions	27
2. Ratings (limiting values)	27
2.1 Temperatures	27
2.2 Power dissipation	27
2.3 Voltages and currents	27
2.4 Mechanical data	29
3. Characteristics	29
3.1 Characteristics for low-frequency amplifier applications	29
3.2 Characteristics for high-frequency amplifier applications	33
3.3 Characteristics for switching applications	35
3.4 Characteristics for chopper applications	39
3.5 Characteristics for low-level d.c. amplifier applications	43
3.6 Characteristics for voltage-controlled resistor applications	45
3.7 Specific characteristics of matched-pair field-effect transistors for low-frequency differential applications	47
4. Application data	49

CHAPTER IV: MEASURING METHODS

1. General	51
1.1 Polarity	51
1.2 General precautions	51
1.3 Handling precautions	51
1.4 Type categories	51
2. Gate cut-off current or gate leakage current	51
3. Drain current (types A, B and C)	55
4. Drain cut-off current (types A, B and C)	57
5. Gate-source cut-off voltage (types A and B)	57
6. Gate-source threshold voltage (type C)	59
7. Small-signal short-circuit input capacitance (types A, B and C)	59
8. Small-signal short-circuit output conductance (types A, B and C)	63
9. Small-signal short-circuit output capacitance (types A, B and C)	67
10. Small-signal short-circuit forward transconductance (types A, B and C)	69
11. Small-signal short-circuit feedback capacitance (types A, B and C)	75
12. Noise (types A, B and C)	79
13. y -parameters (types A, B and C)	83
14. Switching times (types A, B and C)	83
15. Static drain-source on-state resistance or drain-source on-state voltage and off-state resistance	87
16. On-state drain-source resistance (under small-signal conditions)	89
17. Scattering parameters	91

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS

Dispositifs discrets

Huitième partie: Transistors à effet de champ

PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PRÉFACE

La présente norme a été préparée par le Comité d'Etudes n° 47 de la CEI: Dispositifs à semiconducteurs.

La Publication 747-8 constitue la huitième partie d'une norme générale sur les dispositifs à semiconducteurs, la Publication 747 de la CEI. En plus des normes générales de la Publication 747-1, les normes données dans la présente publication complètent les normes sur les transistors à effet de champ.

Le Comité d'Etudes n° 47, réuni à Londres en septembre 1982, a approuvé le remaniement des Publications 147 et 148 de la CEI qui consiste en une nouvelle articulation en fonction des semiconducteurs traités. Toutes les parties constitutantes ayant déjà été approuvées par des votes suivant la Règle des Six Mois ou la Procédure des Deux Mois, il n'a pas été jugé nécessaire d'organiser un nouveau scrutin.

Les informations relatives aux circuits intégrés qui figurent déjà dans les Publications 147 et 148 seront dès lors incorporées à la Publication 748 de la CEI. Les informations relatives aux essais mécaniques et climatiques qui figurent déjà dans les Publications 147-5 et 5A seront dès lors incorporées à la Publication 749 de la CEI.

Cette norme sera tenue à jour en révisant et en élargissant son texte parallèlement à la poursuite des travaux du Comité d'Etudes n° 47 pour tenir compte des progrès effectués dans le domaine des dispositifs à semiconducteurs.

Note. — Les Publications 747, 748 et 749 annulent et remplacent, au fur et à mesure de la parution de leurs différentes parties, les Publications 147 et 148.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES

Discrete devices

Part 8: Field-effect transistors

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

PREFACE

This standard has been prepared by IEC Technical Committee No.47: Semiconductor Devices.

Publication 747-8 constitutes the eighth part of a general standard on semiconductor devices, IEC Publication 747. In addition to the general standards of Publication 747-1, the standards given in the present publication complete the standards on field-effect transistors.

The meeting of Technical Committee No.47, held in London in September 1982, approved the re-organization of IEC Publications 147 and 148 into the present device-oriented arrangement. Since all the constituent parts had been previously approved by votes under the Six Months' Rule or Two Months' Procedure, a new vote was not deemed necessary.

Material concerning integrated circuits previously found in Publications 147 and 148 will now be included in IEC Publication 748. Material concerning mechanical and climatic test methods previously found in Publications 147-5 and 5A will now be included in IEC Publication 749.

This standard will be kept up to date by revising and extending the document as the work in Technical Committee No.47 continues and takes into account advances in the field of semiconductor devices.

Note. — Publications 747, 748 and 749 supersede and replace, as their different parts are published, the Publications 147 and 148.

INDEX DES RÉFÉRENCES CROISÉES

Nouveau paragraphe	Ancien paragraphe	Document ou publication
<i>Chapitre I</i>		
1	—	—
2	1.1	147-1, IV
3	4	147-0C, IV
<i>Chapitre II</i>		
1 à 2	1 à 2	147-0C, IV
3.1	1.2	147-1, IV
3.2 à 3.7	3.1 à 3.6	147-0C, IV
4.1	—	—
4.2	1.2	} 148, IX
4.3.1 à 4.3.6	3.1 à 3.6	} 148A, IX
4.3.7	3.7	148A, IX
		148B, IX
<i>Chapitre III</i>		
1 à 3.6	1 à 3.6	147-1, IV
3.7	3.7	147-1J, IV
4.1	4.1	147-1, IV
<i>Chapitre IV</i>		
1 à 16	1 à 16	147-2G, IV
17	17	147-2M, IV

CROSS REFERENCES INDEX

New clause number	Old clause number	Document or publication
<i>Chapter I</i>		
1	—	—
2	1.1	147-1, IV
3	4	147-0C, IV
<i>Chapter II</i>		
1 to 2	1 to 2	147-0C, IV
3.1	1.2	147-1, IV
3.2 to 3.7	3.1 to 3.6	147-0C, IV
4.1	—	—
4.2	1.2	} 148, IX
		} 148A, IX
4.3.1 to 4.3.6	3.1 to 3.6	148A, IX
4.3.7	3.7	148B, IX
<i>Chapter III</i>		
1 to 3.6	1 to 3.6	147-1, IV
3.7	3.7	147-1J, IV
4.1	4.1	147-1, IV
<i>Chapter IV</i>		
1 to 16	1 to 16	147-2G, IV
17	17	147-2M, IV

DISPOSITIFS À SEMICONDUCTEURS

Dispositifs discrets

Huitième partie: Transistors à effet de champ

CHAPITRE I: GÉNÉRALITÉS

1. Note d'introduction

La présente publication doit être utilisée avec la Publication 747-1 qui donne les informations de base sur:

- la terminologie;
- les symboles littéraux;
- les valeurs limites et caractéristiques essentielles;
- les méthodes de mesure;
- la réception et la fiabilité.

L'ordre des différents chapitres est conforme à la Publication 747-1, chapitre III, paragraphe 2.1.

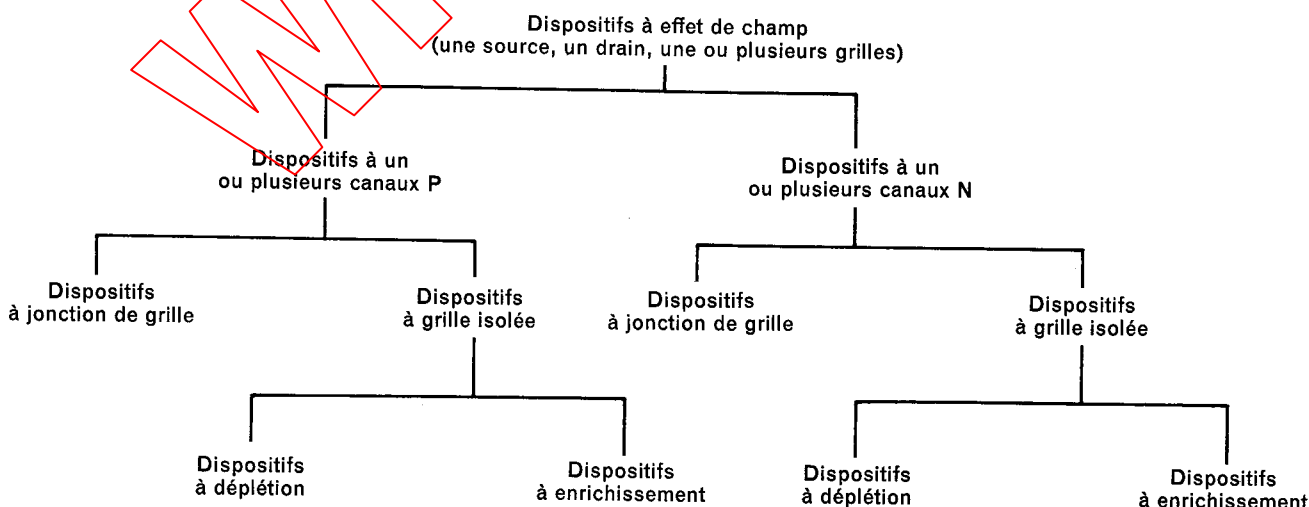
2. Domaine d'application

La présente publication donne les normes pour les catégories suivantes de transistors à effet de champ:

- Type A: type à jonction de grille;
- Type B: type à grille isolée à déplétion;
- Type C: type à grille isolée à enrichissement.

3. Classification

Etant donné qu'un transistor à effet de champ peut avoir une ou plusieurs grilles, il en résulte la classification suivante:



SEMICONDUCTOR DEVICES

Discrete devices

Part 8: Field-effect transistors

CHAPTER 1: GENERAL

1. Introductory note

As a rule, it will be necessary to use Publication 747-1 together with the present publication. In 747-1, the user will find all basic information on:

- terminology;
- letter symbols;
- essential ratings and characteristics;
- measuring methods;
- acceptance and reliability.

The sequence of the different chapters is in accordance with Publication 747-1, Chapter III, Sub-clause 2.1.

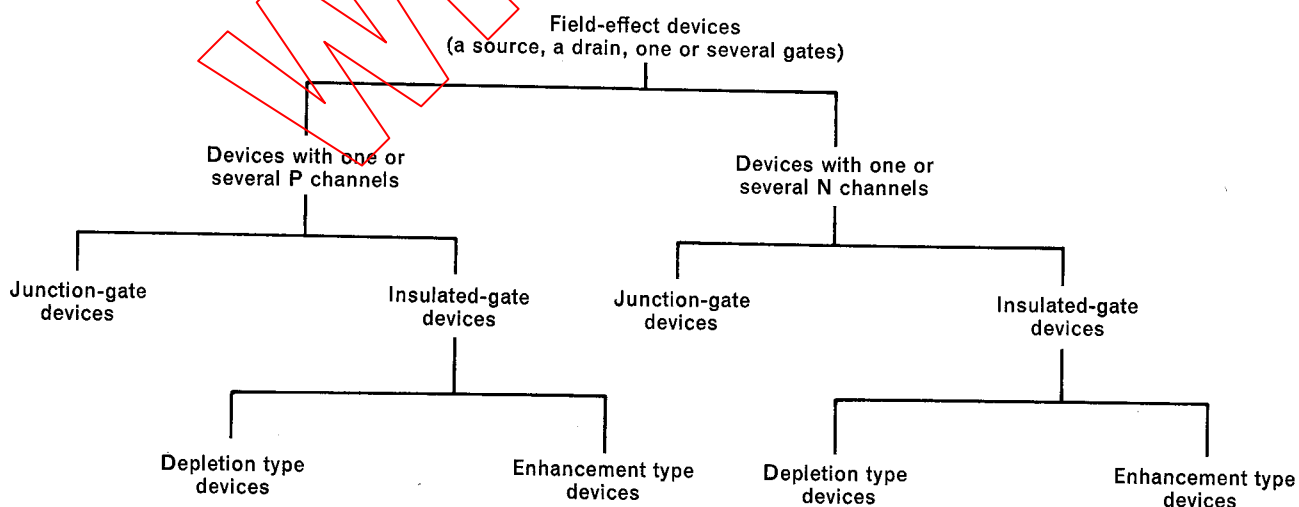
2. Scope

The present publication gives standards for the following categories of field-effect transistors:

- Type A: junction-gate type;
- Type B: insulated-gate depletion type;
- Type C: insulated-gate enhancement type.

3. Classification

Since a field-effect transistor may have one or several gates, the following classification results:



CHAPITRE II: TERMINOLOGIE ET SYMBOLES LITTÉRAUX

1. Types de transistors à effet de champ

1.1 *Transistor à effet de champ à canal N*

Transistor à effet de champ ayant un canal conducteur de type N.

1.2 *Transistor à effet de champ à canal P*

Transistor à effet de champ ayant un canal conducteur de type P.

1.3 *Transistor à effet de champ à jonction de grille*

Transistor à effet de champ ayant une ou plusieurs régions de grille qui forment une ou des jonctions PN avec le canal.

1.4 *Transistor à effet de champ à grille isolée*

Transistor à effet de champ ayant une ou plusieurs électrodes de grille isolées électriquement du canal.

1.5 *Transistor à effet de champ métal-oxyde-semiconducteur*

Transistor à effet de champ à grille isolée dans lequel la couche isolante, entre chaque électrode de grille et le canal, est un oxyde.

1.6 *Transistor à effet de champ à déplétion*

Transistor à effet de champ ayant une conduction appréciable du canal pour une tension grille-source nulle; la conduction du canal peut être augmentée ou diminuée suivant la polarité de la tension grille-source appliquée.

1.7 *Transistor à effet de champ à enrichissement*

Transistor à effet de champ qui a essentiellement une conduction nulle du canal pour une tension grille-source nulle; la conduction du canal peut être augmentée par l'application d'une tension grille-source de polarité convenable.

1.8 *Transistor à effet de champ triode*

Transistor à effet de champ possédant une région de grille, une région de source et une région de drain.

Note. — Quand il n'y a aucun risque de confusion, on peut utiliser le terme abrégé «triode à effet de champ».

1.9 *Transistor à effet de champ tétrode*

Transistor à effet de champ possédant deux régions de grille indépendantes, une région de source et une région de drain.

Note. — Quand il n'y a aucun risque de confusion, on peut utiliser le terme abrégé «tétrode à effet de champ».

2. Termes généraux

2.1 *Région de source d'un transistor à effet de champ*

Région à partir de laquelle les porteurs majoritaires circulent dans le canal.

CHAPTER II: TERMINOLOGY AND LETTER SYMBOLS

1. Types of field-effect transistors

1.1 *N-channel field-effect transistor*

A field-effect transistor which has an N-type conduction channel.

1.2 *P-channel field-effect transistor*

A field-effect transistor which has a P-type conduction channel.

1.3 *Junction-gate field-effect transistor*

A field-effect transistor having one or more gate regions which form PN junction(s) with the channel.

1.4 *Insulated-gate field-effect transistor*

A field-effect transistor having one or more gate electrodes which are electrically insulated from the channel.

1.5 *Metal-oxide-semiconductor field-effect transistor*

An insulated-gate field-effect transistor in which the insulating layer between each gate electrode and the channel is oxide material.

1.6 *Depletion type field-effect transistor*

A field-effect transistor having appreciable channel conductivity for zero gate-source voltage; the channel conductivity may be increased or decreased according to the polarity of the applied gate-source voltage.

1.7 *Enhancement type field-effect transistor*

A field-effect transistor having substantially zero channel conductivity for zero gate-source voltage; the channel conductivity may be increased by the application of a gate-source voltage of appropriate polarity.

1.8 *Triode field-effect transistor*

A field-effect transistor having a gate region, a source region and a drain region.

Note. — Where no confusion is likely to occur, the term may be abbreviated to “field-effect triode”.

1.9 *Tetrode field-effect transistor*

A field-effect transistor having two independent gate regions, a source region and a drain region.

Note. — Where no confusion is likely to occur, the term may be abbreviated to “field-effect tetrode”.

2. General terms

2.1 *Source region of a field-effect transistor*

A region from which majority carriers flow into the channel.

2.2 Région de drain d'un transistor à effet de champ

Région dans laquelle les porteurs majoritaires circulent en provenance du canal.

2.3 Région de grille d'un transistor à effet de champ

Région associée à l'électrode de grille, dans laquelle l'effet du champ électrique dû à la tension de commande s'exerce.

2.4 Fonctionnement en mode de déplétion

Fonctionnement d'un transistor à effet de champ, tel que la modification de la tension grille-source de zéro à une valeur finie diminue la valeur absolue du courant de drain.

2.5 Fonctionnement en mode d'enrichissement

Fonctionnement d'un transistor à effet de champ, tel que la modification de la tension grille-source de zéro à une valeur finie augmente la valeur absolue du courant de drain.

2.6 Canal

Mince couche de semiconducteur entre la région de source et celle de drain, et dans laquelle circule un courant contrôlé par la différence de potentiel existant entre la grille et la source.

2.7 Substrat

2.7.1 Substrat (d'un transistor à effet de champ à jonction de grille)/substrat (d'un transistor à effet de champ à grille isolée)

Matériau semiconducteur comprenant un canal, une source et un drain et qui peut avoir un contact non redresseur.

2.7.2 Substrat (d'un transistor à effet de champ en couche mince)

Isolant qui porte les électrodes de source et de drain, la couche de grille isolée et la mince couche de semiconducteur.

3. Termes relatifs aux valeurs limites et aux caractéristiques

Note. — Lorsqu'il existe plusieurs sortes distinctes de symboles littéraux, on donne ici la plus utilisée.

3.1 Sens «direct» et «inverse»

Ici, «inverse» signifie: sens dans lequel le nombre de porteurs de charge du canal diminue, et «direct» signifie: sens dans lequel le nombre des porteurs de charge du canal augmente.

3.2 Tension de seuil (d'un transistor à effet de champ à enrichissement) ($V_{GS(TO)}$)

Tension grille-source pour laquelle la valeur absolue du courant de drain atteint une faible valeur spécifiée.

3.3 Tension de blocage (d'un transistor à effet de champ à déplétion) ($V_{GS(off)}$)

Tension grille-source pour laquelle la valeur absolue du courant de drain atteint une faible valeur spécifiée.

2.2 Drain region of a field-effect transistor

A region into which majority carriers flow from the channel.

2.3 Gate region of a field-effect transistor

A region associated with the gate electrode, in which the electric field due to the control voltage is effective.

2.4 Depletion mode operation

The operation of a field-effect transistor such that changing the gate-source voltage from zero to a finite value decreases the magnitude of the drain current.

2.5 Enhancement mode operation

The operation of a field-effect transistor such that changing the gate-source voltage from zero to a finite value increases the magnitude of the drain current.

2.6 Channel

A thin semiconductor layer between the source region and the drain region, in which the current flow is controlled by the gate potential.

2.7 Substrate

2.7.1 Substrate (of a junction-gate field-effect transistor)/substrate (of an insulated-gate field-effect transistor)

A semiconductor material which contains a channel, a source and a drain and which may have a non-rectifying contact.

2.7.2 Substrate (of a thin-film field-effect transistor)

An insulator which supports the source and drain electrodes, the insulated gate layer and the thin semiconductor layer.

3. Terms related to ratings and characteristics

Note. — When several distinctive forms of a letter symbol exist, the most commonly used form is given.

3.1 “Reverse” and “forward” directions

Here, “reverse” means: the direction in which the channel carriers are decreased (depleted), and “forward” means: the direction in which the channel carriers are increased (enhanced).

3.2 Threshold voltage (of an enhancement type field-effect transistor) ($V_{GS(TO)}$)

The gate-source voltage at which the magnitude of the drain current reaches a specified low value.

3.3 Cut-off voltage (of a depletion type field-effect transistor) ($V_{GS(off)}$)

The gate-source voltage at which the magnitude of the drain current reaches a specified low value.

3.4 Courant résiduel de grille (d'un transistor à effet de champ à jonction de grille)

Courant circulant dans la borne de grille d'un transistor à effet de champ à jonction lorsque la jonction de grille est polarisée en inverse.

3.5 Courant de fuite de grille (d'un transistor à effet de champ à grille isolée)

Courant de fuite circulant dans la borne de grille d'un transistor à effet de champ à grille isolée.

3.6 Capacité d'entrée

Capacité entre les bornes de grille et de source, le drain étant court-circuité à la source vis-à-vis de signaux dynamiques, dans des conditions de polarisation et de fréquence spécifiées.

3.7 Résistance grille-source (r_{GS})

Résistance en courant continu entre les bornes de grille et de source pour des tensions grille-source et drain-source spécifiées.

4. Symboles littéraux

4.1 Généralités

Les articles 2, 3 et 4 de la Publication 747-1, chapitre V, s'appliquent.

4.2 Indices généraux supplémentaires

En plus de la liste des indices généraux donnée dans la Publication 747-1, chapitre V, paragraphe 2.2.1, les indices suivants sont recommandés pour les transistors à effet de champ:

D, d = drain
G, g = grille
S, s = source
B, b; U, u = substrat
T; th; (TO) = seuil

4.3 Liste de symboles littéraux

Nom et désignation	Symbole littéral	Observations
4.3.1 Tensions		
Tension (continue) drain-source	V_{DS}	
Tension (continue) grille-source	V_{GS}	
Tension grille-source au blocage (d'un transistor à effet de champ à jonction et d'un transistor à effet de champ à grille isolée du type à déplétion)	$V_{GS(OFF)}$; V_{GSoff}	
Tension de seuil grille-source (d'un transistor à effet de champ à grille isolée du type à enrichissement)	V_{GST} ; $V_{GS(th)}$; $V_{GS(TO)}$	

3.4 Gate cut-off current (of a junction-gate field-effect transistor)

The current flowing in the gate terminal of a junction field-effect transistor when the gate junction is biased in the reverse direction.

3.5 Gate leakage current (of an insulated-gate field-effect transistor)

The leakage current flowing in the gate terminal of an insulated-gate field-effect transistor.

3.6 Input capacitance

The capacitance between gate and source terminals with the drain short-circuited to the source for a.c. signals, under specified bias and frequency conditions.

3.7 Gate-source resistance (r_{GS})

The d.c. resistance between gate and source terminals at specified gate-source and drain-source voltages.

4. Letter symbols

4.1 General

Clauses 2, 3 and 4 of Publication 747-1, Chapter V, apply.

4.2 Additional general subscripts

In addition to the list of recommended general subscripts given in Publication 747-1, Chapter V, Sub-clause 2.2.1, the following special subscripts are recommended for the field of field-effect transistors:

D, d = drain
G, g = gate
S, s = source
B, b; U, u = substrate
T; th; (TO) = threshold

4.3 List of letter symbols

Name and designation	Letter symbol	Remarks
4.3.1 Voltages		
Drain-source (d.c.) voltage	V_{DS}	
Gate-source (d.c.) voltage	V_{GS}	
Gate-source cut-off voltage (of a junction field-effect transistor and of a depletion type insulated-gate field-effect transistor)	$V_{GS(OFF)}$; V_{GSoff}	
Gate-source threshold voltage (of an enhancement type insulated-gate field-effect transistor)	V_{GST} ; $V_{GS(th)}$; $V_{GS(TO)}$	

Nom et désignation	Symbole littéral	Observations
4.3.1 (suite)		
Tension directe (continue) grille-source	V_{GSF}	
Tension inverse (continue) grille-source	V_{GSR}	
Tension (continue) grille-drain	V_{GD}	
Tension (continue) source-substrat	$V_{SB}; V_{SU}$	
Tension (continue) drain-substrat	$V_{DB}; V_{DU}$	
Tension (continue) grille-substrat	$V_{GB}; V_{GU}$	
Tension grille-grille (pour les dispositifs à plusieurs grilles)	V_{G1-G2}	
Tension de claquage grille-source, le drain étant court-circuité à la source	$V_{(BR)GSS}$	
4.3.2 Courants		
Courant (continu) de drain	I_D	
Courant de drain, dans des conditions grille-source spécifiées	I_{DSX}	
Courant de drain, pour une résistance grille-source extérieure spécifiée	I_{DSR}	
Courant de drain, la grille étant court-circuitée à la source ($V_{GS} = 0$)	I_{DSS}	
Courant (continu) de source	I_S	
Courant de source, dans des conditions grille-drain spécifiées	I_{SDX}	
Courant de source, la grille étant court-circuitée au drain ($V_{GD} = 0$)	I_{SDS}	
Courant (continu) de grille	I_G	
Courant direct de grille	I_{GF}	
Courant résiduel de grille (d'un transistor à effet de champ à jonction), la source étant en circuit ouvert	I_{GDO}	
Courant résiduel de grille (d'un transistor à effet de champ à jonction), le drain étant en circuit ouvert	I_{GSO}	
Courant résiduel de grille (d'un transistor à effet de champ à jonction), le drain étant court-circuité à la source	I_{GSS}	
Courant de fuite de grille (d'un transistor à effet de champ à grille isolée), le drain étant court-circuité à la source	I_{GSS}	
Courant de fuite de grille (d'un transistor à effet de champ à jonction), dans des conditions de circuit drain-source spécifiées	I_{GSX}	
Courant de substrat	$I_B; I_U$	

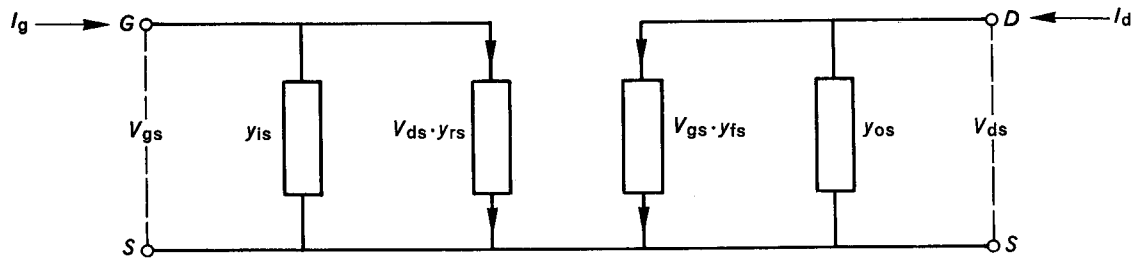
Name and designation	Letter symbol	Remarks
4.3.1 (continued)		
Forward gate-source (d.c.) voltage	V_{GSF}	
Reverse gate-source (d.c.) voltage	V_{GSR}	
Gate-drain (d.c.) voltage	V_{GD}	
Source-substrate (d.c.) voltage	$V_{SB}; V_{SU}$	
Drain-substrate (d.c.) voltage	$V_{DB}; V_{DU}$	
Gate-substrate (d.c.) voltage	$V_{GB}; V_{GU}$	
Gate-gate voltage (for multi-gate devices)	V_{G1-G2}	
Gate-source breakdown voltage with drain short-circuited to source	$V_{(BR)GSS}$	
4.3.2 Currents		
Drain (d.c.) current	I_D	
Drain current, at a specified gate-source condition	I_{DSX}	
Drain current, at a specified (external) gate-source resistance	I_{DSR}	
Drain current, with gate short-circuited to source ($V_{GS} = 0$)	I_{DSS}	
Source (d.c.) current	I_S	
Source current, at a specified gate-drain condition	I_{SDX}	
Source current, with gate short-circuited to drain ($V_{GD} = 0$)	I_{SSS}	
Gate (d.c.) current	I_G	
Forward gate current	I_{GF}	
Gate cut-off current (of a junction field-effect transistor), with source open-circuited	I_{GDO}	
Gate cut-off current (of a junction field-effect transistor), with drain open-circuited	I_{GSO}	
Gate cut-off current (of a junction field-effect transistor), with drain short-circuited to source	I_{GSS}	
Gate leakage current (of an insulated-gate field-effect transistor), with drain short-circuited to source	I_{GSS}	
Gate cut-off current (of a junction field-effect transistor), with specified drain-source circuit conditions	I_{GSX}	
Substrate current	$I_B; I_U$	

Nom et désignation	Symbole littéral	Observations
4.3.3 Dissipation de puissance		
Dissipation de puissance (continue) drain-source	P_{DS}	
4.3.4 Résistances (ou conductances) et capacités		
Résistance drain-source Résistance grille-source Résistance grille-drain Résistance de grille (pour $V_{DS} = 0$ ou $v_{ds} = 0$)	$r_{DS}; r_{ds}$ $r_{GS}; r_{gs}$ $r_{GD}; r_{gd}$ $r_{GSS}; r_{gss}$	
Résistance drain-source à l'état passant	$r_{DS(ON)}; r_{ds(on)}; r_{DSon}$	
Résistance drain-source à l'état bloqué	$r_{DS(OFF)}; r_{ds(off)}; r_{DSoff}$	
Capacité grille-source, le drain étant en circuit ouvert (les circuits drain-source et grille-drain étant en circuit ouvert au point de vue alternatif)	C_{gs0}	
Capacité grille-drain, la source étant en circuit ouvert (les circuits drain-source et grille-source étant en circuit ouvert au point de vue alternatif)	C_{gdo}	
Capacité drain-source, la grille étant en circuit ouvert (les circuits grille-drain et grille-source étant en circuit ouvert au point de vue alternatif)	C_{ds0}	
Capacité d'entrée en montage source commune, la sortie étant en court-circuit; capacité grille-source (le drain et la source étant en court-circuit au point de vue alternatif)	$C_{iss}; C_{i1ss}$	
Capacité de sortie en montage source commune, l'entrée étant en court-circuit; capacité drain-source (la grille et la source étant en court-circuit au point de vue alternatif)	$C_{oss}; C_{22ss}$	
Conductance d'entrée en montage source commune, la sortie étant en court-circuit	g_{iss}	
Conductance de sortie en montage source commune, l'entrée étant en court-circuit	g_{oss}	
Capacité de réaction en montage source commune, l'entrée étant en court-circuit au point de vue alternatif	$C_{rss}; C_{12ss}$	
Capacité de sortie en montage drain commun, l'entrée étant en court-circuit (la grille et le drain étant en court-circuit au point de vue alternatif)	$C_{nds}; C_{22ds}$	
4.3.5 Paramètres y en petits signaux en montage source commune et paramètres du circuit en π équivalent (voir figures 1, 2 et 3, page 23)		
Admittance d'entrée, la sortie étant en court-circuit	$y_{is} = \text{Re}_{(y_{is})} + j\omega C_{is}$ $y_{i1s} = \text{Re}_{(y_{i1s})} + j\omega C_{i1s}$	
Admittance de transfert inverse, l'entrée étant en court-circuit	$y_{rs} = \text{Re}_{(y_{rs})} + j\omega C_{rs}$ $y_{12s} = \text{Re}_{(y_{12s})} + j\omega C_{12s}$	

Name and designation	Letter symbol	Remarks
4.3.3 Power dissipation		
Drain-source (d.c.) power dissipation	P_{DS}	
4.3.4 Resistances (or conductances) and capacitances		
Drain-source resistance Gate-source resistance Gate-drain resistance Gate resistance (with $V_{DS} = 0$ or $v_{ds} = 0$)	$r_{DS}; r_{ds}$ $r_{GS}; r_{gs}$ $r_{GD}; r_{gd}$ $r_{GSS}; r_{gss}$	
Drain-source on-state resistance	$r_{DS(ON)}; r_{ds(on)}; r_{DSon}$	
Drain-source off-state resistance	$r_{DS(OFF)}; r_{ds(off)}; r_{DSoff}$	
Open-circuit gate-source capacitance (drain-source and gate-drain open-circuited to a.c.)	C_{gs0}	
Open-circuit gate-drain capacitance (drain-source and gate-source open-circuited to a.c.)	C_{gdo}	
Open-circuit drain-source capacitance (gate-drain and gate-source open-circuited to a.c.)	C_{dso}	
Short-circuit input capacitance in common-source configuration; gate-source capacitance (drain-source short-circuited to a.c.)	$C_{iss}; C_{i1ss}$	
Short-circuit output capacitance in common-source configuration; drain-source capacitance (gate-source short-circuited to a.c.)	$C_{oss}; C_{o2ss}$	
Short-circuit input conductance in common-source configuration	g_{iss}	
Short-circuit output conductance in common-source configuration	g_{oss}	
Common-source reverse transfer capacitance with input short-circuited to a.c.	$C_{rss}; C_{r12ss}$	
Short-circuit output capacitance in common-drain configuration (gate-drain short-circuited to a.c.)	$C_{ods}; C_{o2ds}$	
4.3.5 Small-signal y parameters in common-source configuration and π equivalent circuit parameters (see Figures 1, 2 and 3, page 23).		
Short-circuit input admittance	$y_{is} = \text{Re}_{(y_{is})} + j\omega C_{is}$ $y_{i1s} = \text{Re}_{(y_{i1s})} + j\omega C_{i1s}$	
Short-circuit reverse transfer admittance	$y_{rs} = \text{Re}_{(y_{rs})} + j\omega C_{rs}$ $y_{r12s} = \text{Re}_{(y_{r12s})} + j\omega C_{r12s}$	

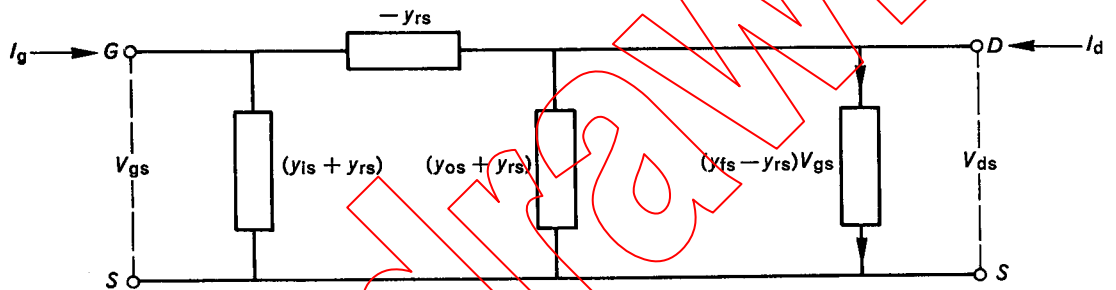
Nom et désignation	Symbole littéral	Observations
4.3.5 (suite)		
Admittance de transfert direct, la sortie étant en court-circuit	$y_{fs} = \text{Re}_{(y_{fs})} + j\text{Im}_{(y_{fs})}$ $y_{21s} = \text{Re}_{(y_{21s})} + j\text{Im}_{(y_{21s})}$	
Admittance de sortie, l'entrée étant en court-circuit	$y_{os} = \text{Re}_{(y_{os})} + j\omega C_{os}$ $y_{22s} = \text{Re}_{(y_{22s})} + j\omega C_{22s}$	
Module de l'admittance de transfert inverse, l'entrée étant en court-circuit	$ y_{fs} ; y_{12s} $	
Phase de l'admittance de transfert inverse, l'entrée étant en court-circuit	$\varphi_{yfs}; \varphi_{y12s}$	
Module de l'admittance de transfert direct, la sortie étant en court-circuit	$ y_{fs} ; y_{21s} $	
Phase de l'admittance de transfert direct, la sortie étant en court-circuit	$\varphi_{yfs}; \varphi_{y21s}$	
Conductance grille-source (dans le circuit en π équivalent)	g_{gs}	
Conductance grille-drain (dans le circuit en π équivalent)	g_{gd}	
Conductance drain-source (dans le circuit en π équivalent)	g_{ds}	
Transconductance directe (dans le circuit en π équivalent)	$g_{m0}; g_m$	
Capacité grille-source (dans le circuit en π équivalent)	C_{gs}	
Capacité grille-drain (dans le circuit en π équivalent)	C_{gd}	
Capacité drain-source (dans le circuit en π équivalent)	C_{ds}	
4.3.6 Autres paramètres		
Gain en puissance	$G_p; G_o$	
Fréquence de coupure (dans le montage en source commune)	f_{yfs}	
Tension de bruit	V_n	
Facteur de bruit	F	
Coefficient de température du courant de drain	α_{ID}	
Coefficient de température de la résistance drain-source	α_{rds}	
Retard à la croissance	$t_{d(on)}$	Temps de commutation (voir figure 4, page 24) $t_{on} = t_{d(on)} + t_r$ $t_{off} = t_{d(off)} + t_f$
Retard à la décroissance	$t_{d(off)}$	
Temps de croissance	t_r	
Temps de décroissance	t_f	
Temps total d'établissement	t_{on}	
Temps total de coupure	t_{off}	

Name and designation	Letter symbol	Remarks
4.3.5 (continued)		
Short-circuit forward transfer admittance	$y_{fs} = \text{Re}_{(yfs)} + j\text{Im}_{(yfs)}$ $y_{21s} = \text{Re}_{(y21s)} + j\text{Im}_{(y21s)}$	
Short-circuit output admittance	$y_{os} = \text{Re}_{(yos)} + j\omega C_{os}$ $y_{22s} = \text{Re}_{(y22s)} + j\omega C_{22s}$	
Modulus of the short-circuit reverse transfer admittance	$ y_{rs} ; y_{12s} $	
Phase of the short-circuit reverse transfer admittance	$\varphi_{rs}; \varphi_{y12s}$	
Modulus of the short-circuit forward transfer admittance	$ y_{fs} ; y_{21s} $	
Phase of the short-circuit forward transfer admittance	$\varphi_{fs}; \varphi_{y21s}$	
Gate-source conductance (in the π equivalent circuit)	g_{gs}	
Gate-drain conductance (in the π equivalent circuit)	g_{gd}	
Drain-source conductance (in the π equivalent circuit)	g_{ds}	
Forward transconductance (in the π equivalent circuit)	$g_{fs}; g_m$	
Gate-source capacitance (in the π equivalent circuit)	C_{gs}	
Gate-drain capacitance (in the π equivalent circuit)	C_{gd}	
Drain-source capacitance (in the π equivalent circuit)	C_{ds}	
4.3.6 Other parameters		
Power gain	$G_p; G_p$	
Cut-off frequency (in the common-source configuration)	f_{ys}	
Noise voltage	V_n	
Noise figure	F	
Temperature coefficient of drain current	α_{ID}	
Temperature coefficient of drain-source resistance	α_{rds}	
Turn-on delay time	$t_{d(on)}$	Switching times (see Figure 4, page 25) $t_{on} = t_{d(on)} + t_r$ $t_{off} = t_{d(off)} + t_f$
Turn-off delay time	$t_{d(off)}$	
Rise time	t_r	
Fall time	t_f	
Turn-on time	t_{on}	
Turn-off time	t_{off}	



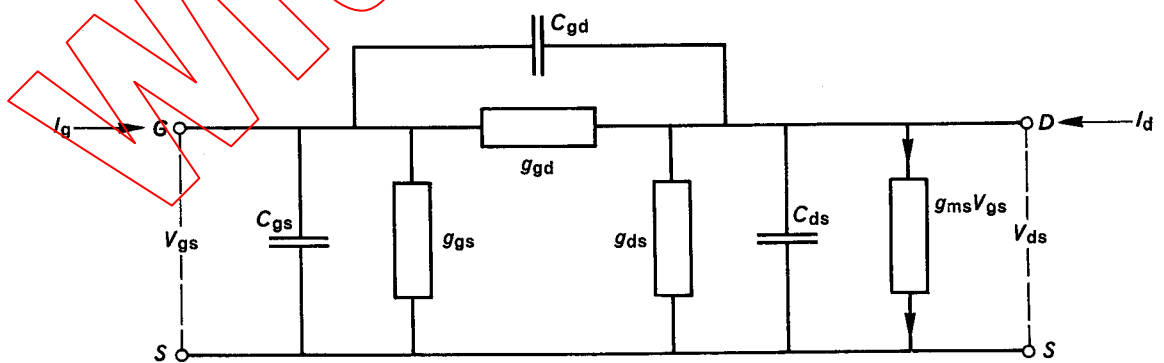
305/74

FIGURE 1



306/74

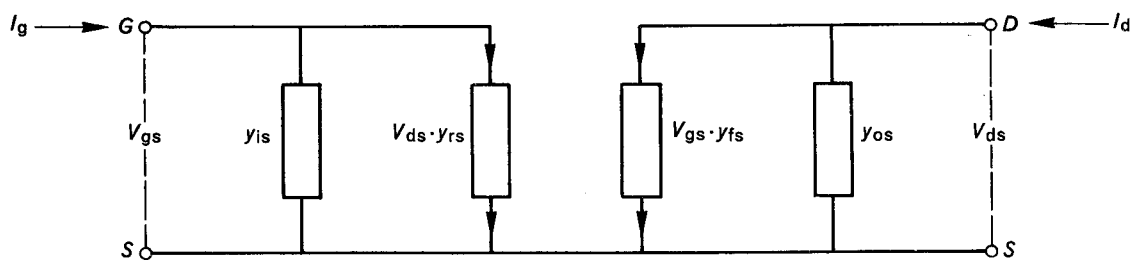
FIGURE 2



307/74

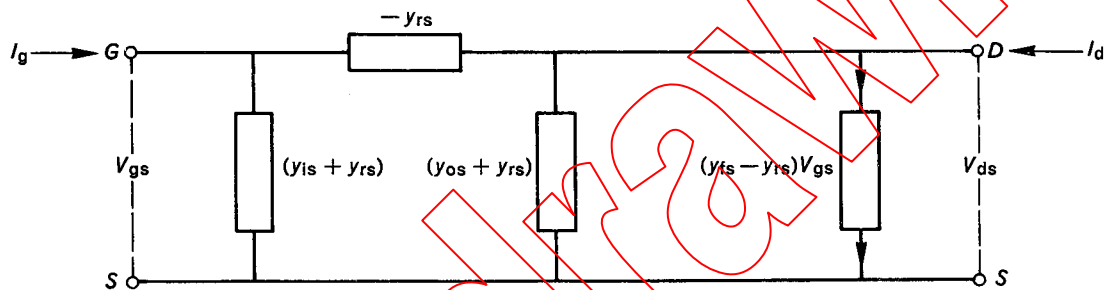
FIGURE 3

Paramètres y en petits signaux en montage source commune et paramètres du circuit en π équivalent



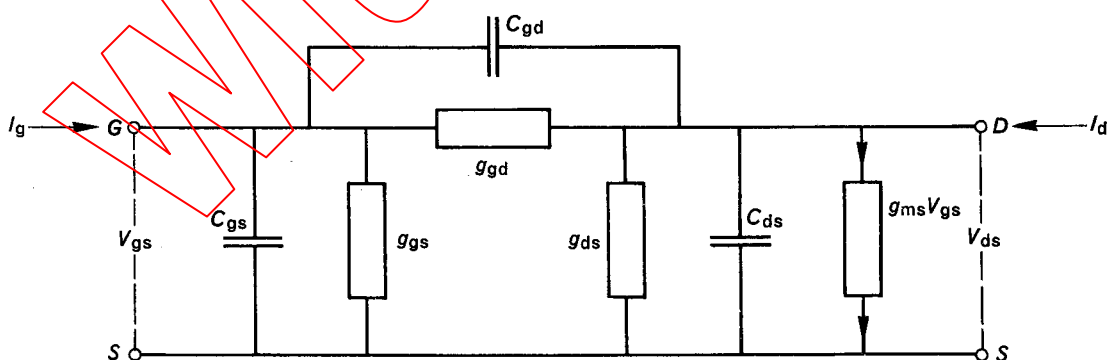
305/74

FIGURE 1



306/74

FIGURE 2



307/74

FIGURE 3

Small-signal y parameters in common-source configuration and π equivalent circuit parameters

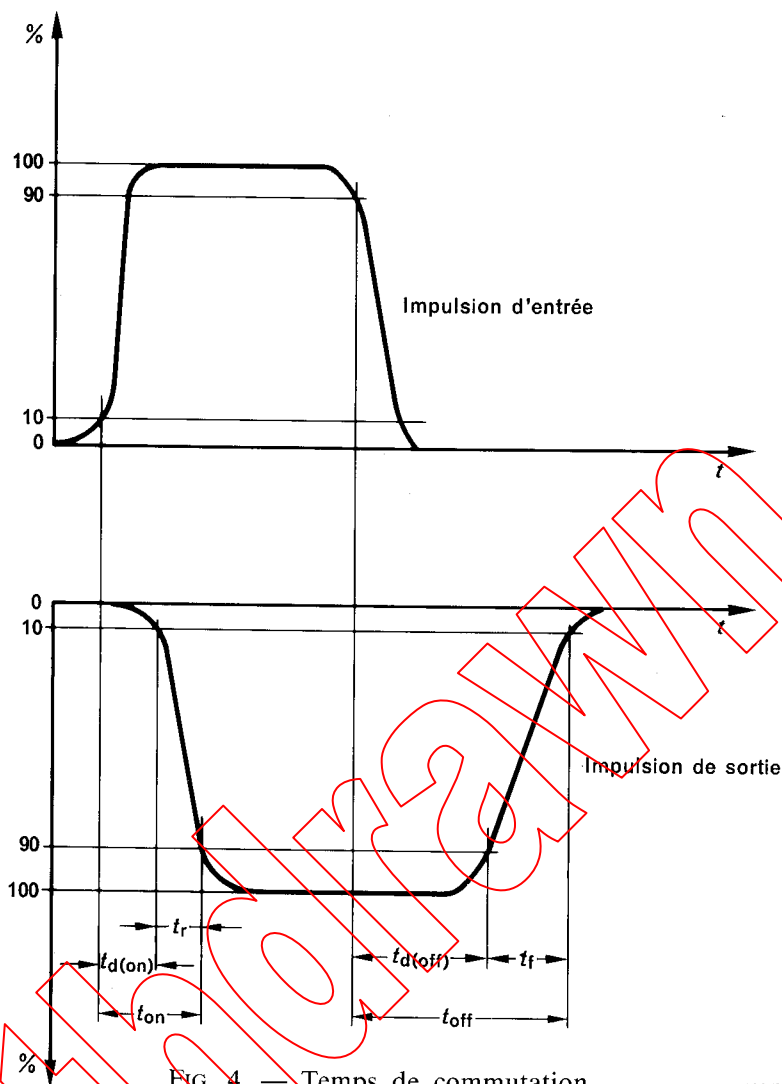


FIG. 4. — Temps de commutation.

132/84

4.3.7 Transistors à effet de champ appariés

Nom et désignation	Symbole littéral	Observations
Différence entre les courants de fuite de grille (pour les transistors à effet de champ à grille isolée) et différence entre les courants résiduels de grille (pour les transistors à effet de champ à jonction)	$I_{G1} - I_{G2}$	La plus faible valeur est soustraite de la plus forte valeur
Rapport des courants de drain pour une tension grille-source nulle	I_{DSS1}/I_{DSS2}	La plus faible des deux valeurs figure au numérateur
Différence des conductances de sortie en petits signaux et en source commune	$g_{os1} - g_{os2}$	La plus faible valeur est soustraite de la plus forte valeur
Rapport des conductances de transfert direct en petits signaux et en source commune	g_{fs1}/g_{fs2}	La plus faible des deux valeurs figure au numérateur
Différence des tensions grille-source	$V_{GS1} - V_{GS2}$	La plus faible valeur est soustraite de la plus forte valeur
Variation de la différence des tensions grille-source entre deux températures	$ \Delta(V_{GS1} - V_{GS2}) _{\Delta T}$	

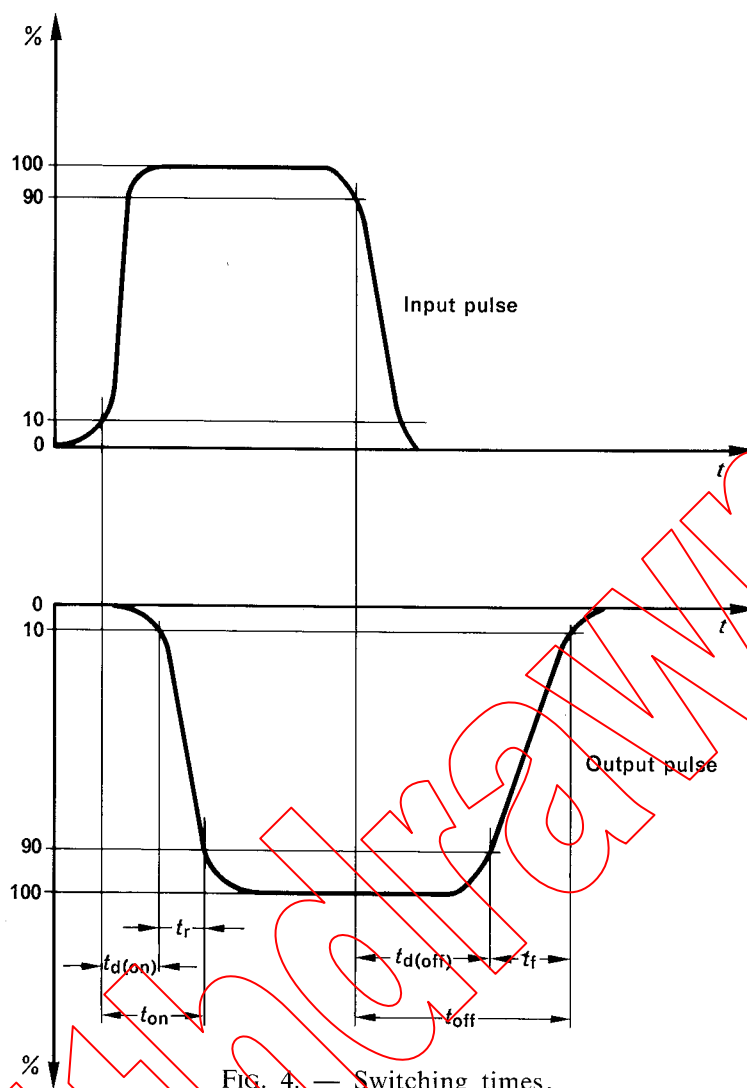


FIG. 4. — Switching times.

132/84

4.3.7 Matched-pair field-effect transistors

Name and designation	Letter symbol	Remarks
Difference of gate leakage currents (for insulated-gate field-effect transistors) and difference of gate cut-off currents (for junction field-effect transistors)	$I_{G1} - I_{G2}$	The smaller value is subtracted from the larger value
Ratio of drain currents for zero gate-source voltage	I_{DSS1}/I_{DSS2}	The smaller of the two values is taken as the numerator
Difference of small-signal common-source output conductances	$g_{os1} - g_{os2}$	The smaller value is subtracted from the larger value
Ratio of small-signal common-source forward transfer conductances	g_{fs1}/g_{fs2}	The smaller of the two values is taken as the numerator
Difference of gate-source voltages	$V_{GS1} - V_{GS2}$	The smaller value is subtracted from the larger value
Change in difference of gate-source voltages between two temperatures	$ \Delta(V_{GS1} - V_{GS2}) _{\Delta T}$	

CHAPITRE III: VALEURS LIMITES ET CARACTÉRISTIQUES ESSENTIELLES

1. Généralités

1.1 Catégories de dispositifs

Les transistors à effet de champ sont divisés en trois catégories:

Type A Type à jonction de grille.

Type B Type à grille isolée à déplétion.

Type C Type à grille isolée à enrichissement.

1.2 Dispositifs à grilles multiples

Pour les dispositifs à grilles multiples, les valeurs limites et les caractéristiques de grille exigées doivent être données pour chaque grille séparément, à moins qu'il n'en soit prescrit différemment.

1.3 Précautions de manipulation

A cause de la très grande résistance d'entrée des transistors à effet de champ, la couche isolant la grille (pour les types à grille isolée) ou la jonction de grille (pour les types à jonction de grille) peut être endommagée de façon irréversible si une tension trop élevée peut se développer, due par exemple au contact de personnes chargées électrostatiquement, aux courants de fuite des fers à souder, etc.

Lorsqu'on manipule ces dispositifs, on doit en conséquence observer les précautions de manipulation, données dans la Publication 747-1, chapitre IX, article 1.

2. Valeurs limites

2.1 Températures

2.1.1 Températures de stockage minimale et maximale (T_{sig})

2.1.2 Températures de fonctionnement minimale et maximale (température ambiante ou température d'un point de référence) (T_{amb} ou T_{ref})

2.2 Dissipation de puissance (P_{tot})

2.2.1 Dissipation de puissance totale maximale dans le domaine spécifié des températures de fonctionnement. On doit indiquer les exigences spéciales pour la ventilation et/ou le montage.

2.3 Tensions et courants

Les valeurs limites doivent être de préférence indiquées par une courbe dans le domaine des températures de fonctionnement, ou à 25 °C et à une autre température de fonctionnement plus élevée spécifiée, choisie dans la liste de la Publication 747-1, chapitre VI, article 5.

2.3.1 Tension drain-source maximale, dans des conditions spécifiées

2.3.2 Tension grille-source inverse maximale et, s'il y a lieu, tension grille-source directe maximale, dans des conditions spécifiées

TYPES		
A	B	C
+	+	+
+	+	+
+	+	+
+	+	+
+	+	+
+	+	+

CHAPTER III: ESSENTIAL RATINGS AND CHARACTERISTICS

1. General

1.1 Device categories

Field-effect transistors are divided into three categories:

- Type A Junction-gate type.
- Type B Insulated-gate depletion type.
- Type C Insulated-gate enhancement type.

1.2 Multiple-gate devices

For multiple-gate devices, the required gate ratings and characteristics shall be given for each gate separately, except where otherwise stated.

1.3 Handling precautions

Because of the very high input resistance of field-effect transistors, the gate insulation layer (for insulated-gate types) or the gate junction (for junction-gate types) may be irreversibly damaged if an excessive voltage is allowed to build up, e.g. due to contact with electrostatically charged persons, leakage currents from soldering irons, etc.

When handling these devices, the handling precautions given in Publication 747-1, Chapter IX, Clause 1, shall therefore be observed.

2. Ratings (limiting values)

2.1 Temperatures

2.1.1 Minimum and maximum storage temperatures (T_{stg})

2.1.2 Minimum and maximum operating temperatures, ambient or reference point (T_{amb} or T_{ref})

2.2 Power dissipation (P_{tot})

2.2.1 Maximum total power dissipation over the specified range of operating temperatures. Any special requirements for ventilation and/or mounting shall be stated.

2.3 Voltages and currents

Ratings shall be given preferably by a curve over the range of operating temperatures, or at 25 °C and one other higher operating temperature, chosen from the list in Publication 747-1, Chapter VI, Clause 5.

2.3.1 Maximum drain-source voltage, under specified conditions

2.3.2 Maximum reverse gate-source voltage and, where appropriate, maximum forward gate-source voltage, under specified conditions

TYPES		
A	B	C
+	+	+
+	+	+
+	+	+
+	+	+