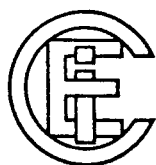


# NORME INTERNATIONALE INTERNATIONAL STANDARD

CEI  
IEC  
748-4

Première édition  
First edition  
1987



Commission Electrotechnique Internationale  
International Electrotechnical Commission  
Международная Электротехническая Комиссия

## Dispositifs à semiconducteurs

Circuits intégrés

Quatrième partie: Circuits intégrés d'interface

## Semiconductor devices

Integrated circuits

Part 4: Interface integrated circuits

Withdrawn



Documents

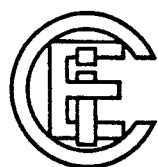
Publication  
748-4:1987  
Document Sharing Hub

Withdrawn

# NORME INTERNATIONALE INTERNATIONAL STANDARD

CEI  
IEC  
748-4

Première édition  
First edition  
1987



Commission Electrotechnique Internationale  
International Electrotechnical Commission  
Международная Электротехническая Комиссия

## Dispositifs à semiconducteurs

Circuits intégrés

Quatrième partie: Circuits intégrés d'interface

## Semiconductor devices

Integrated circuits

Part 4: Interface integrated circuits

© CEI 1987 Droits de reproduction réservés — Copyright — all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

Bureau Central de la Commission Electrotechnique Internationale 3, rue de Varembe Genève, Suisse



**Documents**  
Document Sharing Hub

## SOMMAIRE

|                                     | Pages |
|-------------------------------------|-------|
| PRÉAMBULE .....                     | 6     |
| PRÉFACE .....                       | 6     |
| INDEX DES RÉFÉRENCES CROISÉES ..... | 8     |

### CHAPITRE I: GÉNÉRALITÉS

#### Articles

|                                |    |
|--------------------------------|----|
| 1. Note d'introduction .....   | 10 |
| 2. Domaine d'application ..... | 10 |

### CHAPITRE II: TERMINOLOGIE ET SYMBOLES LITTÉRAUX

|                                                                                                                                                                                                           |    |
|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| 1. Termes pour la catégorie I (circuits de ligne, amplificateurs de lecture, commandes de périphériques (y compris commande de mémoire) et circuits de décalage de niveau, comparateurs de tension) ..... | 12 |
| 1.1 Termes généraux .....                                                                                                                                                                                 | 12 |
| 1.2 Termes relatifs aux valeurs limites et aux caractéristiques .....                                                                                                                                     | 14 |
| 1.2.1 Termes relatifs aux caractéristiques d'entrée .....                                                                                                                                                 | 14 |
| 1.2.2 Termes relatifs aux caractéristiques de sortie .....                                                                                                                                                | 16 |
| 1.2.3 Termes relatifs aux caractéristiques de transfert .....                                                                                                                                             | 18 |
| 2. Termes pour la catégorie II (convertisseurs linéaires et non linéaires analogique-numérique et numérique-analogique) .....                                                                             | 22 |
| 2.1 Termes généraux .....                                                                                                                                                                                 | 22 |
| 2.2 Termes relatifs au fonctionnement statique .....                                                                                                                                                      | 38 |
| 2.3 Termes relatifs au fonctionnement dynamique .....                                                                                                                                                     | 54 |
| 2.4 Caractéristiques diverses .....                                                                                                                                                                       | 62 |
| 3. Symboles littéraux .....                                                                                                                                                                               | 62 |
| 3.1 Généralités .....                                                                                                                                                                                     | 62 |
| 3.2 Symboles littéraux pour la catégorie I .....                                                                                                                                                          | 62 |
| 3.3 Symboles littéraux pour la catégorie II .....                                                                                                                                                         | 66 |

### CHAPITRE III: VALEURS LIMITES ET CARACTÉRISTIQUES ESSENTIELLES

#### SECTION UN — CATÉGORIE I (CIRCUITS DE LIGNE, AMPLIFICATEURS DE LECTURE, COMMANDES DE PÉRIPHÉRIQUES ET CIRCUITS DE DÉCALAGE DE NIVEAU, COMPARATEURS DE TENSION)

|                                                                                                                                                 |    |
|-------------------------------------------------------------------------------------------------------------------------------------------------|----|
| 1. Généralités .....                                                                                                                            | 70 |
| 2. Spécifications fonctionnelles .....                                                                                                          | 70 |
| 3. Description du circuit .....                                                                                                                 | 74 |
| 4. Valeurs limites .....                                                                                                                        | 74 |
| 5. Conditions de fonctionnement recommandées (dans la gamme des températures de fonctionnement et des tensions d'alimentation spécifiées) ..... | 78 |
| 6. Caractéristiques électriques .....                                                                                                           | 78 |
| 6.1 Caractéristiques à 25 °C .....                                                                                                              | 78 |
| 6.2 Effets de la variation de la température sur les caractéristiques essentielles .....                                                        | 92 |
| 7. Caractéristiques mécaniques et autres données .....                                                                                          | 92 |
| 8. Données d'application .....                                                                                                                  | 92 |

#### SECTION DEUX — CATÉGORIE II (CONVERTISSEURS LINÉAIRES ET NON LINÉAIRES ANALOGIQUE-NUMÉRIQUE ET NUMÉRIQUE-ANALOGIQUE)

|                                                                                                                 |    |
|-----------------------------------------------------------------------------------------------------------------|----|
| Généralités .....                                                                                               | 92 |
| 1. Description du circuit intégré .....                                                                         | 92 |
| 2. Valeurs limites .....                                                                                        | 96 |
| 3. Conditions de fonctionnement recommandées (dans la gamme des températures de fonctionnement spécifiée) ..... | 98 |

## CONTENTS

|                             | Page |
|-----------------------------|------|
| FOREWORD .....              | 7    |
| PREFACE .....               | 7    |
| CROSS REFERENCE INDEX ..... | 9    |

## CHAPTER I: GENERAL

## Clause

|                            |    |
|----------------------------|----|
| 1. Introductory note ..... | 11 |
| 2. Scope .....             | 11 |

## CHAPTER II: TERMINOLOGY AND LETTER SYMBOLS

|                                                                                                                                                        |    |
|--------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| 1. Terms for category I (line circuits, sense amplifiers, peripheral drivers (including memory drivers) and level shifters, voltage comparators) ..... | 13 |
| 1.1 General terms .....                                                                                                                                | 13 |
| 1.2 Terms related to ratings and characteristics .....                                                                                                 | 15 |
| 1.2.1 Terms related to input characteristics .....                                                                                                     | 15 |
| 1.2.2 Terms related to output characteristics .....                                                                                                    | 17 |
| 1.2.3 Terms related to transfer characteristics .....                                                                                                  | 19 |
| 2. Terms for category II (linear and non-linear analogue-to-digital and digital-to-analogue converters) .....                                          | 23 |
| 2.1 General terms .....                                                                                                                                | 23 |
| 2.2 Terms related to static performance .....                                                                                                          | 39 |
| 2.3 Terms related to dynamic performance .....                                                                                                         | 55 |
| 2.4 Sundry characteristics .....                                                                                                                       | 63 |
| 3. Letter symbols .....                                                                                                                                | 63 |
| 3.1 General .....                                                                                                                                      | 63 |
| 3.2 Letter symbols for category I .....                                                                                                                | 63 |
| 3.3 Letter symbols for category II .....                                                                                                               | 67 |

## CHAPTER III: ESSENTIAL RATINGS AND CHARACTERISTICS

## SECTION ONE — CATEGORY I (LINE CIRCUITS, SENSE AMPLIFIERS, PERIPHERAL DRIVERS AND LEVEL SHIFTERS, VOLTAGE COMPARATORS)

|                                                                                                                              |    |
|------------------------------------------------------------------------------------------------------------------------------|----|
| 1. General .....                                                                                                             | 71 |
| 2. Functional specifications .....                                                                                           | 71 |
| 3. Description of circuit .....                                                                                              | 75 |
| 4. Ratings (limiting values) .....                                                                                           | 75 |
| 5. Recommended operating conditions (within the specified operating temperature range and specified supply voltage[s]) ..... | 79 |
| 6. Electrical characteristics .....                                                                                          | 79 |
| 6.1 Characteristics at 25 °C .....                                                                                           | 79 |
| 6.2 Effects of variation of temperature on the essential characteristics .....                                               | 93 |
| 7. Mechanical characteristics and other data .....                                                                           | 93 |
| 8. Application data .....                                                                                                    | 93 |

## SECTION TWO — CATEGORY II

## (LINEAR AND NON-LINEAR ANALOGUE-TO-DIGITAL AND DIGITAL-TO-ANALOGUE CONVERTERS)

|                                                                                    |    |
|------------------------------------------------------------------------------------|----|
| General .....                                                                      | 93 |
| 1. Description of integrated circuit .....                                         | 93 |
| 2. Ratings (limiting values) .....                                                 | 97 |
| 3. Recommended operating conditions (within the specified temperature range) ..... | 99 |

| Articles                                                                                                                | Pages |
|-------------------------------------------------------------------------------------------------------------------------|-------|
| 4. Caractéristiques électriques .....                                                                                   | 98    |
| 4.1 Caractéristiques pour les signaux numériques .....                                                                  | 100   |
| 4.2 Caractéristiques pour les signaux analogiques .....                                                                 | 100   |
| 4.3 Caractéristiques de conversion .....                                                                                | 104   |
| 4.4 Mode de fonctionnement par multiplication pour les convertisseurs numérique-analogique .....                        | 104   |
| 4.5 Effets de la variation de la température et des tensions d'alimentation sur les caractéristiques essentielles ..... | 108   |
| 5. Valeurs limites, caractéristiques mécaniques et autres données .....                                                 | 108   |
| 6. Informations supplémentaires .....                                                                                   | 108   |

## CHAPITRE IV: MÉTHODES DE MESURE

### SECTION UN — GÉNÉRALITÉS

|                                |     |
|--------------------------------|-----|
| 1. Exigences générales .....   | 110 |
| 2. Exigences spécifiques ..... | 110 |
| 3. Matrice d'application ..... | 110 |

### SECTION DEUX — CATÉGORIE I (CIRCUITS DE LIGNE, AMPLIFICATEURS DE LECTURE, COMMANDES DE PÉRIPHÉRIQUES ET CIRCUITS DE DÉCALAGE DE NIVEAU, COMPARATEURS DE TENSION)

|                                                                                                                                                                                            |     |
|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|
| 1. Tension de déclenchement à l'entrée en mode commun ( $V_{ICT}$ ) <span style="border: 1px solid black; padding: 0 2px;">61</span> .....                                                 | 112 |
| 2. Courant moyen de polarisation ( $I_{IB}$ ) et courant de décalage à l'entrée ( $I_{IO}$ ) <span style="border: 1px solid black; padding: 0 2px;">62</span> .....                        | 116 |
| 3. Temps de recouvrement de surcharge à l'entrée en mode différentiel ( $t_{ord}$ ) et en mode commun ( $t_{orc}$ ) <span style="border: 1px solid black; padding: 0 2px;">63</span> ..... | 118 |

### SECTION TROIS — CATÉGORIE II (CONVERTISSEURS ANALOGIQUE-NUMÉRIQUE ET NUMÉRIQUE-ANALOGIQUE) (A l'étude)

| Clause                                                                                             | Page |
|----------------------------------------------------------------------------------------------------|------|
| 4. Electrical characteristics .....                                                                | 99   |
| 4.1 Characteristics at terminals for digital signals .....                                         | 101  |
| 4.2 Characteristics at terminals for analogue signals .....                                        | 101  |
| 4.3 Characteristics for the conversion .....                                                       | 105  |
| 4.4 Multiplying mode of operation of digital-to-analogue converters .....                          | 105  |
| 4.5 Effects of variation of temperature and supply voltages on the essential characteristics ..... | 109  |
| 5. Mechanical ratings, characteristics and other data .....                                        | 109  |
| 6. Supplementary information .....                                                                 | 109  |

## CHAPTER IV: MEASURING METHODS

### SECTION ONE — GENERAL

|                                |     |
|--------------------------------|-----|
| 1. Basic requirements .....    | 111 |
| 2. Specific requirements ..... | 111 |
| 3. Application matrix .....    | 111 |

### SECTION TWO — CATEGORY I

(LINE CIRCUITS, SENSE AMPLIFIERS, PERIPHERAL DRIVERS AND LEVEL SHIFTERS, VOLTAGE COMPARATORS)

|                                                                                                                                     |     |
|-------------------------------------------------------------------------------------------------------------------------------------|-----|
| 1. Common-mode input triggering voltage ( $V_{ICT}$ ) [61] .....                                                                    | 113 |
| 2. Average bias current ( $I_{IB}$ ) and input offset current ( $I_{IO}$ ) [62] .....                                               | 117 |
| 3. Differential-mode input overload recovery time ( $t_{ord}$ ) and common-mode input overload recovery time ( $t_{orc}$ ) [63] ... | 119 |

### SECTION THREE — CATEGORY II

(ANALOGUE-TO-DIGITAL AND DIGITAL-TO-ANALOGUE CONVERTERS)

(Under consideration)

## COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

## DISPOSITIFS À SEMICONDUCTEURS

## Circuits intégrés

## Quatrième partie: Circuits intégrés d'interface

## PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

## PRÉFACE

La présente norme a été préparée par le Comité d'Etudes n° 47 de la CEI: Dispositifs à semiconducteurs.

La Publication 748-4 constitue la quatrième partie d'une norme générale sur les circuits intégrés, la Publication 748.

En plus des normes générales des Publications 747-1 et 748-1, les normes données dans la présente publication complètent les normes sur les circuits intégrés d'interface.

Le Comité d'Etudes n° 47, réuni à Londres en septembre 1982, a approuvé le remaniement des Publications 147 et 148 de la CEI qui consiste en une nouvelle articulation en fonction des semiconducteurs traités. Toutes les parties constitutives ayant déjà été approuvées par des votes suivant la Règle des Six Mois ou la Procédure des Deux Mois, il n'a pas été jugé nécessaire d'organiser un nouveau scrutin.

Les informations relatives aux circuits intégrés, figurant dans les Publications 147 et 148, sont incorporées dans la Publication 747-1 et dans les Publications 748.

Les informations relatives aux essais mécaniques et climatiques sont incorporées dans la Publication 749 de la CEI.

Cette norme sera tenue à jour en révisant et en élargissant son texte parallèlement à la poursuite des travaux du Comité d'Etudes n° 47 pour tenir compte des progrès effectués dans le domaine des circuits intégrés.

Cette norme annule en totalité le contenu de la Publication 147-1H.

## INTERNATIONAL ELECTROTECHNICAL COMMISSION

## SEMICONDUCTOR DEVICES

## Integrated circuits

## Part 4: Interface integrated circuits

## FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

## PREFACE

This standard has been prepared by IEC Technical Committee No. 47: Semiconductor devices.

Publication 748-4 constitutes the fourth part of a general standard on integrated circuits. Publication 748.

In addition to the general standards of Publications 747-1 and 748-1, the standards given in the present publication complete the standards on interface integrated circuits.

The meeting of Technical Committee No. 47, held in London in September 1982, approved the reorganization of Publications 147 and 148 into the present device-oriented arrangement. Since all the constituent parts had been previously approved by votes under the Six Months' Rule or Two Months' Procedure, a new vote was not deemed necessary.

Material concerning integrated circuits, found in Publications 147 and 148, is included in Publication 747-1 and in Publication 748.

Material concerning mechanical and climatic test methods is included in Publication 749.

This standard will be kept up-to-date by revising and extending the document as the work in Technical Committee No. 47 continues and takes into account advances in the field of integrated circuits.

This standard wholly supersedes the material in Publication 147-1H.

# INDEX DES RÉFÉRENCES CROISÉES

| Nouveau<br>paragraphe      | Ancien<br>paragraphe | Document ou<br>publication     | Nouveau<br>paragraphe      | Ancien<br>paragraphe | Document ou<br>publication |
|----------------------------|----------------------|--------------------------------|----------------------------|----------------------|----------------------------|
| <i>Chapitre II</i>         |                      |                                | <i>Chapitre IV</i>         |                      |                            |
| 1.1.1 à 1.1.6              | 1.1 à 1.6            | 47(BC)798                      | Section un<br>1 à 3        | nouveau              | —                          |
| 1.2.1.1 à 1.2.1.7          | 2.1 à 2.7            | 47(BC)798                      | Section deux<br>1 à 3      | 1 à 3                | 47A(BC)95                  |
| 1.2.1.8                    | 4                    | 47(BC)880                      | Section trois<br>A l'étude |                      |                            |
| 1.2.1.9 à 1.2.1.15         | 2.8 à 2.14           | 47(BC)798                      |                            |                      |                            |
| 1.2.2.1                    | 3.1                  | 47(BC)798                      |                            |                      |                            |
| 1.2.2.2                    | 3.2                  | 47(BC)798                      |                            |                      |                            |
| 1.2.2.3                    | 3.5                  | 47(BC)798                      |                            |                      |                            |
| 1.2.2.4                    | 3.6                  | 47(BC)798                      |                            |                      |                            |
| 1.2.2.5                    | 3.3                  | 47(BC)798                      |                            |                      |                            |
| 1.2.2.6                    | 3.4                  | 47(BC)798                      |                            |                      |                            |
| 1.2.3.1                    | 4.1                  | 47(BC)798                      |                            |                      |                            |
| 1.2.3.2                    | 4.2                  | 47(BC)798                      |                            |                      |                            |
| 1.2.3.3 à 1.2.3.5          | 1 à 3                | 47(BC)880                      |                            |                      |                            |
| 2.1.1 à 2.4.3              | 1.1 à 4.3            | 47(BC)976                      |                            |                      |                            |
| 3                          | —                    | 47(BC)798, 880,<br>976         |                            |                      |                            |
| <i>Chapitre III</i>        |                      |                                |                            |                      |                            |
| Section un<br>1<br>2 à 8   | Généralités<br>1 à 7 | 147-1H, X, un<br>147-1H, X, un |                            |                      |                            |
| Section deux<br>1 à 4.2.11 | 1 à 4.2.11           | 47A(BC)127                     |                            |                      |                            |
| 4.2.12                     | 1.2                  | 47A(BC)144                     |                            |                      |                            |
| 4.3.1 à 4.3.10             | 4.3.1 à 4.3.10       | 47A(BC)127                     |                            |                      |                            |
| 4.4                        | 2                    | 47A(BC)144                     |                            |                      |                            |
| 4.5                        | 4.4                  | 47A(BC)127                     |                            |                      |                            |
| 5 et 6                     | 5 et 6               | 47A(BC)127                     |                            |                      |                            |

## CROSS REFERENCE INDEX

| New clause number   | Old clause number | Document or Publication | New clause number   | Old clause number | Document or Publication |
|---------------------|-------------------|-------------------------|---------------------|-------------------|-------------------------|
| <i>Chapter II</i>   |                   |                         | <i>Chapter IV</i>   |                   |                         |
| 1.1.1 to 1.1.6      | 1.1 to 1.6        | 47(CO)798               | Section One         |                   |                         |
| 1.2.1.1 to 1.2.1.7  | 2.1 to 2.7        | 47(CO)798               | 1 to 3              | new               | —                       |
| 1.2.1.8             | 4                 | 47(CO)880               | Section Two         |                   |                         |
| 1.2.1.9 to 1.2.1.15 | 2.8 to 2.14       | 47(CO)798               | 1 to 3              | 1 to 3            | 47A(CO)95               |
| 1.2.2.1             | 3.1               | 47(CO)798               | Section Three       |                   |                         |
| 1.2.2.2             | 3.2               | 47(CO)798               | Under consideration |                   |                         |
| 1.2.2.3             | 3.5               | 47(CO)798               |                     |                   |                         |
| 1.2.2.4             | 3.6               | 47(CO)798               |                     |                   |                         |
| 1.2.2.5             | 3.3               | 47(CO)798               |                     |                   |                         |
| 1.2.2.6             | 3.4               | 47(CO)798               |                     |                   |                         |
| 1.2.3.1             | 4.1               | 47(CO)798               |                     |                   |                         |
| 1.2.3.2             | 4.2               | 47(CO)798               |                     |                   |                         |
| 1.2.3.3 to 1.2.3.5  | 1 to 3            | 47(CO)880               |                     |                   |                         |
| 2.1.1 to 2.4.3      | 1.1 to 4.3        | 47(CO)976               |                     |                   |                         |
| 3                   | —                 | 47(CO)798, 880, 976     |                     |                   |                         |
| <i>Chapter III</i>  |                   |                         |                     |                   |                         |
| Section One         |                   |                         |                     |                   |                         |
| 1                   | General           | 147-1H, X, One          |                     |                   |                         |
| 2 to 8              | 1 to 7            | 147-1H, X, One          |                     |                   |                         |
| Section Two         |                   |                         |                     |                   |                         |
| 1 to 4.2.11         | 1 to 4.2.11       | 47A(CO)127              |                     |                   |                         |
| 4.2.12              | 1.2               | 47A(CO)144              |                     |                   |                         |
| 4.3.1 to 4.3.10     | 4.3.1 to 4.3.10   | 47A(CO)127              |                     |                   |                         |
| 4.4                 | 2                 | 47A(CO)144              |                     |                   |                         |
| 4.5                 | 4.4               | 47A(CO)127              |                     |                   |                         |
| 5 and 6             | 5 and 6           | 47A(CO)127              |                     |                   |                         |

# DISPOSITIFS À SEMICONDUCTEURS

## Circuits intégrés

### Quatrième partie: Circuits intégrés d'interface

#### CHAPITRE I: GÉNÉRALITÉS

##### 1. Note d'introduction

La présente publication doit être utilisée avec les Publications 747-1 et 748-1 qui donnent les informations de base sur:

- la terminologie;
- les symboles littéraux;
- les valeurs limites et les caractéristiques essentielles;
- les méthodes de mesure.

L'ordre des différents chapitres de la présente publication est conforme à la Publication 747-1, Chapitre III, paragraphe 2.1.

##### 2. Domaine d'application

La présente publication donne les normes pour les catégories ou sous-catégories suivantes de circuits intégrés d'interface:

- Catégorie I:
  - Sous-catégorie A: Circuits de ligne (émetteurs et récepteurs);
  - Sous-catégorie B: Amplificateurs de lecture;
  - Sous-catégorie C: Commandes de périphériques (y compris commandes de mémoires) et circuits de décalage de niveau;
  - Sous-catégorie D: Comparateurs de tension.
- Catégorie II:
  - Convertisseurs linéaires et non linéaires analogique-numérique et numérique-analogique.

## SEMICONDUCTOR DEVICES

### Integrated circuits

#### Part 4: Interface integrated circuits

---

#### CHAPTER I: GENERAL

##### 1. Introductory note

As a rule, it will be necessary to use Publications 747-1 and 748-1 together with the present publication.

In Publications 747-1 and 748-1, the user will find all basic information on:

- terminology;
- letter symbols;
- essential ratings and characteristics;
- measuring methods.

The sequence of the different chapters of the present publication is in accordance with Publication 747-1, Chapter III, Sub-clause 2.1.

##### 2. Scope

The present publication gives standards for the following categories or sub-categories of interface integrated circuits:

- Category I:
    - Sub-category A: Line circuits (transmitters and receivers);
    - Sub-category B: Sense amplifiers;
    - Sub-category C: Peripheral drivers (including memory drivers) and level shifters;
    - Sub-category D: Voltage comparators.
  - Category II:
    - Linear and non-linear analogue-to-digital and digital-to-analogue converters.
-

## CHAPITRE II: TERMINOLOGIE ET SYMBOLES LITTÉRAUX

1. **Termes pour la catégorie I** (circuits de ligne, amplificateurs de lecture, commandes de périphériques [y compris commande de mémoire] et circuits de décalage de niveau, comparateurs de tension)

### 1.1 *Termes généraux*

#### 1.1.1 *Émetteur de ligne*

Circuit intégré opérant comme émetteur, l'émetteur étant couplé à un récepteur par une ligne de transmission ou tout autre système de liaison électrique. L'émetteur fonctionne avec une seule borne d'entrée recevant un signal digital et fournit des signaux de sortie, soit sur une seule sortie soit sur des sorties différentielles qui peuvent être soit une tension, soit un courant.

Des possibilités d'échantillonnage peuvent aussi être comprises.

#### 1.1.2 *Récepteur de ligne*

Circuit intégré opérant comme récepteur, l'émetteur et le récepteur étant couplés par une ligne de transmission ou tout autre système de liaison électrique. Le récepteur accepte à l'entrée des signaux soit en tension soit en courant, soit sur une seule borne d'entrée soit sur des entrées différentielles, et fournit une tension digitale à la sortie.

Des possibilités d'échantillonnage peuvent aussi être comprises.

#### 1.1.3 *Amplificateur de lecture*

Circuit intégré ayant une réponse pour un signal situé dans une gamme connue de tensions d'entrée et fournissant une tension de sortie digitale.

Il possède généralement une entrée différentielle et une seule sortie. Les amplificateurs de lecture peuvent avoir une ou plusieurs entrées prévues pour le réglage de la gamme de tensions d'entrée.

Des possibilités d'échantillonnage peuvent aussi être comprises.

#### 1.1.4 *Commande de périphériques (y compris commande de mémoires)*

Circuit intégré ayant une réponse pour une tension d'entrée digitale et présentant en sortie soit une tension soit un courant sous forme digitale. Les niveaux d'entrée et de sortie peuvent ne pas être compatibles. Les circuits peuvent avoir des sorties simples ou multiples.

Des possibilités de commande peuvent être comprises.

#### 1.1.5 *Circuits de décalage de niveau*

Circuit intégré ayant une réponse pour une tension d'entrée digitale et présentant en sortie soit une tension, soit un courant, sous forme digitale. Les niveaux d'entrée et de sortie ne sont pas compatibles. Les circuits peuvent avoir des sorties simples ou multiples.

Des possibilités de commande peuvent aussi être comprises.

## CHAPTER II: TERMINOLOGY AND LETTER SYMBOLS

1. **Terms for category I** (line circuits, sense amplifiers, peripheral drivers [including memory drivers] and level shifters, voltage comparators)

### 1.1 *General terms*

#### 1.1.1 *Line transmitter*

An integrated circuit operating as a transmitter, the transmitter being coupled to a receiver by a transmission line or similar electrical connection. The transmitter operates with single-ended digital voltage input, and provides either single-ended or differential output signals that may be either voltage or current.

A strobe facility may also be included.

#### 1.1.2 *Line receiver*

An integrated circuit operating as a receiver, the receiver being coupled to a transmitter by a transmission line or similar electrical connection. The receiver accepts either voltage or current signals at the input in either single-ended or differential form, and provides a digital voltage output.

A strobe facility may also be included.

#### 1.1.3 *Sense amplifier*

An integrated circuit that responds to a signal within a known input voltage range (window) and that will provide a digital output voltage.

It usually has a differential input and a single-ended output. Sense amplifiers may have input(s) intended to adjust the input voltage range.

A strobe facility may also be included.

#### 1.1.4 *Peripheral driver (including memory driver)*

An integrated circuit that responds to a digital input voltage and gives a digital output, either voltage or current. The input and output levels may not be compatible. The circuit may have single or multiple outputs.

A control facility may be included.

#### 1.1.5 *Level shifter*

An integrated circuit that responds to a digital input voltage and gives a digital output, either voltage or current. The input and output levels are not compatible. The circuit may have single or multiple outputs.

A control facility may be included.

### 1.1.6 Comparateur de tension

Circuit intégré donnant une réponse pour une tension d'entrée différentielle. Il possède une sortie digitale (généralement une tension) et peut comprendre une possibilité d'échantillonnage.

## 1.2 Termes relatifs aux valeurs limites et aux caractéristiques

### 1.2.1 Termes relatifs aux caractéristiques d'entrée

#### 1.2.1.1 Impédance d'entrée ( $z_i$ )

(tiré de la Publication 748-3, chapitre II, paragraphe 2.1, *Amplificateurs linéaires*, terme 2.1.10).

##### a) impédance d'une entrée $z_{is}$

— entre chaque entrée et le point de référence électrique,

##### b) impédance différentielle d'entrée $z_{id}$

— entre deux entrées,

##### c) impédance d'entrée en mode commun $z_{ic}$

— entre les entrées en parallèle et le point de référence électrique.

#### 1.2.1.2 Tension d'entrée au niveau haut ( $V_{IH}$ )

Tension d'entrée comprise dans la plus positive (la moins négative) des deux gammes de valeurs représentant les variables binaires.

#### 1.2.1.3 Tension d'entrée au niveau bas ( $V_{IL}$ )

Tension d'entrée comprise dans la moins positive (la plus négative) des deux gammes de valeurs représentant les variables binaires.

#### 1.2.1.4 Courant d'entrée au niveau haut ( $I_{IH}$ )

Courant circulant dans la borne d'entrée quand une tension au niveau haut est appliquée à cette entrée.

#### 1.2.1.5 Courant d'entrée au niveau bas ( $I_{IL}$ )

Courant circulant dans la borne d'entrée quand une tension au niveau bas est appliquée à cette entrée.

#### 1.2.1.6 Tension de décalage à l'entrée ( $V_{IO}$ )

Tension continue qui doit être appliquée entre les bornes d'entrée différentielles pour que la tension continue de sortie atteigne un niveau spécifié.

*Note.* — Ce terme n'est pas applicable aux circuits ayant des caractéristiques de transfert présentant de l'hystérésis.

#### 1.2.1.7 Courant de décalage à l'entrée ( $I_{IO}$ )

Différence entre les courants continus d'entrée circulant dans les deux bornes d'entrée différentielles qui engendre une tension continue de sortie atteignant un niveau spécifié.

*Note.* — Ce terme n'est pas applicable aux circuits ayant des caractéristiques de transfert présentant de l'hystérésis.

### 1.1.6 Voltage comparator

An integrated circuit that responds to a differential input voltage. It gives a digital output (normally voltage) and may include a strobe facility.

## 1.2 Terms related to ratings and characteristics

### 1.2.1 Terms related to input characteristics

#### 1.2.1.1 Input impedance ( $z_i$ )

(from Publication 748-3, Chapter II, Sub-clause 2.1, *Linear amplifiers*, term 2.1.10).

##### a) single-ended $z_{is}$

– the impedance from each input to the electrical reference point,

##### b) differential (-mode) $z_{id}$

– the impedance between two inputs,

##### c) common-mode $z_{ic}$

– the impedance between inputs in parallel and the electrical reference point.

#### 1.2.1.2 High-level input voltage ( $V_{IH}$ )

An input voltage within the more positive (less negative) of the two ranges of values used to represent the binary variable.

#### 1.2.1.3 Low-level input voltage ( $V_{IL}$ )

An input voltage within the less positive (more negative) of the two ranges of values used to represent the binary variable.

#### 1.2.1.4 High-level input current ( $I_{IH}$ )

The current through an input terminal when a high-level voltage is applied to that input.

#### 1.2.1.5 Low-level input current ( $I_{IL}$ )

The current through an input terminal when a low-level voltage is applied to that input.

#### 1.2.1.6 Input offset voltage ( $V_{IO}$ )

The d.c. voltage that must be applied between the differential input terminals to cause the d.c. output voltage to reach a specified value.

*Note.* — This term is not applicable to circuits with hysteresis transfer characteristics.

#### 1.2.1.7 Input offset current ( $I_{IO}$ )

The difference between the d.c. currents through two differential input terminals that causes the d.c. output voltage to reach a specified value.

*Note.* — This term is not applicable to circuits with hysteresis transfer characteristics.

### 1.2.1.8 *Plage des tensions différentielles d'entrée ( $V_{ID}$ )*

Plage des tensions différentielles d'entrée pour laquelle le dispositif fonctionne en accord avec sa spécification.

### 1.2.1.9 *Tension de seuil (cas d'entrées différentielles) ( $V_{IDT}$ )*

Valeur de la tension continue d'entrée différentielle qui amène la variable digitale de sortie d'un circuit (par exemple: tension, courant) à atteindre juste le niveau haut à partir d'un niveau bas, ou vice versa.

*Note.* — Les valeurs pour les deux sens de transition sont généralement différentes.

### 1.2.1.10 *Courant moyen de polarisation ( $I_{IB}$ )*

Moyenne arithmétique des courants circulant dans des bornes d'entrée différentielles spécifiées lorsque le dispositif est dans un état stable.

### 1.2.1.11 *Tension d'entrée en mode commun ( $V_{IC}$ )*

(tiré de la Publication 748-3, chapitre II, paragraphe 2.1.30)

Moyenne des deux tensions d'entrée.

### 1.2.1.12 *Tension de déclenchement à l'entrée en mode commun ( $V_{ICT}$ )*

Valeur de la tension à l'entrée en mode commun pour laquelle la sortie change juste d'état, pour une tension d'entrée différentielle fixée.

### 1.2.1.13 *Taux de réjection en mode commun ( $k_{CMR}$ )*

(tiré de la Publication 748-3, chapitre II, paragraphe 2.1.3)

Rapport de l'amplification en tension en mode différentiel à l'amplification en tension en mode commun, dans les mêmes conditions spécifiées.

*Note.* — L'abréviation CMR est d'un usage courant pour cette grandeur.

### 1.2.1.14 *Tension d'écrtage à l'entrée (ou à la sortie) ( $V_{IK}$ , $V_{OK}$ )*

Tension d'entrée (ou de sortie) dans une région de résistance dynamique relativement faible qui permet de limiter la dynamique de l'entrée (ou de la sortie).

### 1.2.1.15 *Taux de réjection dû à une tension d'alimentation ( $k_{SVR}$ )*

(tiré de la Publication 748-3, chapitre II, paragraphe 2.1.25)

Valeur absolue du rapport de la variation d'une tension d'alimentation à la variation de tension de décalage à l'entrée qui en résulte, toutes les autres tensions d'alimentation demeurant constantes.

## 1.2.2 *Termes relatifs aux caractéristiques de sortie*

### 1.2.2.1 *Tension de sortie au niveau haut ( $V_{OH}$ )*

Tension à une borne de sortie qui, selon les conditions d'entrée appliquées, doit présenter un niveau haut à la sortie.

### 1.2.2.2 *Tension de sortie au niveau bas ( $V_{OL}$ )*

Tension à une borne de sortie qui, selon les conditions d'entrée appliquées, doit présenter un niveau bas à la sortie.

### 1.2.1.8 *Differential-input voltage range* ( $V_{ID}$ )

The range of the differential input voltage for which the device functions in accordance with its specification.

### 1.2.1.9 *Differential-input threshold voltage* ( $V_{IDT}$ )

The value of the d.c. differential input voltage that causes the digital output variable (for example, voltage, current) of the circuit to just reach the high level when changing from a low level, or vice versa.

*Note.*— The values for the two directions of transition will usually be different.

### 1.2.1.10 *Average (mean) bias current (of an interface circuit)* ( $I_B$ )

The arithmetical average of the currents into specified differential input terminals when the device is in a quiescent state.

### 1.2.1.11 *Common-mode input voltage* ( $V_{IC}$ ) (from Publication 748-3, Chapter II, Sub-clause 2.1.30)

The average of the two input voltages.

### 1.2.1.12 *Common-mode input triggering voltage* ( $V_{ICT}$ )

The value of common-mode input voltage at which the output just changes state, for a fixed differential input voltage.

### 1.2.1.13 *Common-mode rejection ratio* ( $k_{CMR}$ ) (from Publication 748-3, Chapter II, Sub-clause 2.1.3)

The ratio of the differential-mode voltage amplification to the common-mode voltage amplification, under the same specified conditions.

*Note.* — The abbreviations CMR and CMRR are in common use for this quantity.

### 1.2.1.14 *Input (output) clamping voltage* ( $V_{IK}$ , $V_{OK}$ )

An input (output) voltage in a region of relatively low differential resistance that serves to limit the input (output) voltage swing.

### 1.2.1.15 *Supply voltage rejection ratio* ( $k_{SVR}$ ) (from Publication 748-3, Chapter II, Sub-clause 2.1.25)

The absolute value of the ratio of the change in one power-supply voltage to the resulting change in input offset voltage, with all remaining power-supply voltages held constant.

## 1.2.2 *Terms related to output characteristics*

### 1.2.2.1 *High-level output voltage* ( $V_{OH}$ )

The voltage at an output terminal with input conditions applied that should establish a high level at the output.

### 1.2.2.2 *Low-level output voltage* ( $V_{OL}$ )

The voltage at an output terminal with input conditions applied that should establish a low level at the output.

### 1.2.2.3 Courant de sortie au niveau haut ( $I_{OH}$ )

Courant circulant dans une borne de sortie qui, selon les conditions d'entrée appliquées, doit provoquer un niveau haut à la sortie.

### 1.2.2.4 Courant de sortie au niveau bas ( $I_{OL}$ )

Courant circulant dans une borne de sortie qui, selon les conditions d'entrée appliquées, doit provoquer un niveau bas à la sortie.

### 1.2.2.5 Courant de court-circuit en sortie ( $I_{OS}$ )

Courant dans une sortie quand cette sortie est court-circuitée à la masse (ou portée à tout autre potentiel spécifié).

*Note.* — En principe, les conditions d'entrée spécifiées sont celles qui devraient donner la plus grande différence de potentiel entre la sortie et la masse (ou tout autre potentiel spécifié).

### 1.2.2.6 Courant de blocage en sortie (état haute impédance) ( $I_{O(off)}$ , $I_{OZ}$ )

Courant dans une sortie, pour des conditions d'entrée spécifiées, qui doit amener la sortie à être bloquée (état haute impédance).

*Note.* — En principe, les conditions d'entrée spécifiées sont celles qui devraient provoquer un potentiel de sortie le plus éloigné du potentiel appliqué à la sortie si la sortie le permettait.

## 1.2.3 Termes relatifs aux caractéristiques de transfert

### 1.2.3.1 Amplification en tension en mode différentiel ( $A_{VD}$ , $A_d$ )

(tiré de la Publication 748-3, chapitre II, paragraphe 2.1, *Amplifications linéaires*, terme 2.1.1)

Rapport de la variation d'amplitude de la tension de sortie à la variation d'amplitude de la tension d'entrée différentielle, dans des conditions spécifiées.

### 1.2.3.2 Temps de réponse

a) Pour les dispositifs à entrée analogique et à sortie digitale: (tiré de la Publication 748-3, chapitre II, paragraphes 2.1.16 à 2.1.20).

#### a1) Temps de délai ( $t_d$ )

Intervalle de temps entre la variation en forme de fonction échelon du niveau du signal d'entrée et l'instant où l'amplitude du signal de sortie atteint une valeur spécifiée proche de sa valeur initiale.

*Note.* — Voir la note ci-dessous.

#### a2) Temps de transition (temps de croissance, temps de décroissance) ( $t_z$ , $t_f$ )

Pour une modification en forme de fonction échelon du niveau du signal d'entrée, intervalle de temps entre la fin du temps de délai et l'instant où l'amplitude du signal de sortie atteint pour la première fois une valeur spécifiée proche de sa valeur finale.

*Note.* — Voir la note ci-dessous.

*Note.* — Le niveau généralement spécifié pour la fin du temps de délai (le début du temps de transition) est 10%, celui pour la fin du temps de transition (le début du temps de vacillement) est 90%. La différence entre les valeurs stables initiale et finale du niveau du signal de sortie correspond à 100%.

### 1.2.2.3 High-level output current ( $I_{OH}$ )

The current through an output terminal with input conditions applied that should establish a high level at the output.

### 1.2.2.4 Low-level output current ( $I_{OL}$ )

The current through an output terminal with input conditions applied that should establish a low level at the output.

### 1.2.2.5 Short-circuit output current ( $I_{OS}$ )

The current through an output terminal when that terminal is short-circuited to ground (or other specified potential).

*Note.* — Normally, the input conditions specified are those that would establish the largest potential difference between the output and ground (or other specified terminal).

### 1.2.2.6 Off-state (high-impedance state) output current ( $I_{O(off)}$ , $I_{OZ}$ )

The current through an output terminal with input conditions applied that should cause the output to be in the off-state (high-impedance state).

*Note.* — Normally, the input conditions specified are those that would establish an output potential, if the output enabled this, farthest from the potential applied to the output.

## 1.2.3 Terms related to transfer characteristics

### 1.2.3.1 Differential-mode voltage amplification ( $A_{VD}$ , $A_{vD}$ )

(from Publication 748-3, Chapter II, Sub-clause 2.1, *Linear amplifiers*, term 2.1.1)

The ratio of the change in the magnitude of the output voltage to the change in the magnitude of the differential input voltage under specified conditions.

### 1.2.3.2 Response times

a) For analogue-input, digital-output devices:

(from Publication 748-3, Chapter II, Sub-clauses 2.1.16 to 2.1.20).

#### a1) Delay time ( $t_d$ )

The time interval between a step-function change of the input signal level and the instant at which the magnitude of the output signal passes through a specified value which is close to its initial value.

*Note.* — See note below.

#### a2) Slope time (rise time, fall time) ( $t_z$ , $t_f$ )

For a step-function change of the input signal level, the time interval between the end of the delay time and that instant at which the magnitude of the output signal first passes through a specified value close to its final value.

*Note.* — See note below.

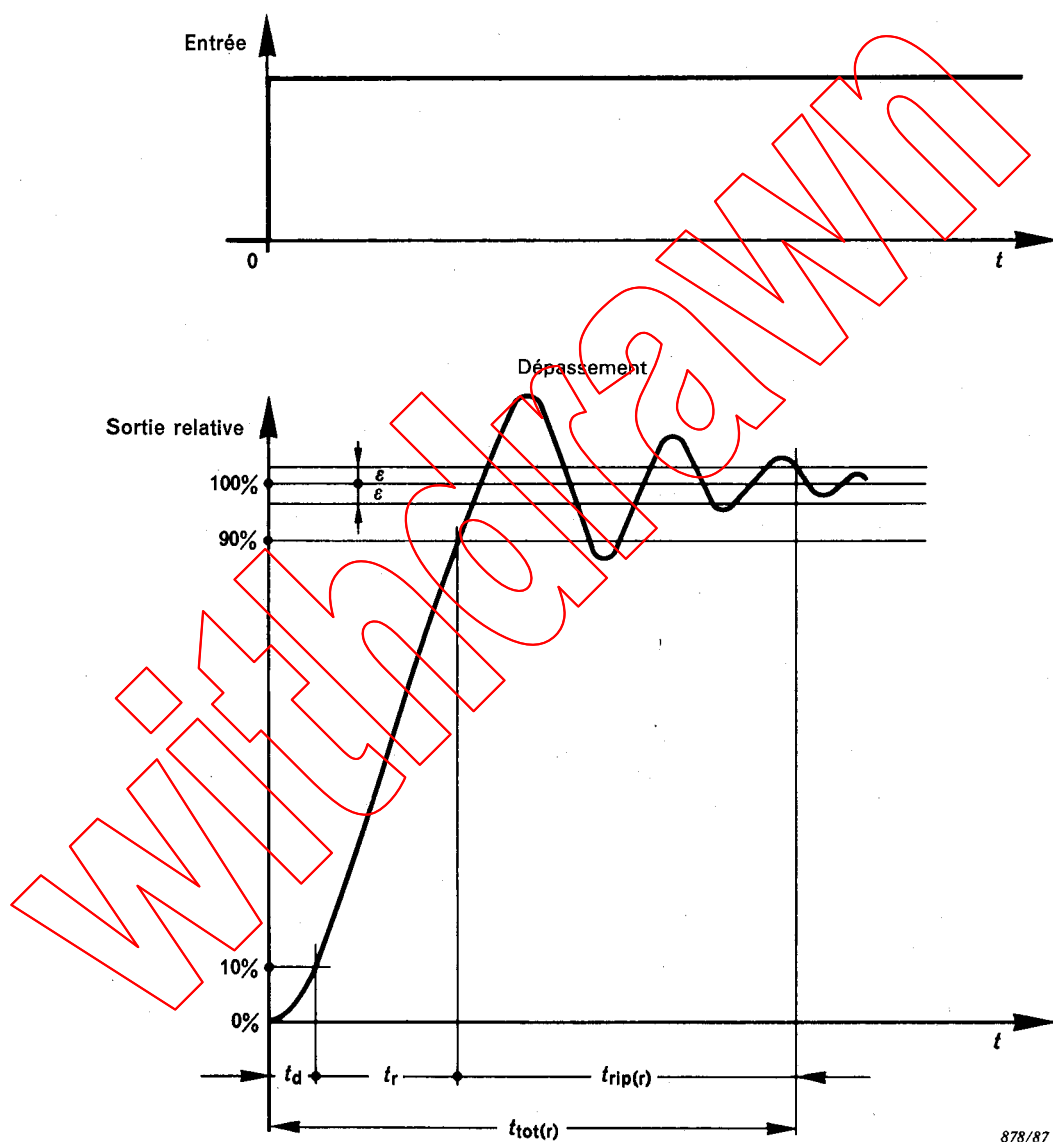
*Note.* — The level normally specified for the end of the delay time (the beginning of the slope time) is 10%, that for the end of the slope time (the beginning of the ripple time) is 90%. The difference between the initial and final steady-state values of the output signal is defined as 100%.

a3) Temps de vacillement ( $t_{rip}$ )

Pour une variation en forme de fonction échelon du niveau du signal d'entrée, intervalle de temps entre la fin du temps de transition et l'instant où l'amplitude du signal de sortie atteint pour la dernière fois une gamme de niveaux spécifiés contenant le niveau final du signal de sortie.

a4) Temps de réponse total ( $t_{tot}$ )

Somme du temps de délai, du temps de transition et du temps de vacillement.



$t_d$  = temps de délai

$t_{rip}$  = temps de vacillement

$t_r$  = temps de croissance

$t_{tot}$  = temps de réponse total

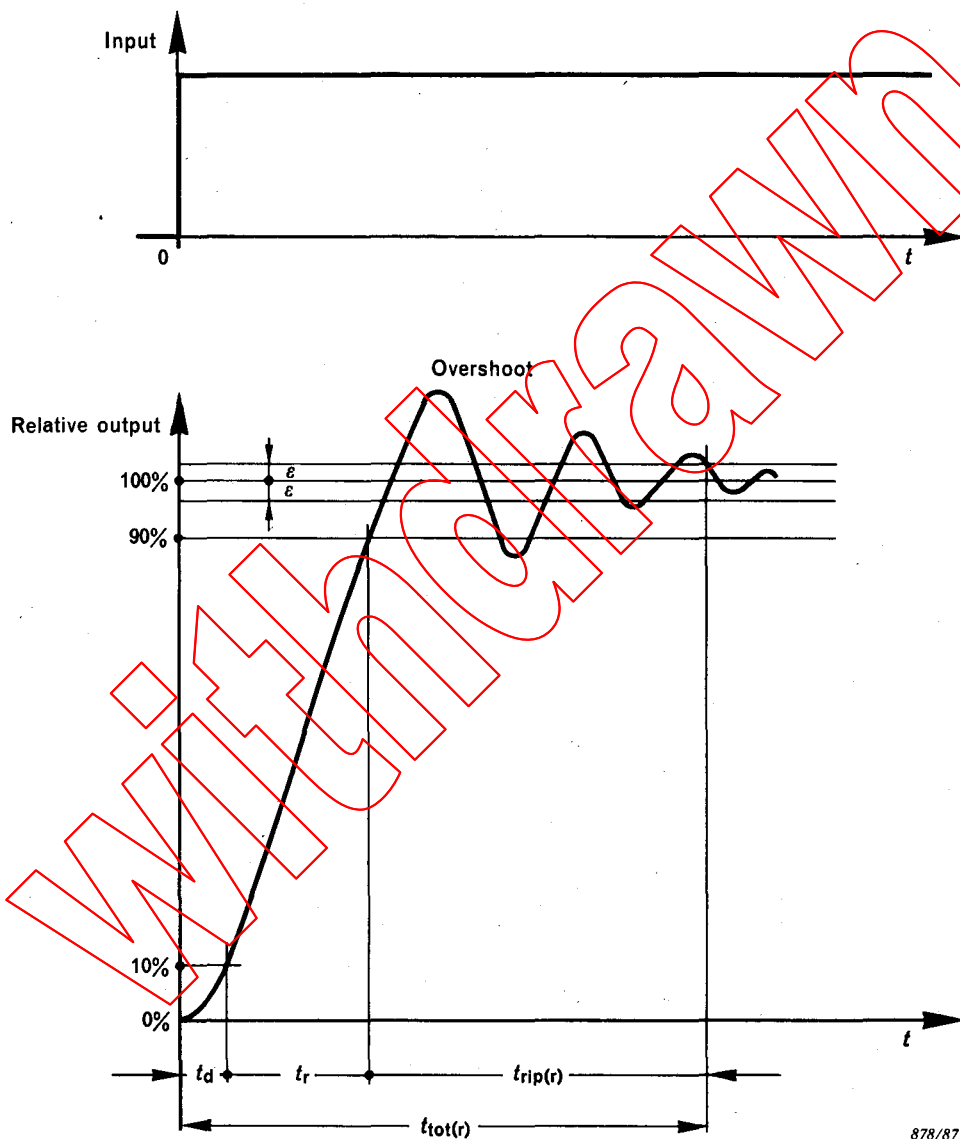
FIG. 1. — Temps de réponse.

a3) *Ripple time ( $t_{rip}$ )*

For a step-function change of the input signal level, the time interval between the end of the slope time and that instant at which the magnitude of the output signal reaches, for the last time, a specified level range containing the final output signal level.

a4) *Total response time ( $t_{tot}$ )*

The sum of delay time, slope time and ripple time.



878/87

$t_d$  = delay time

$t_{rip}$  = ripple time

$t_r$  = rise time

$t_{tot}$  = total response time

Fig. 1. — Response times.

- b) Pour les dispositifs à entrée et à sortie digitale:  
(tiré de la Publication 748-2, chapitre II, paragraphes 1.4.7 et 1.4.8)

b1) *Temps de propagation du niveau haut au niveau bas (du niveau bas au niveau haut)*  
( $t_{PHL}$ ,  $t_{PLH}$ )

Intervalle de temps entre des points de référence spécifiés sur les impulsions à l'entrée et à la sortie lorsque la sortie évolue vers le niveau bas (haut) et que le dispositif est commandé et chargé par des dispositifs typiques d'un type déterminé.

Notes 1. — Dans certains cas, les circuits de commande et de charge peuvent être remplacés, pour les essais, par des réseaux équivalents qui doivent être spécifiés.

2. — La valeur moyenne entre la limite supérieure de la gamme des valeurs du niveau bas à l'entrée et la limite inférieure de la gamme des valeurs de niveau haut à l'entrée est généralement utilisée comme niveau de référence spécifié.

b2) *Temps de transition du niveau haut au niveau bas (du niveau bas au niveau haut)*  
( $t_{THL}$ ,  $t_{TLH}$ )

Intervalle de temps entre des points de référence spécifiés sur le flanc de l'impulsion de sortie, lorsque la sortie évolue vers le niveau bas (haut) et qu'un signal d'entrée spécifié est appliqué à travers un réseau spécifié, la sortie étant chargée par un autre réseau spécifié.

1.2.3.3 *Temps de propagation d'échantillonnage*

Temps de propagation mesuré entre un point spécifié sur la forme d'onde de l'entrée d'échantillonnage ou de commande similaire et un point spécifié sur la forme d'onde de sortie.

Note. — S'il y a lieu, ce temps comprend le temps de vacillement.

1.2.3.4 *Temps de recouvrement de surcharge (entrées en mode différentiel) ( $t_{ord}$ , voir la note)*

Temps nécessaire au dispositif, après la fin d'un signal d'entrée de surcharge différentielle spécifié, pour qu'il soit capable de répondre à nouveau à des tensions différentielles d'entrée, en accord avec sa spécification.

1.2.3.5 *Temps de recouvrement de surcharge (entrées en mode commun) ( $t_{orc}$ , voir la note)*

Temps nécessaire au dispositif, après la fin d'un signal d'entrée de surcharge en mode commun spécifié, pour qu'il soit capable de répondre à nouveau à des tensions différentielles d'entrée, en accord avec sa spécification.

2. **Termes pour la catégorie II** (convertisseurs linéaires et non linéaires analogique-numérique et numérique-analogique)

2.1 *Termes généraux*

2.1.1 *Convertisseur analogique-numérique*

Convertisseur qui, pour toutes les valeurs analogiques d'entrée (comprises dans une gamme totale spécifiée), présente en sortie un nombre fini de codes numériques, chacun d'entre eux représentant une fraction de la gamme totale d'entrée (voir figure 2a, page 26).

Note. — Cette procédure qui consiste à quantifier la sortie introduit des erreurs inhérentes de  $\frac{1}{2}$  LSB (LSB = bit le moins significatif) car, dans cette fraction de la gamme totale, seule une valeur analogique (à l'entrée) peut être représentée sans erreur par un seul code numérique en sortie.

## b) For digital-input, digital-output devices:

(from Publication 748-2, Chapter II, Sub-clause 1.4.7 and 1.4.8)

b1) *High-level to low-level (low-level to high-level) propagation time* ( $t_{\text{PHL}}$ ,  $t_{\text{PLH}}$ )

The time interval between specified reference points on the input and on the output pulses, when the output is going to the low (high) level and when the device is driven and loaded by typical devices of stated types.

Notes 1. — In some circumstances, the driving and the loading circuits may be replaced for test purposes by equivalent networks which must be specified.

2. — The mean value between the upper limit of the input low range and the lower limit of the input high range is generally used as the specified reference level.

b2) *High-level to low-level (low-level to high-level) transition time* ( $t_{\text{THL}}$ ,  $t_{\text{TLH}}$ )

The time interval between specified reference points on the edge of the output pulse when the output is going to the low (high) level and when a specified input signal is applied through a specified network and the output is loaded by another specified network.

1.2.3.3 *Strobe propagation time*

The propagation time measured from a specified point on the strobe or similar control input waveform and a specified point on the output waveform.

Note. — If applicable, this time includes ripple time.

1.2.3.4 *Differential-input overload recovery time* ( $t_{\text{ord}}$ , see note)

The time necessary for the device to recover after the cessation of a specified differential overload input signal to the extent that the device can again respond to differential-input voltages in accordance with its specification.

1.2.3.5 *Common-mode-input overload recovery time* ( $t_{\text{orc}}$ , see note)

The time necessary for the device to recover after the cessation of a specified common-mode overload input signal to the extent that the device can again respond to differential-input voltages in accordance with its specification.

## 2. Terms for category II (linear and non-linear analogue-to-digital and digital-to-analogue converters)

### 2.1 General terms

#### 2.1.1 Analogue-to-digital converter (ADC)

A converter that uniquely represents all analogue input values within a specified total input range by a limited number of digital output codes, each of which exclusively represents a fractional part of the total analogue input range (see Figure 2a, page 27).

Note. — This quantization procedure introduces inherent errors of  $\frac{1}{2}$  LSB (LSB = least significant bit) in the representation since, within this fractional range, only one (input) analogue value can be represented free of error by a single digital output code.

### 2.1.2 *Processeur analogique-numérique*

Circuit intégré représentant la partie analogique d'un convertisseur analogique-numérique; un certain nombre d'opérations extérieures de séquençement, de comptage et arithmétiques sont nécessaires pour réaliser un convertisseur complet analogique-numérique.

### 2.1.3 *Convertisseur numérique-analogique*

Convertisseur qui, pour un nombre fini de codes numériques à l'entrée, présente en sortie un nombre correspondant de valeurs analogiques discrètes (voir figure 2b, page 26).

### 2.1.4 *Code de conversion* (d'un convertisseur analogique-numérique ou numérique-analogique)

Correspondance entre chaque fraction de la gamme totale analogique d'entrée et les codes numériques correspondants en sortie, ou bien: entre chaque code numérique d'entrée et les valeurs analogiques correspondantes de sortie (voir figures 2a et 2b, page 26).

### 2.1.5 *Pas* (d'une conversion analogique-numérique ou numérique-analogique)

Dans un code de conversion: Toute correspondance particulière.

Dans le diagramme de transfert: Toute partie du diagramme relative à une correspondance particulière.

- Pour un convertisseur analogique-numérique, le pas représente à la fois une fraction de la gamme des valeurs analogiques d'entrée et le code numérique correspondant en sortie (voir figure 2a).
- Pour un convertisseur numérique-analogique, le pas représente à la fois un code numérique à l'entrée et la valeur analogique discrète correspondante à la sortie (voir figure 2b).

### 2.1.6 *Valeur du milieu de pas* (d'un convertisseur analogique-numérique)

Valeur analogique au milieu du pas à l'exclusion des pas correspondant aux deux extrémités de la gamme totale des valeurs analogiques.

*Note.* — Pour les extrémités de pas, la valeur du «milieu de pas» est la valeur existante lorsque la valeur analogique qui provoque la transition au pas voisin est réduite ou augmentée selon le cas de la moitié de la valeur nominale de la largeur de pas (voir figure 2a et paragraphe 2.1.10).

### 2.1.7 *Valeur du pas* (d'un convertisseur numérique-analogique)

Valeur à la sortie analogique, pour un code d'entrée numérique donné (voir figure 2b).

### 2.1.8 *Valeur nominale du milieu de pas* (d'un convertisseur analogique-numérique)

Valeur analogique spécifiée comprise à l'intérieur d'un pas, représentée en sortie – de façon idéale et sans erreur – par le code numérique correspondant (voir figure 2a).

### 2.1.9 *Valeur nominale d'un pas* (d'un convertisseur numérique-analogique)

Valeur spécifiée du pas représentant sans erreur le code numérique correspondant à l'entrée (voir figure 2b).

### 2.1.10 *Largeur du pas* (d'un convertisseur analogique-numérique)

Valeur absolue de la différence entre les deux extrémités de la gamme des valeurs analogiques correspondant à un pas (voir figure 2a).

### 2.1.2 *Analogue-to-digital processor*

An integrated circuit providing the analogue part of an ADC; provision of external timing, counting and arithmetic operations is necessary for implementing a full analogue-to-digital converter.

### 2.1.3 *Digital-to-analogue converter (DAC)*

A converter that represents a limited number of different digital input codes by a corresponding number of discrete analogue output values (see Figure 2b, page 27).

### 2.1.4 *Conversion code (of an ADC or a DAC)*

The set of correlations between each of the fractional parts of the total analogue input range or each of the digital input codes, respectively, and the corresponding digital output codes or analogue output values, respectively (see Figures 2a and 2b, page 27).

### 2.1.5 *Step (of an analogue-to-digital or digital-to-analogue conversion)*

In the conversion code: Any of the individual correlations.

In the transfer diagram: Any part of the diagram equating to an individual correlation.

- For an ADC, a step represents both a fractional range of analogue input values and the corresponding digital output code (see Figure 2a).
- For a DAC a stop represents both a digital input code and the corresponding discrete analogue output value (see Figure 2b).

### 2.1.6 *Midstep value (of an ADC)*

The analogue value for the centre of the step excluding the steps at the two ends of the total range of analogue values.

*Note.* — For the end steps, the midstep value is defined as the analogue value that results when the analogue value for the transition to the adjacent step is reduced or enlarged as appropriate by half the nominal value of the step width (see Figure 2a and Sub-clause 2.1.10).

### 2.1.7 *Step value (of a DAC)*

The value of the analogue output representing a digital input code (see Figure 2b).

### 2.1.8 *Nominal midstep value (of an ADC)*

A specified analogue value within a step that is ideally represented free of error by the corresponding digital output code (see Figure 2a).

### 2.1.9 *Nominal step value (of a DAC)*

A specified step value that represents free of error the corresponding digital input code (see Figure 2b).

### 2.1.10 *Step width (of an ADC)*

The absolute value of the difference between the two ends of the range of analogue values corresponding to one step (see Figure 2a).

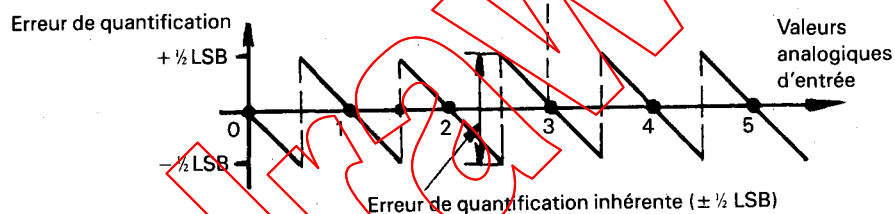
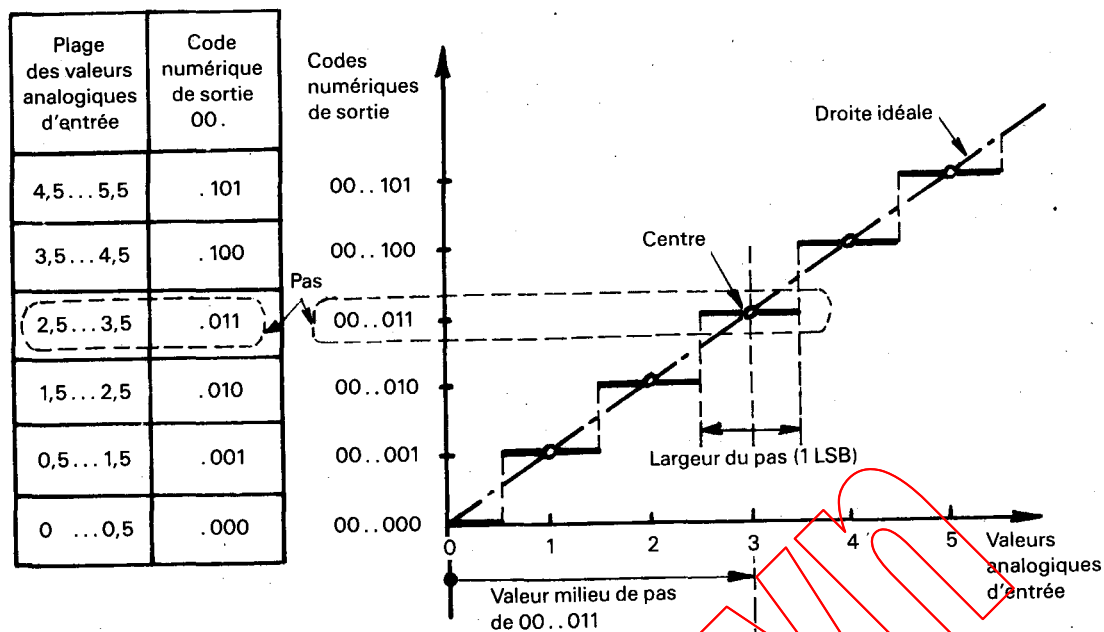
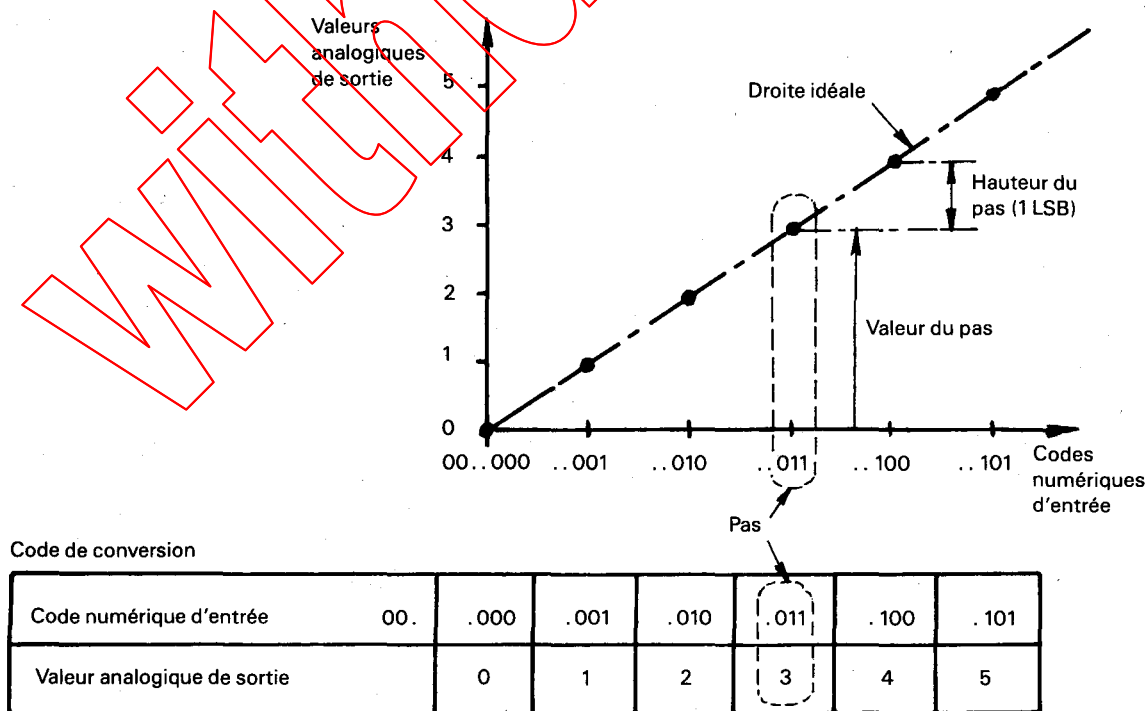


FIG. 2a. — Convertisseur analogique-numérique linéaire idéal.



879/87

FIG. 2b. — Convertisseur numérique-analogique linéaire idéal.

FIG. 2. — Eléments des diagrammes de transfert.

| Range of analogue input values | Digital output code 00. |
|--------------------------------|-------------------------|
| 4,5 ... 5,5                    | .101                    |
| 3,5 ... 4,5                    | .100                    |
| 2,5 ... 3,5                    | .011                    |
| 1,5 ... 2,5                    | .010                    |
| 0,5 ... 1,5                    | .001                    |
| 0 ... 0,5                      | .000                    |

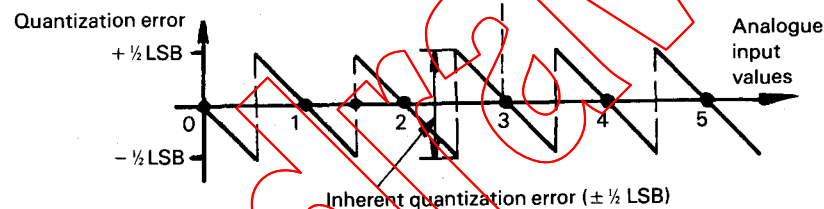
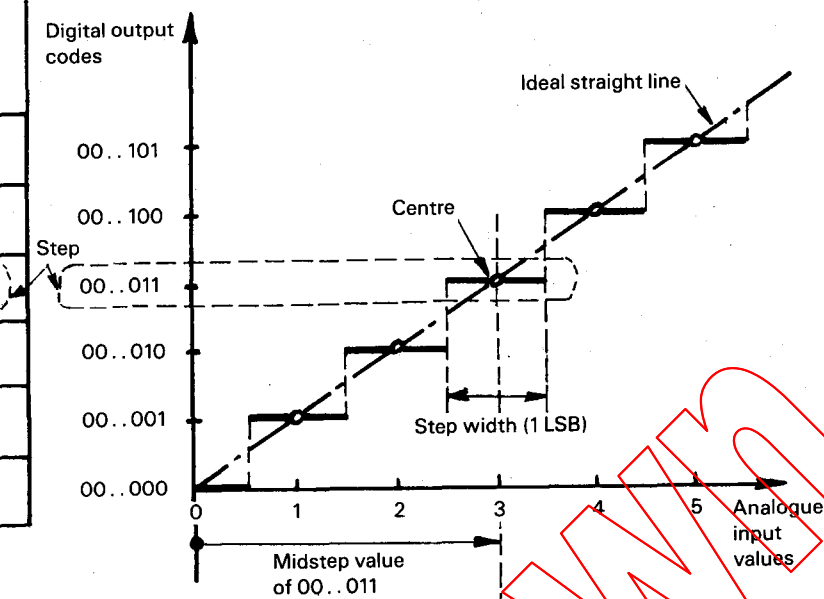
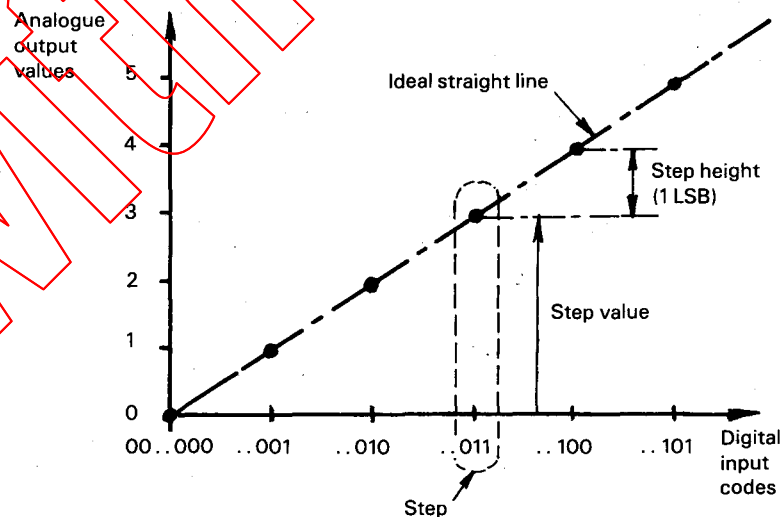


FIG. 2a. — Ideal linear ADC



Conversion code

| Digital input code    | 00. | .000 | .001 | .010 | .011 | .100 | .101 |
|-----------------------|-----|------|------|------|------|------|------|
| Analogue output value |     | 0    | 1    | 2    | 3    | 4    | 5    |

879/87

FIG. 2b. — Ideal linear DAC.

FIG. 2. — Elements of transfer diagrams.

### 2.1.11 *Hauteur du pas* (d'un convertisseur numérique-analogique)

Valeur absolue de la différence entre deux pas adjacents dans le diagramme de transfert (voir figure 2b, page 26).

*Note.* — (pour le texte anglais): Pour les convertisseurs numérique-analogique compresseurs-expandeurs, le terme «step size» est généralement utilisé.

### 2.1.12 *Convertisseur linéaire analogique-numérique*

Convertisseur analogique-numérique dont la largeur idéale de tous les pas est égale, à l'exclusion des pas correspondant aux deux extrémités de la gamme totale des valeurs analogiques d'entrée.

*Note.* — En principe, la largeur de chaque pas aux deux extrémités a la moitié de la largeur normale de n'importe quel autre pas (voir figure 2a, page 26).

### 2.1.13 *Convertisseur linéaire numérique-analogique*

Convertisseur numérique-analogique dont la hauteur idéale des pas est égale (voir figure 2b).

### 2.1.14 *Convertisseur multiplicateur numérique-analogique*

Convertisseur numérique-analogique ayant au moins deux entrées dont au moins une est numérique et dont la valeur analogique à la sortie est proportionnelle au produit des entrées.

### 2.1.15 *Convertisseur non linéaire analogique-numérique ou numérique-analogique*

Convertisseur analogique-numérique ou numérique-analogique ayant une caractéristique de transfert non linéaire spécifiée entre les valeurs nominales de milieu de pas ou de pas et les largeurs ou hauteurs de pas correspondantes.

*Note.* — La fonction peut être non linéaire ou pseudo-linéaire de façon continue.

### 2.1.16 *Convertisseur numérique-analogique «compresseur-expandeur»*

Convertisseur numérique-analogique dont la caractéristique de transfert correspond soit à une compression, soit à une expansion.

*Note.* — En général, le convertisseur analogique-numérique correspondant comprend un tel convertisseur numérique-analogique compresseur-expandeur et, en outre, des circuits externes.

### 2.1.17 *Droite idéale* (pour un convertisseur linéaire analogique-numérique ou numérique-analogique)

Dans le diagramme de transfert, droite passant par les points spécifiés correspondant aux valeurs nominales de milieu de pas ou de pas les plus positives (les moins négatives) et les plus négatives (les plus positives) (voir figures 2 et 3, pages 26 et 30).

*Note.* — La droite idéale passe par tous les points représentant les valeurs nominales des milieux de pas ou des pas.

#### 2.1.11 *Step height (step size) (of a DAC)*

The absolute value of the difference in step value between two adjacent steps in the transfer diagram (see Figure 2b, page 27).

*Note.* — For companding DACs, the term “step size” is in general use.

#### 2.1.12 *Linear ADC*

An ADC having steps ideally of equal width excluding the steps at the two ends of the total range of analogue input values.

*Note.* — Ideally, the width of each end step is one half of the width of any other step (see Figure 2a, page 27).

#### 2.1.13 *Linear DAC*

A DAC having steps ideally of equal height (see Figure 2b).

#### 2.1.14 *Multiplying DAC*

A DAC having at least two inputs, at least one of which is digital, and whose analogue output value is proportional to the product of the inputs.

#### 2.1.15 *Non-linear ADC or DAC*

An ADC or a DAC with a specified non-linear transfer function between the nominal midstep values or nominal step values, respectively, and the corresponding step widths or step heights, respectively.

*Note.* — The function may be continuously non-linear or piece-wise linear.

#### 2.1.16 *Companding DAC*

A DAC whose transfer function complies with compression or expansion.

*Note.* — The corresponding ADC normally consists of such a companding DAC and additional external circuitry.

#### 2.1.17 *Ideal straight line (of a linear ADC or DAC)*

In the transfer diagram, a straight line between the specified points for the most-positive (least-negative) and most-negative (least-positive) nominal midstep values or nominal step values, respectively (see Figures 2 and 3, pages 27 and 31).

*Note.* — The ideal straight line passes through all the points for nominal midstep values or nominal step values, respectively.

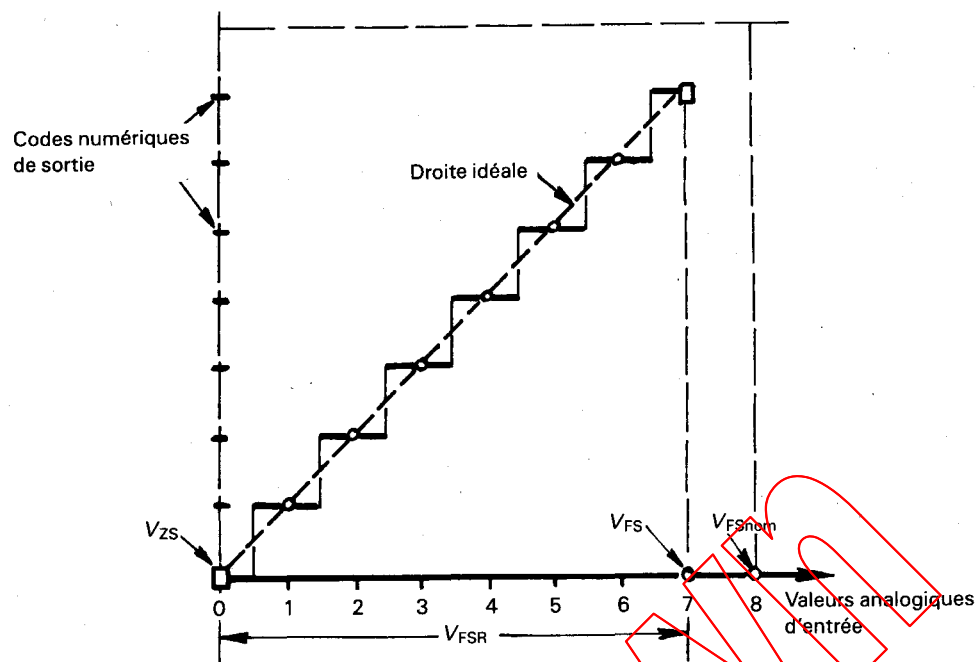


FIG. 3a. — Convertisseur unipolaire analogique-numérique.

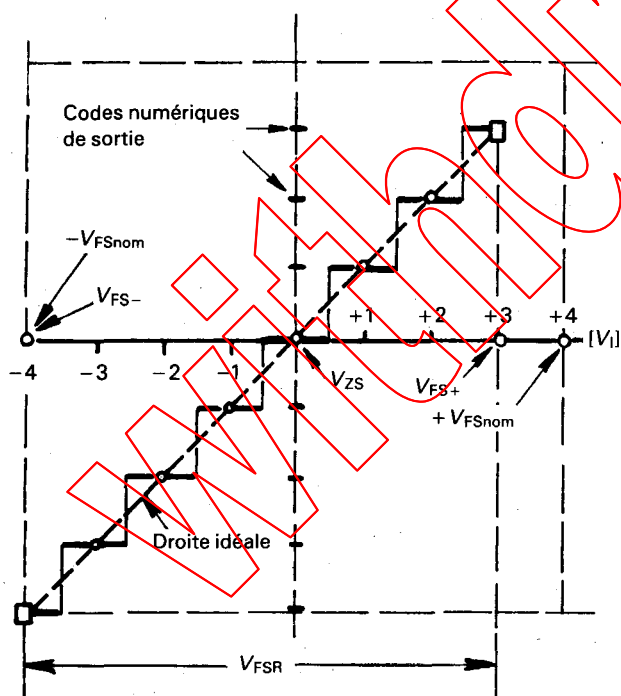


FIG. 3b. — Convertisseur bipolaire analogique-numérique avec vrai zéro.

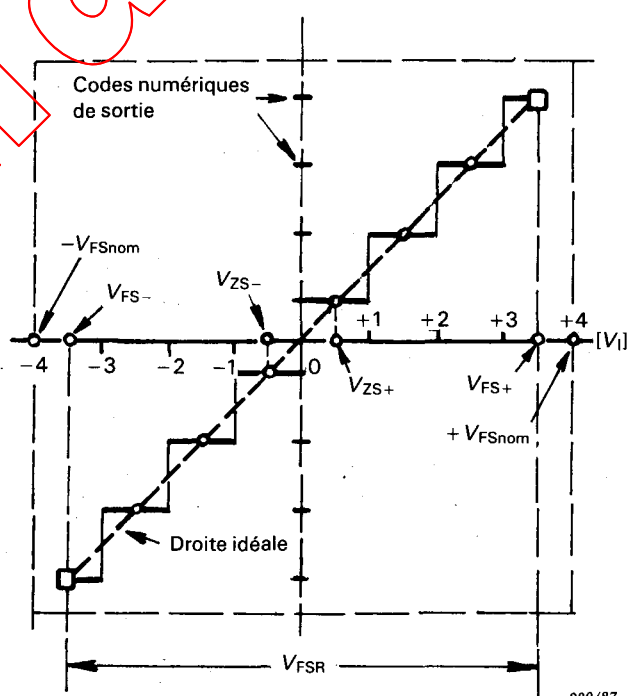


FIG. 3c. — Convertisseur bipolaire analogique-numérique sans vrai zéro.

FIG. 3. — Droite idéale, valeurs pleine échelle et échelle de zéro (pour des convertisseurs analogique-numérique idéaux et linéaires).

880/87

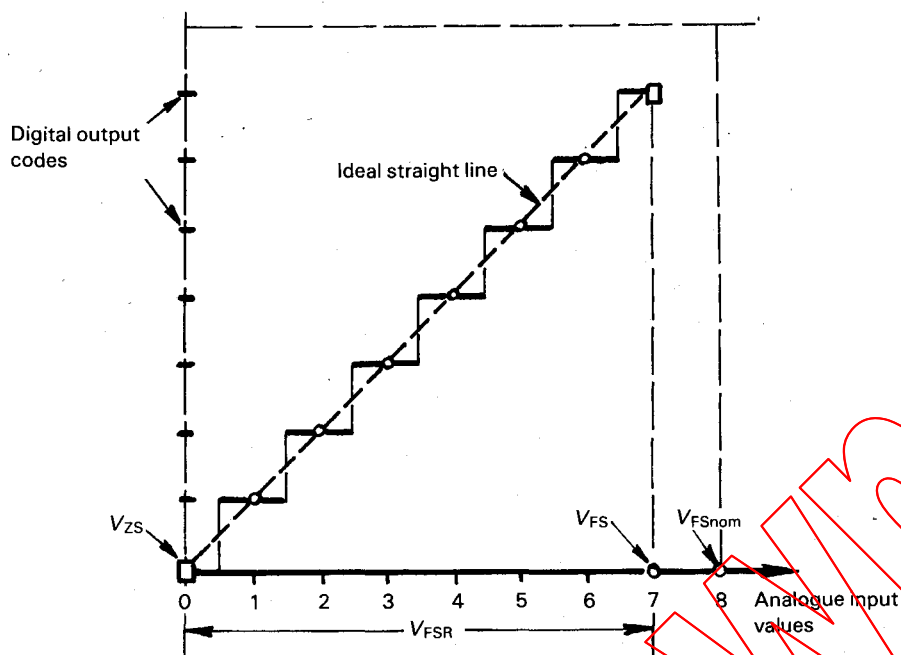


FIG. 3a. — Unipolar ADC.

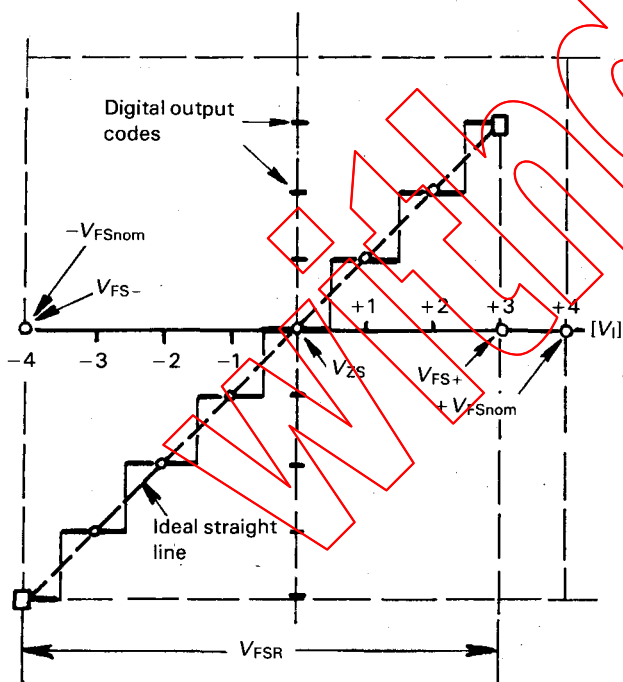
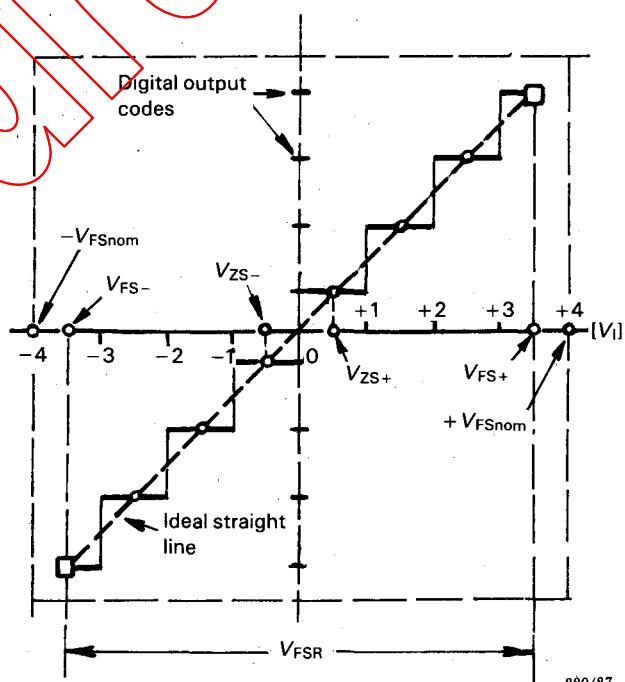


FIG. 3b. — Bipolar ADC with true zero.



880/87

 $[V_i]$  = Analogue input values.

FIG. 3c. — Bipolar ADC with no true zero.

FIG. 3. — Ideal straight line, full-scale and zero-scale values (shown for ideal, linear ADC's).

## 2.1.18 *Gammes pleine échelle* (d'un convertisseur linéaire analogique-numérique ou numérique-analogique) (voir la figure 3)

### 2.1.18.1 *Gamme (pratique) de pleine échelle* ( $V_{FSR}$ , $I_{FSR}$ ) ( $V_{FSRpr}$ , $I_{FSRpr}$ )

Gamme totale des valeurs analogiques qui correspond à la droite idéale.

*Notes 1.* — L'adjectif qualificatif «pratique» peut presque toujours être supprimé de ce terme, pourvu que, sauf dans de très rares cas, le terme du paragraphe 2.1.18.2 (gamme nominale de pleine échelle) ne soit pas raccourci de la même façon. On peut alors utiliser les symboles littéraux les plus courts ou des abréviations (voir note 2).

2. — Au lieu des symboles littéraux, on peut utiliser les abréviations courantes «FSR, FSR(pr)».

3. — La gamme (pratique) de pleine échelle n'a qu'une valeur nominale, car elle est définie par les extrémités de la droite idéale.

*Exemple:* Pour un code binaire à  $n$  bits correspondant à la droite idéale, on a:

— pour un convertisseur analogique-numérique:

$$FSR = (2^n - 1) \times (\text{valeur nominale de la largeur du pas});$$

— pour un convertisseur numérique-analogique:

$$FSR = (2^n - 1) \times (\text{valeur nominale de la hauteur du pas}).$$

### 2.1.18.2 *Plage nominale de pleine échelle* ( $V_{FSRnom}$ , $I_{FSRnom}$ )

Plage totale des valeurs analogiques qui peut être codée théoriquement, avec une précision constante, en nombre total de pas.

*Note.* — Au lieu des symboles littéraux, on peut utiliser l'abréviation «FSR(nom)».

*Exemple:* Pour un code binaire à  $n$  bits correspondant à la droite idéale, on a:

— pour un convertisseur analogique-numérique:

$$FSR(nom) = 2^n \times (\text{valeur nominale de la largeur de pas}),$$

— pour un convertisseur numérique-analogique:

$$FSR(nom) = 2^n \times (\text{valeur nominale de la hauteur du pas}).$$

## 2.1.19 *Pleine échelle* (d'un convertisseur analogique-numérique ou numérique-analogique) (voir la figure 3, page 30)

### 2.1.19.1 *Pleine échelle* (d'un convertisseur unipolaire analogique-numérique ou numérique-analogique)

Termé utilisé pour indiquer une caractéristique, dans le diagramme de transfert, correspondant au pas dont la valeur nominale de milieu de pas (ou de pas) a la valeur absolue la plus élevée (voir figure 3a, page 30, pour un convertisseur linéaire analogique-numérique).

*Notes 1.* — L'indice du symbole littéral d'une caractéristique à pleine échelle est «FS».

2. — Au lieu du symbole littéral, on peut utiliser l'abréviation «FS».

### 2.1.19.2 *Pleine échelle positive* et *Pleine échelle négative* } (d'un convertisseur bipolaire analogique-numérique ou numérique-analogique)

Termes utilisés pour indiquer une caractéristique correspondant à l'une ou à l'autre des deux extrémités du diagramme de transfert, c'est-à-dire aux pas dont les valeurs nominales de milieu de pas ou de pas ont les valeurs absolues les plus élevées (voir figures 3a et 3b pour les convertisseurs bipolaires linéaires analogique-numérique).

*Notes 1.* — Les indices du symbole littéral indiquant ces conditions de fonctionnement sont:

«FS+» pour la pleine échelle positive ( $V_{FS+}$ ,  $I_{FS+}$ ),

«FS-» pour la pleine échelle négative ( $V_{FS-}$ ,  $I_{FS-}$ ).

2. — Au lieu du symbole littéral, on peut utiliser les abréviations «FS+ et FS-».

### 2.1.18 Full-scale ranges (of a linear ADC or DAC) (see Figure 3)

#### 2.1.18.1 (Practical) full-scale range ( $V_{FSR}$ , $I_{FSR}$ ), ( $V_{FSRpr}$ , $I_{FSRpr}$ )

The total range of analogue values that correspond to the ideal straight line.

Notes 1. — The qualifying adjective “practical” can nearly always be deleted from this term provided that, in a very few critical cases, the term from Sub-clause 2.1.18.2 (nominal full-scale range) is not also shortened in the same way. This permits use of the shorter letter symbols or abbreviations (see Note 2).

2. — In place of the letter symbols, the abbreviations “FSR, FSR(pr)” are in common use.

3. — The (practical) full-scale range has only a nominal value, because it is referred to the end points of the ideal straight line.

Example: Using a straight binary n-bit code format, it follows:

— for an ADC:

$$FSR = (2^n - 1) \times (\text{nominal value of step width});$$

— for a DAC:

$$FSR = (2^n - 1) \times (\text{nominal value of step height}).$$

#### 2.1.18.2 Nominal full-scale range ( $V_{FSRnom}$ , $I_{FSRnom}$ )

The total range in analogue values that theoretically can be coded with constant accuracy by the total number of steps.

Note. — In place of the letter symbols, the abbreviation “FSR(nom)” can be used.

Example: Using a straight binary n-bit code format, it follows:

— for an ADC:

$$FSR(nom) = 2^n \times (\text{nominal value of step width});$$

— for a DAC:

$$FSR(nom) = 2^n \times (\text{nominal value of step height}).$$

### 2.1.19 Full scale (of an ADC or a DAC) (see Figure 3, page 31)

#### 2.1.19.1 Full scale (of an unipolar ADC or DAC)

A term used to refer a characteristic to that step within the transfer diagram whose nominal midstep value or nominal step value has the highest absolute value (see Figure 3a, page 31, for a linear unipolar ADC).

Notes 1. — The subscript for the letter symbol of a characteristic at full scale is “FS”.

2. — In place of a letter symbol, the abbreviation “FS” is in common use.

#### 2.1.19.2 Positive full scale } (of a bipolar ADC or DAC) and Negative full scale }

Terms used to refer a characteristic to one or the other of the two ends of the transfer diagram, that is, to the steps whose nominal midstep values or nominal step values have the highest absolute values (see Figures 3a and 3b for bipolar linear ADCs).

Notes 1. — The subscripts for the letter symbol of characteristics indicating these operating conditions are:

“FS+” for positive full scale ( $V_{FS+}$ ,  $I_{FS+}$ ),

“FS−” for negative full scale ( $V_{FS−}$ ,  $I_{FS−}$ ).

2. — In place of letter symbols, the abbreviations “FS+ and FS−” are in common use.

### 2.1.20 *Echelle de zéro* (d'un convertisseur analogique-numérique ou numérique-analogique) (voir figure 3)

#### 2.1.20.1 *Echelle de zéro* (d'un convertisseur analogique-numérique ou numérique-analogique ayant un vrai zéro) (voir figures 3a et 3b, page 30)

Terme utilisé pour indiquer une caractéristique correspondant au pas dont la valeur nominale de milieu de pas ou de pas est nulle.

Notes 1. — L'indice du symbole littéral d'une caractéristique correspondant à l'échelle de zéro est «ZS».

2. — Au lieu du symbole littéral, on peut utiliser l'abréviation «ZS».

#### 2.1.20.2 *Echelle de zéro positive* } (d'un convertisseur analogique-numérique ou numérique- et *Echelle de zéro négative* } analogique sans vrai zéro) (voir figure 3c, page 30).

Termes utilisés pour indiquer une caractéristique correspondant à l'un ou l'autre des deux pas les plus proches du zéro analogique, c'est-à-dire aux pas dont la valeur nominale de milieu de pas ou de pas ont les plus faibles valeurs absolues.

Notes 1. — Les indices du symbole littéral des caractéristiques indiquant ces conditions de fonctionnement sont:

«ZS+» pour l'échelle de zéro positive ( $V_{ZS+}$ ,  $I_{ZS+}$ ).

«ZS-» pour l'échelle de zéro négative ( $V_{ZS-}$ ,  $I_{ZS-}$ ).

2. — Au lieu des symboles littéraux, on peut utiliser les abréviations «ZS+» et «ZS-».

#### 2.1.21 *Valeur nominale de pleine échelle* ( $V_{FSnom}$ , $I_{FSnom}$ )

Valeur liée à la gamme nominale de pleine échelle:

— pour un convertisseur unipolaire:  $V_{FSnom} = V_{FSRnom}$

— pour un convertisseur bipolaire:  $V_{FSnom} = \frac{1}{2} V_{FSRnom}$   
(voir fig. 3).

Notes 1. — Dans quelques catalogues, on utilise cette valeur analogique comme valeur de référence pour les réglages ou comme valeur arrondie pour la gamme de pleine échelle.

2. — Au lieu des symboles littéraux, on peut utiliser l'abréviation «FS(nom)».

#### 2.1.22 *Point correspondant au décalage* (d'un convertisseur réglable analogique-numérique ou numérique-analogique)

Dans le diagramme de transfert, point correspondant à la valeur du milieu de pas (pour un convertisseur analogique-numérique) ou à la valeur du pas (pour un convertisseur numérique-analogique) d'un pas pour lequel on spécifie l'erreur de décalage; cette dernière peut être compensée par un réglage approprié (voir figure 4, page 36).

Note. — Ce réglage doit être effectué à partir de ce point, de telle sorte qu'il provoque seulement un déplacement de la caractéristique de transfert parallèlement à elle-même, sans en modifier la pente.

#### 2.1.23 *Point correspondant au gain* (d'un convertisseur réglable analogique-numérique ou numérique-analogique)

Dans le diagramme de transfert, point correspondant à la valeur du milieu de pas (pour un convertisseur analogique-numérique) ou du pas (pour un convertisseur numérique-analogique) d'un pas pour lequel on spécifie l'erreur de gain; cette dernière peut être compensée par un réglage approprié (voir figure 4).

Note. — Le réglage du gain provoque seulement une modification de la pente de la caractéristique de transfert, sans modifier l'erreur de décalage.

### 2.1.20 Zero scale (of an ADC or a DAC) (see Figure 3)

#### 2.1.20.1 Zero scale (of an ADC or a DAC with true zero) (see Figures 3a and 3b, page 31)

A term used to refer a characteristic to the step whose nominal midstep value or nominal step value equals zero.

Notes 1. — The subscript for the letter symbol of a characteristic at zero scale is "ZS".

2. — In place of a letter symbol, the abbreviation "ZS" is in common use.

#### 2.1.20.2 Positive zero scale } (of an ADC or a DAC with no true zero) (see Figure 3c, page 31) and Negative zero scale }

Terms used to refer a characteristic to one or the other of the two steps closest to analogue zero, that is, to the steps whose nominal midstep value or nominal step value have the two lowest absolute values.

Notes 1. — The subscripts for the letter symbols of characteristics indicating these operating conditions are:

"ZS+" for positive zero scale ( $V_{ZS+}$ ,  $I_{ZS+}$ ),

"ZS—" for negative zero scale ( $V_{ZS-}$ ,  $I_{ZS-}$ ).

2. — In place of letter symbols, the abbreviations "ZS+" and "ZS—" are in common use.

#### 2.1.21 Nominal full-scale value ( $V_{FSnom}$ , $I_{FSnom}$ )

A value derived from the nominal full-scale range:

— for an unipolar converter:  $V_{FSnom} = V_{FSRnom}$

— for a bipolar converter:  $V_{FSnom} = \frac{1}{2} V_{FSRnom}$

(see Figure 3).

Note 1. — In some few data sheets, this analogue value is used as a reference value for adjustment procedures or as a rounded value for the full-scale range(s).

2. — In place of letter symbols, the abbreviation "FS(nom)" is in common use.

#### 2.1.22 Offset point (of an adjustable ADC or DAC)

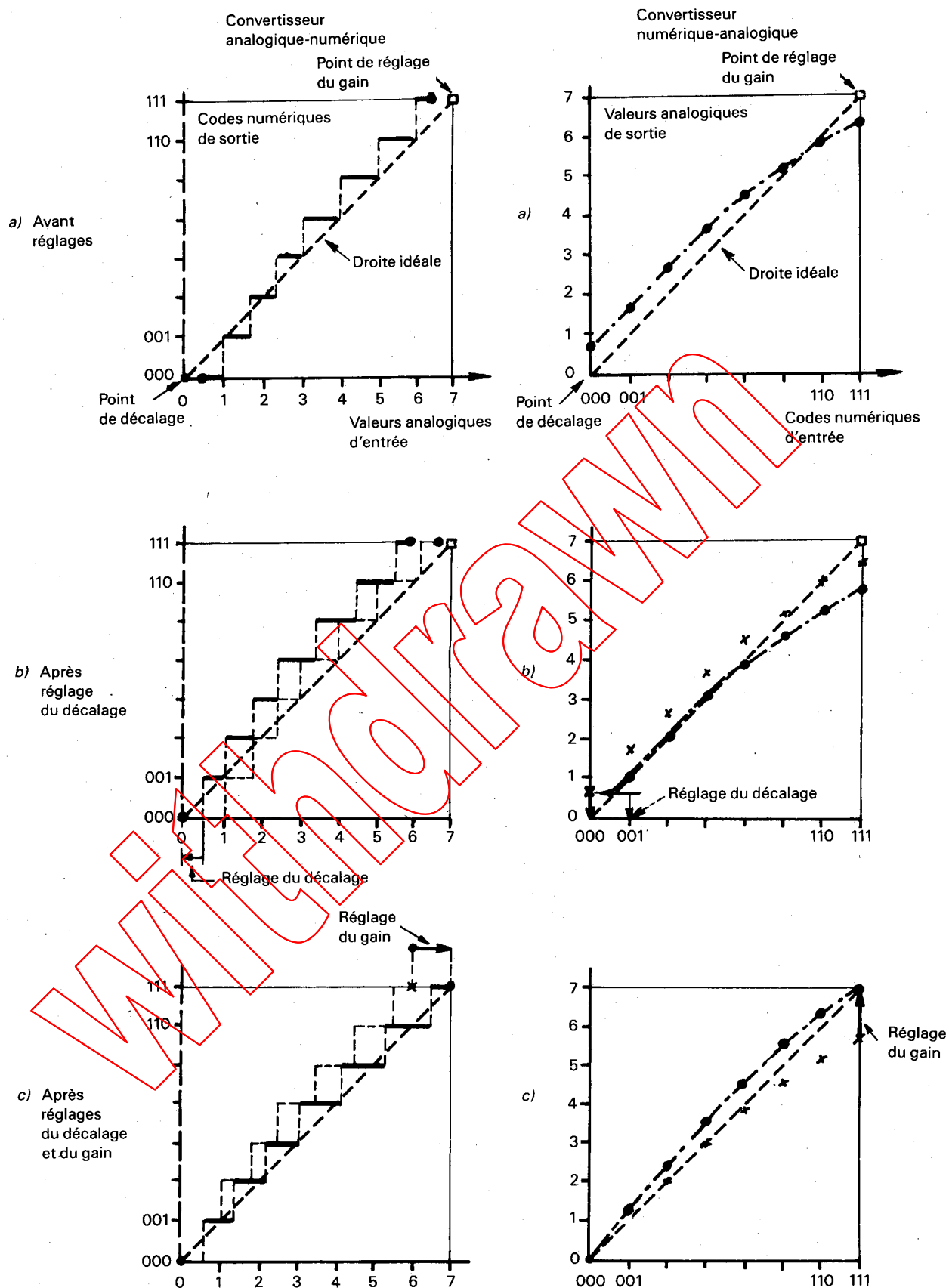
The point in the transfer diagram corresponding to the midstep value (for an ADC) or the step value (for a DAC) of the step about which the offset error is specified, and in reference to which the offset adjustment must be performed (see Figure 4, page 37).

Note. — Offset adjustment must be performed with respect to this point, so that it causes only a parallel displacement of the transfer diagram, without changing its slope.

#### 2.1.23 Gain point (of an adjustable ADC or DAC)

A point in the transfer diagram corresponding to the midstep value (for an ADC) or the step value (for a DAC) of the step for which the gain error is specified, and in reference to which the gain adjustment is performed (see Figure 4).

Note. — Gain adjustment causes only a change of the slope of the transfer diagram, without changing the offset error.

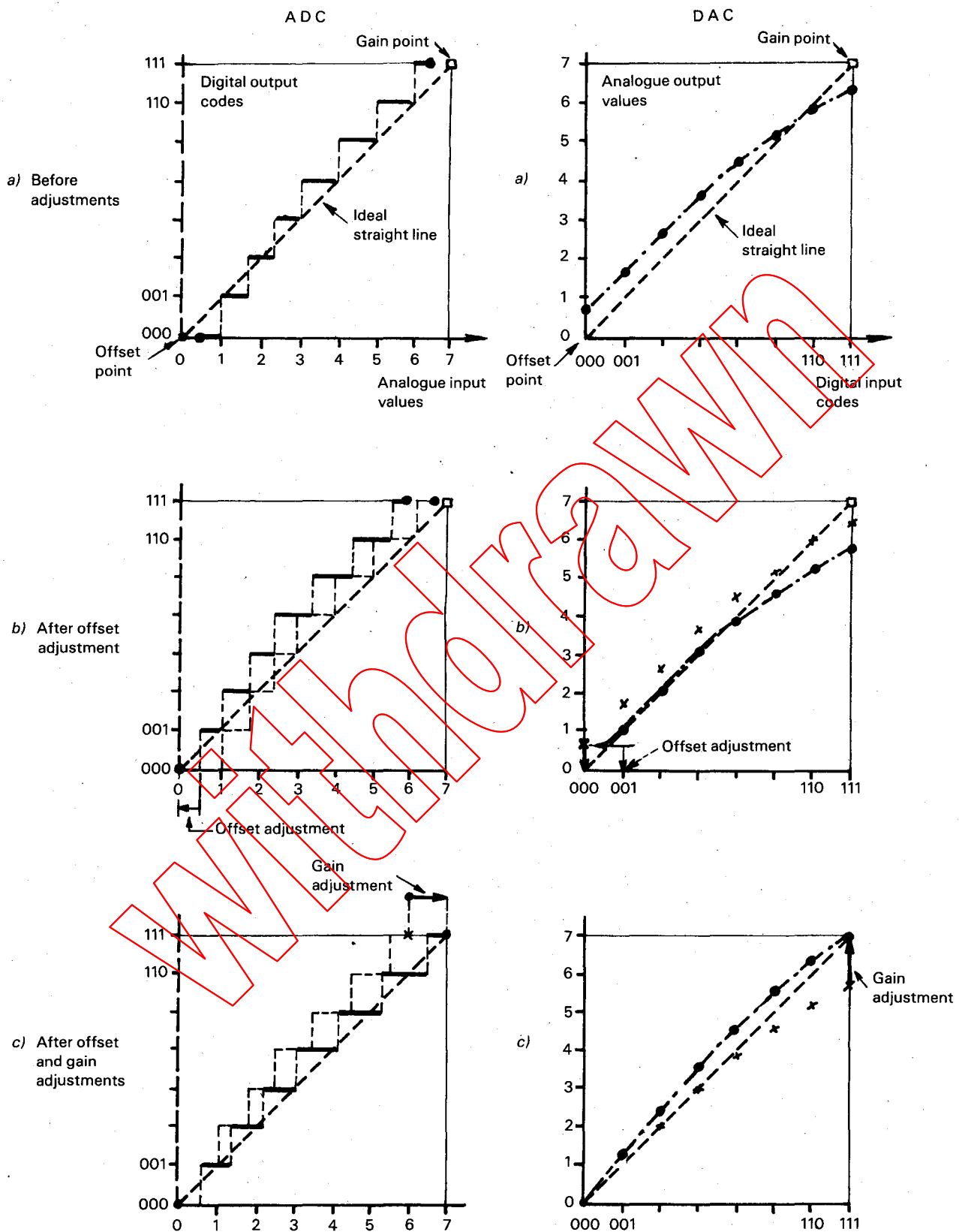


Dans les exemples ci-dessus:

- le point correspondant au décalage est relatif au pas de code numérique 000;
- le point correspondant au gain est relatif au pas de code numérique 111.

881/87

FIG. 4. — Réglage des points correspondant au décalage et au gain.



In the above examples:

- the offset point is referred to the step with the digital code 000;
- the gain point is referred to the step with the digital code 111.

881/87

FIG. 4. — Adjustment in offset point and gain point.