

SEMI E115-0302^E (Reapproved 0309)

半導体処理装置 RF 電力供給システムに使われる整合用回路網の負荷インピーダンスと効率を決めるための試験方法

本スタンダードは、Global Metrics Committee で技術的に承認されている。現版は 2009 年 1 月 2 日、global Audits and Review Subcommittee にて発行が承認された。2009 年 2 月に www.semi.org で、そして 2009 年 3 月に CD-R で入手可能となる。初版は 2002 年 3 月に発行された。

E 本文書は 2002 年 5 月に編集上の修正がなされた。§ 1.1 について一箇所の修正が行われている。

1 目的

1.1 この文書の目的は半導体処理装置用 RF 電力供給システムの整合用回路網の負荷インピーダンスと効率を決めるために用いられる試験方法を定義することである。

2 範囲

2.1 この文書は整合用回路網における同調素子の位置に基づく整合用回路網の負荷インピーダンスと電力効率を決めるに必要なテスト手順とテスト装置を指定する。

2.2 この仕様の主要な焦点は、以下のタイプの装置を含む(但しこれの限りではない)、半導体処理装置である:

- ドライエッチ装置、
- 膜堆積装置(CVDとPVD)

2.3 このスタンダードは、安全性または RF 放出や電気規格に関連した性能課題には着目しない(e.g., Underwriter's Laboratory, Inc. (UL), the National Electrical Code (NEC[®]), Federal Communications Commission (FCC)) この種の装置に適用される、適当な地方規格と規則に従うことはこの標準の使用者の責任である。そして、その幾つかは引用文書に含まれる。

2.4 このスタンダードはその使用に関連したすべての安全問題を取り扱うことを意図していない。このスタンダードの使用者は、その責任において、適切な安全および健康上実施すべき事柄を確立し、また使用前に法規制やその他の制限への適用性を判断するものである。

3 制限

3.1 このスタンダードは主に 0.2–100MHz の周波数範囲で動く RF システムの整合用回路網に着目し、より高周波の RF システムやマイクロ波システムに着目をしていない。

3.2 このスタンダードは、50 Ω 入力インピーダンスの固定周波数で動作に設計された整合用回路網の解析用と定める。

3.3 国際、国内、地方のコード、規則と法規は装置と手順が各々の場所での監査機関要求に適合することを確認するために参照されなければならない。

4 参照スタンダードおよび文書

4.1 SEMI スタンダード

SEMI E113 — Specification for Semiconductor Processing Equipment RF Power Delivery Systems

4.2 IEEE スタンダード¹

¹ Institute of Electrical and Electronics Engineers, IEEE Operations Center, 445 Hoes Lane, P.O. Box 1331, Piscataway, New Jersey 08855-1331, USA. Telephone: 732.981.0060; Fax: 732.981.1721

IEEE-STD-383 — IEEE Standard for Type Test of Class 1E Electrical Cables, Field Splices, and Connections for Nuclear Power Generating Stations

4.3 Military Standards²

MIL-PRF-39012D — General Specification for Connectors, Coaxial, Radio Frequency

5 用語

5.1 略語および頭字語

5.1.1 CVD (Chemical Vapor Deposition) — 化学蒸気堆積

5.1.2 PVD (Physical Vapor Deposition) — 物理蒸気堆積

5.1.3 VSWR (Voltage Standing Wave Ratio) — 電圧定常波比

5.2 用語の定義

5.2.1 複素共役負荷インピーダンス (complex conjugate load impedance) — 複素共役負荷インピーダンスは、負荷インピーダンスと同一実数部分と負荷インピーダンスの虚部の負成分を持つ。例えば $2.0 - j20 \Omega$ の負荷インピーダンスの複素共役は $2.0 + j20 \Omega$ である。

5.2.2 テストされるデバイス (DUT) (device under test) — テストされる整合用回路網。

5.2.3 高調波 (harmonic frequency) — 高調波は基本周波数の整数倍として定義される。例えば、13.56MHzの第二高調波は 27.12MHzである。

5.2.4 "L"型整合用回路網 ("L" type matching network) — この種の回路網は接地接続されている可変コンデンサの同調素子と出力端子に直列接続のもう一つの同調素子から成る。"L"型整合用回路網の直列回路部は一般的にインダクタとコンデンサから成り、どちらか一つが可変型である。

5.2.5 負荷と同調位置 (load and tune position) — ある整合用回路網では同調素子が負荷位置と同調位置と呼ばれる。この用語は接地接続される同調素子と出力端子と直列接続の他の同調素子で構成される"L"型整合用回路網に共通である。負荷位置は接地される同調素子に対応し、負荷インピーダンスの実数部分に整合することと関係している。同調位置は出力端子と直列接続の同調素子に対応し、負荷インピーダンスの虚数部に整合することと関係している。

5.2.6 負荷インピーダンス (load impedance) — 負荷インピーダンスは整合用回路網が整合するためのインピーダンスである。

5.2.7 負荷インピーダンスシミュレータ (load impedance simulator) — 負荷インピーダンスシミュレータは整合用回路網が整合できる負荷インピーダンスを呈する装置 (デバイス) である。典型的負荷シミュレータの詳細は、この試験方法の関連情報のセクションにある。

5.2.8 整合した入力インピーダンス (matched input impedance) — 整合した負荷インピーダンスは一般的に、 $\pm 3.8^\circ$ までの位相角度で $50 \pm 3.3 \Omega$ の大きさを持つと定義される。言い換えると、反射係数が如何なる位相角でも 0.032 以下であると、負荷は整合したと考える。

5.2.9 整合用回路 (matching network) — このデバイスは負荷 (チェンバー/チャック) のインピーダンスを一般的に 50Ω の発振機/ケーブル アセンブリのインピーダンスに整合させるために変換するものである。

5.2.10 電力効率 (power efficiency) — 整合用回路の出口電力を整合用回路の入力電力で除した比。

5.2.11 S-パラメータ (S-parameters) — 分散マトリックスがネットワークを記述するために使われる。この反射係数は S_{11} パラメータで、伝送係数は S_{21} パラメータである。

5.2.12 同調素子位置 (tuning element position) — 同調素子の位置は出力電圧や整合用回路の可変同調素子の位置と一致するエンコーダ値出力として定義される。例えば、可変コンデンサ「同調素子」の回転シャフトの回転

² Available through the Naval Publications and Forms Center, 5801 Tabor Avenue, Philadelphia, PA 19120-5099, USA.
Telephone: 215.697.3321

電位差計からの電圧が、コンデンサの「位置」と呼ばれる。この例では、位置/電圧は、特定のシャフト場所または位置と一致する。

6 テスト装置

6.1 **RF ベクトルネットワークアナライザ** — ネットワークアナライザは、整合用回路の負荷インピーダンスと効率を測定するのに用いられる。ネットワーク アナライザは反射係数と伝送係数の双方の位相の大きさが動作周波数で測定できるようなベクトル能力を必要とする。ネットワークアナライザは、そのメーカーにおいて最新の較正をしなければならない。

6.2 **同軸出力アダプタ** — 標準同軸インタフェースへの整合用回路の出力端子接続に変換するアダプタが、テストの一部に必要である。

6.3 **RF アダプタと終端** — 各種アダプタが異種同軸コネクタの間での変換に必要となり得る(即ちNタイプからHNアダプタへ、等)。使われる全アダプタはシステムと同じ公称特性インピーダンス(一般的に 50Ω)を使わなければならない。ある測定では、追加の同軸ケーブル組立部品が使われる。これらのケーブル組立部品はシステムと同一公称特性インピーダンスでなければならない。標準終端は短絡、開放、精密の 50Ω 負荷が使われる。

6.4 **RF 負荷インピーダンスシミュレータ** — DUT用負荷として働くデバイスがDUTの出力に接続されることが、ある種の測定に必要である。負荷シミュレータは、テスト用整合用回路の同調間隔の最低 80%に整合するインピーダンス範囲を具備しなければならない。

7 安全上の予防措置

7.1 作業は地方(ローカル)の安全基準に従って実行されなければならない。そしてテスト・デバイス・メーカーが推奨する安全性手順に順ずる。この文書で記述されるテストは低出力のテスト測定器(一般的に 10 ミリワット未満)の使用を含む。

7.2 テスト設備の周囲領域は不必要な装置と材料がなく、清浄を維持する領域であること。

8 負荷インピーダンスと効率を決定するためのテスト設備

8.1 整合用回路網の解析用に 2 つのテスト方法が記述される。負荷インピーダンスと効率を決定する第 1 の方法は、負荷インピーダンスの複素共役を測り、それから負荷インピーダンスと効率を決めるために整合用回路網の損失を修正する。テスト設備の概略図が図 1 に示される。この方法は負荷インピーダンスに関する反射係数と効率に関する伝送係数を測るためにネットワークアナライザを使用する。この方法に対するテスト設備は、ネットワークアナライザ、テストされる整合用回路網(DUT)、同軸テストケーブルとDUTをネットワークアナライザに接続するための最適アダプタ(もし必要なら)から成る。

8.2 負荷インピーダンスと効率を決めるための第二の方法は、整合用回路の出力に負荷インピーダンス シミュレータを使うことである。テスト設備の概略図が図 2 に示される。この方法のためのテスト設備は、ネットワークアナライザ、テストされる整合用回路網(DUT)、負荷シミュレータ、同軸テストケーブル、ネットワークアナライザにDUTを接続するための最適なアダプタ(もしも必要なら)とDUTに負荷シミュレータを接続するための最適アダプタから成る。

8.3 測定実行前に、ネットワークアナライザは電源を入れて、テストがなされる前に(測定機が)温まるまで待つ。この時間はこの計測のために安定作動状態になるまでのエレクトロニクス(測定器)に順ずる。

9 負荷インピーダンスと効率を決めるテスト手順

9.1 2 つのテスト手順が整合用回路網の負荷インピーダンスと効率を決めるために使える。第 1 の方法は負荷インピーダンスと直列なインダクタの損失抵抗が支配的な“L”型整合用回路網用に設計される。分路コンデンサの中に有限の損失がある場合、大きな誤差は無く(通常 $<0.1\Omega$ 以下の一般的値で 0.5%未満)、コンデンサ損失はインダクタ損失に集約できる。全体的な直列損失に全損失を集約することは、またインピーダンスの虚部に若干の変動を引き起こすが、この変動の大きさはインピーダンス測定値不確実性と同一桁であって、無視できる。

9.2 第二の方法は他の整合用回路網型に設計されて、負荷インピーダンスと効率を決定するために負荷シミュレータを使う。

9.3 整合用回路網の負荷インピーダンスと効率を決定するためのテスト方法 1

9.3.1 このテスト方法は図 1 に図示される回路網中の損失がインダクタ (RLOSS) の損失抵抗によって支配される "L" 型の整合用回路網に使われなければならない。この種の整合用回路の効率は (1) 式で与えられる

$$Eff = \frac{RLOAD}{RLOAD + RLOSS} \quad (1)$$

ここで RLOAD は負荷インピーダンスの実数部を引用し、RLOSS は整合用回路の損失を引用する。

9.3.2 この種の回路では、複素共役インピーダンスの実数部 $\text{Re}(Z_{out}^*)$ は、負荷インピーダンスの実数部 + 損失抵抗 (RLOSS) の 2 倍を含む。

$$\text{Re}(Z_{out}^*) = RLOAD + 2RLOSS \quad (2)$$

9.3.3 従って負荷インピーダンスは、複素共役インピーダンスに等しく、損失抵抗の 2 倍より少ない (共役インピーダンスの虚部の符号を変えるだけで)。例えば、共役インピーダンスが $3 + j20$ と測定されるならば、RLOSS は 0.5Ω であると決められる、そこで負荷インピーダンスは $2 - j20 \Omega$ である。

9.3.4 整合用回路網の効率と損失抵抗 (RLOSS) は、図 1 で示されるテスト構成で伝送係数 (S21) と反射係数 (S11) の両方を測定することによって決めることができる。注: 反射係数測定値 (S11) は複素共役インピーダンスを測定することに等しい。もし整合用回路が複素共役インピーダンスに等しいインピーダンスのテスト負荷として考えられるならば、損失抵抗はテスト負荷の効率を測定することによって求められる。この効率 (Effm) は、

$$Effm = \frac{\text{Re}(Z_{out}^*) - RLOSS}{\text{Re}(Z_{out}^*)} \quad (3)$$

として表現できる。

ここで $\text{Re}(Z_{out}^*)$ は複素共役負荷インピーダンス (Z_{out}^*) の実数部分である。この測定された効率 (Effm) は、S21 と S11 の測定から決めることができる (この節の末尾の示されるように)。このように、 $\text{Re}(Z_{out}^*)$ と Effm の測定は RLOSS を決めるため (4) 式のように用いられることができる。

$$RLOSS = \text{Re}(Z_{out}^*) \times (1 - Effm) \quad (4)$$

そして、負荷インピーダンスと整合用回路の電力効率は、

$$Effc = \frac{\text{Re}(Z_{out}^*) - 2RLOSS}{\text{Re}(Z_{out}^*) - RLOSS} \quad (5)$$

$$RLOAD = \text{Re}(Z_{out}^*) - 2RLOSS \quad (6)$$

$$XLOAD = -\text{Im}(Z_{out}^*) \quad (7)$$

から決めることができる。

ここで Effc は $\text{Re}(Z_{out}^*)$ と Effm の測定値に基づき計算された電力効率である、RLOAD は負荷インピーダンスの実数部であり、XLOAD は負荷インピーダンスの虚数部である。

9.3.5 希望の動作周波数 (例, 13.56MHz) で、ネットワークアナライザの較正。ネットワークアナライザはテストポート 1 で反射係数を測定するために、またテストポート 2 で伝送係数を測定するために、ネットワークアナライザに具備の較正キットを使い較正されなければならない (図 1 参照)。この測定は、S11 と S21 S-parameters を測ることを必要とし、完全な 2-ポート較正を必要とする。この較正は可能な最も低いバンド幅 (一般的に 10Hz) を使い固定周波数 (CW 作動) で実行されなければならない。各ポートの較正は、追加のテストケーブルと追加のアダプタを含まなければならない。

9.3.6 ネットワークアナライザの較正の後、ネットワークアナライザのポート 1 に接続したケーブルは、DUTの出力に接続しなければならない。ネットワークアナライザのポート 2 に接続しているケーブルは、DUTの入力に接続しなければならない。

9.3.7 測定を始める前に、同調素子はその最小位置の方へ動かされる。すべての接続が適切に接続しているかを視覚的に詳しく調べ、そして、ネットワークアナライザが安定してから、複素共役インピーダンス (Z_{out}^*) の値、反射係数 (S_{11}) の大きさと伝送係数 (S_{21}) の大きさが記録されなければならない。

9.3.8 DUTがテスト負荷として見られる時に効率 ($Effm$) が反射と伝送の両方の係数から決定される。効率は、出力電力を入力電力で除した比率をとり計算できる。出力電力は簡単に $(S_{21})^2$ であり、入力電力は $(1-(S_{11})^2)$ である。

$$Effm = \frac{(S_{21})^2}{1 - (S_{11})^2}$$

一般的に、反射と伝送の係数はdB (デシベル) 表示で表される。dBと効率の間の変換は、

$$Effm = \frac{10^{(S_{21} \text{ in dB} / 10)}}{1 - 10^{(S_{11} \text{ in dB} / 10)}}$$

として表される。たとえば、伝送係数が -10.2dB であると測定され、反射係数が -0.61dB であると測定されるならば、 $Effm$ は 0.7288 となる。この測定に基づく効率は、前示の方程式を用いてRLOSS, $Effc$, RLOADとXLOADを計算するのに用いることができる。整合用回路の同調素子の位置と同様に、式 3-6 を使って計算された数値のすべてが記録される。

9.3.9 次の測定値のために、同調位置は固定されたままであり、負荷位置は同調素子位置のスルスケール範囲の 10%より多くない値に等しい増分で増やされる。例えば、同調用素子の範囲が 10Vならば、同調用素子は 1V以下の増分で動かされなければならない。負荷位置の増分変化が負荷位置のフルスケール変化によって測られる全体のインピーダンス変化の 20%以上の増分インピーダンス変化になる場合のために、より小さい増分が使われなければならない。例えば、負荷インピーダンスの実数部が負荷位置の 10V変化を越え 15 Ω に変わる時、実負荷インピーダンスがその増分 ($0.2 \times 15 = 0.3$) の間で 3 Ω 以上に変わるならば、より小さい負荷位置増分が使われなければならない。同調用素子とその新値の方へ動かされたあと、前の測定ステップが繰り返されなければならない。

9.3.10 負荷位置がそのすべての範囲を超えて変えられたあと、同調位置は同調用素子位置のフルスケール範囲の 10%を超えない増分だけ増加しなければならない。負荷位置は、その最小限の位置まで戻され、整合用回路の全同調範囲が計測されるまで、上記ステップが繰り返されなければならない。

9.3.11 データは記録され、それから図と表の書式で提示されなければならない。典型的インピーダンス範囲図の事例が、実負荷インピーダンスとして図 3 に示され、そして、無効負荷インピーダンスとして図 4 に示される。一般的効率プロット例が図 5 に示される。表の書式で提示のデータ例が表IIに示される。

9.4 整合用回路負荷インピーダンスと効率を決めるためのテスト方法2

9.4.1 このテスト方法は、理想的な"L"型回路状態の時に直列損失抵抗によって必ずしも支配されない整合用回路に使われなければならない。この方法はDUTに付けた負荷シミュレータを使い、DUTが 2 つの同調用素子を持つと仮定する。負荷シミュレータは、整合用回路の同調範囲の 80%を下回らない同調範囲を持たなければならない。代表的負荷シミュレータの詳細はこのテスト方法の関連情報の項にある。ここで概説される試験方法は、負荷シミュレータは、負荷インピーダンスを変えるための位置指示器のある可変同調用素子を含むと仮定する。負荷シミュレータの例は、DUTの出力が整合用回路の他端に接続されるように整合用回路が逆に使用される。

9.4.2 要求された動作周波数 (例、13.56MHz) で、ネットワークアナライザの較正。ネットワークアナライザは、テストポート 1 で反射係数を、またテストポート 2 (図 1 参照) で伝送係数を測定するために、ネットワークアナライザに具備の較正キットを使用し較正されなければならない。この測定は、 S_{11} と S_{21} の S-parametersを測ることを必要とし、全 2-ポート (4 端子) 較正を必要とする。可能な最低バンド幅 (一般的に 10Hz) を使い固定周波数 (CW作動) で実行される。各ポートの較正は、追加のテストケーブルとあらゆる追加のアダプタを含む。