

SEMI F47-0706 (Reapproved 0812) SPECIFICATION FOR SEMICONDUCTOR PROCESSING EQUIPMENT VOLTAGE SAG IMMUNITY

半導体プロセス装置電圧サグ対応力のための仕様

免責事項:この SEMI スタンダードは、投票により作成された英語版が正式なものであり、日本語版は日本の利用者各位の便宜のために作成したものです。万が一英語と日本語とに差異がある場合には英語版記載内容が優先されます。

SEMI スタンダード日本語翻訳版をご利用にあたっての注釈を本文の末尾に記載しております(「すべきである」「しなければならない」について等)。

本スタンダードは、global Facilities Technical Committee で技術的に承認されている。現版は 2012 年 6 月 18 日、global Audits and Reviews Subcommittee にて発行が承認された。2012 年 8 月に www.semiviews.org および www.semi.org で入手可能となる。初版は 1999 年 9 月発行。前版は 2006 年 7 月発行。

1 目的

1.1 半導体製造工場は装置の敏感性とプロセス制御の観点から高品質な電源を必要とする。半導体プロセス装置は電圧サグの影響を特に受けやすい。本仕様は、半導体プロセス装置、計測装置、自動試験装置に必要な電圧サグ対応力を定義にする。本仕様は、電圧サグ対応力と装置費用増加との間のバランスを考慮している。

注 1: この国際仕様が定める要求事項および推奨事項は半導体産業のニーズを満たすために開発されたものである。この特定産業用の一連の要求事項および推奨事項はその他の一般的な産業の要求事項とは異なるが、他の分野からの広く知られた一般的な装置の規制あるいは他の組織による一般的な装置仕様と矛盾しない。

注 2: 設計段階での対応や試験をできるだけ少なくするため、本改訂版は、前版での試験レベルを維持しつつも、関連する IEC スタンダードに合わせた試験方法を提供している。また、本仕様が発行されてからの 5 年間で得られた知識も盛り込んでいる。

2 範囲

2.1 本仕様は、半導体産業で使用する装置のための電圧サグ対応力の最低限の設計要求を設定する。対応力は、電圧サグデプス(サグの間に残っている公称電圧の割合)および電圧サグ継続時間(サイクルまたは秒)で規定する。本仕様は、調達に関する要求事項、試験方法、合否基準、および試験報告に関する要求事項についても定める。

2.2 本仕様の第一の焦点は下記のツールタイプを含む半導体プロセス装置であるが、それに限定されない。

- エッチング装置(ドライ&ウェット)
- 成膜装置(CVD & PVD)
- 熱処理装置
- 表面処理と表面清浄装置
- 露光装置(スキャナ、ステッパ&トラック)
- イオン注入装置
- 計測装置
- 自動試験装置
- CMP 装置

2.2.1 本仕様の 2 番目の重点項目は、半導体プロセス装置の構成に用いられるサブシステムおよびコンポーネントであり、以下のものを含むがこれらに限定されない。

- 電源
- 高周波発生器およびマッチング回路

- 超音波発生器
- コンピュータおよび通信システム
- ロボットおよび工場インタフェース
- AC コイルを備えたコンタクターおよび AC コイルを備えたリレー
- 温調器およびクライオポンプ
- ポンプおよびブースターポンプ
- 可変速駆動装置

2.3 本仕様は半導体プロセス装置、すなわち装置本体と、装置の EMO(緊急停止)システムが操作されるとその電力が直接影響を受けるすべてのサブシステムに適用される。

2.4 祖父条項(*Grandfather Clause*) — 本仕様の発行日より前に本仕様の前版に基づいて試験または認証された装置、サブシステム、およびコンポーネントは、電圧サグ対応力に影響を与える可能性のあるハードウェアまたはソフトウェアの設計変更が実施されるまでは、再試験および再認証を必要としない。

注意: このスタンダードおよび安全ガイドラインはその使用に関連した全ての安全問題を取り扱うことを意図していない。この文書の使用者は、その責任において、適切な安全および健康上実施すべき事柄を確立し、また使用前に法規制やその他の制限への適用性を判断するものである。

3 制限

3.1 この一連の要求事項および推奨事項に含まれないものは過電圧条件(電圧増加)、高周波インパルス事象、およびその他の電力の外乱である。必要であれば、IEEE 1100 および SEMI E51 に収められている ITIC(情報技術産業評議会)の特性曲線を使用して本仕様の範囲外の追加的要求事項を特定することができる。

3.2 本仕様は電圧サグにより生じる可能性のあるウェーハの品質変化には言及しない。装置メーカーが装置のプロセスに対する電圧サグの影響を検討することを推奨する。表 1 に示す値よりも浅いおよび/または短い電圧サグによって、ウェーハの品質に関する公知の問題を生じる可能性がある場合は、通知機構に接続された電力品質センサを装置の設計に盛り込むことが推奨される(ただし、要求事項ではない)。

3.3 本仕様は半導体プロセス装置の電圧サグ対応力を扱う。工場システムの電圧サグ対応力と電気ユーティリティ設備の電圧サグ性能については他の関連スタンダードが適用される。

3.4 これは性能仕様である。他の何らかの SEMI スタンダードで規定されている安全に関係する設計問題を扱うものではない(SEMI S2 参照)。

3.5 安全関係のシステムは、全面的な停電およびそれに至るまでの状態に対する電圧サグ対応力が必要となることがある。さらに、本仕様で考慮される電圧サグよりも深い、あるいは長い電圧サグにより危険源が生じる可能性があるのであれば、そのような危険源が生じないようにするか、あるいは排除する対策を施すべきである。

3.6 本仕様と安全要求事項(SEMI S2 など)との間に矛盾があり、別の方法で解決できない場合は、安全要求事項を優先しなければならない。

3.7 本仕様は、さまざまな設備の場所で適用される可能性のある国際、国家、および地域の法令に取って代わったり、優先したりするものではない。装置が各地の規制上の要求事項に適合するように、このような法令、規則、および法律を調べるべきである。

4 参照スタンダードおよび文書

4.1 SEMI スタンダードおよび安全ガイドライン

SEMI E51 — Guide for Typical Facilities Services and Termination Matrix

SEMI S2 — Environmental, Health, and Safety Guideline for Semiconductor Manufacturing Equipment

4.2 IEEE Standards¹

IEEE 1100 — IEEE Recommended Practice for Powering and Grounding Sensitive Electronic Equipment (IEEE Emerald Book)

¹ Institute of Electrical and Electronics Engineers, 3 Park Avenue, 17th Floor, New York, NY 10016-5997, USA; Telephone: 212.419.7900, Fax: 212.752.4929, <http://www.ieee.org>

IEEE 1250 — IEEE Guide for Service to Equipment Sensitive to Momentary Voltage Disturbances

4.3 IEC Standards²

IEC 61000-4-11 — Testing and Measurement Techniques – Voltage Dips, Short Interruptions and Voltage Variations Immunity Tests (for equipment rated at 16 amps per phase or less)

IEC 61000-4-34 — Testing and Measurement Techniques – Voltage Dips, Short Interruptions and Voltage Variations Immunity Tests for Equipment with Input Current more than 16 A per Phase

注意：別途指示のない場合、引用されたすべての文書は最新の出版バージョンである。

5 用語

5.1 定義

5.1.1 アシスト(*assist*) — 装置稼動サイクルの間に予期せず発生し、下記の 3 つの条件がすべて当てはまる場合の停止への応答：

- 停止された装置サイクルは外的な干渉(例えば、オペレータ、あるいはユーザによるもの)によって再開される。
- 指定された消耗品以外に、部品の交換ができない。
- 停止以外に、装置オペレーションの仕様からの逸脱はない。

5.1.2 故障(装置故障) (*failure*) — 予期しない停止あるいはアシスト以外の装置オペレーション仕様からの逸脱。

5.1.3 中断(*interrupt*) — 装置アシストあるいは装置故障。

5.1.4 電力サグ対応力(*voltage sag immunity*) — 瞬間的な電力の中断またはサグに耐える装置の能力[IEEE 1250 ride-through capability]。

5.1.5 電圧サグ(*voltage sag*) — 1/2 サイクルから数秒継続する電源周波数での交流電圧における実効値の低減[IEEE 1100]。

注 3: この現象に関する IEC の用語は、電圧ディップである。

6 調達における本仕様の利用

6.1 半導体メーカーは、本ドキュメントを使用して電圧サグ対応力の要求事項を半導体プロセス装置メーカーに指定することができる。

6.2 半導体プロセス装置メーカーは、本文書を使用して電圧サグ対応力の要求事項をサブシステムやコンポーネントサプライヤに指定することができる。

6.3 半導体プロセス装置に関する発注では、以下の内容を指定すべきである。

- a) 本文書の番号および発行日。
- b) (任意)本文書の¶7.9 による証明書に関する要求事項。
- c) (任意)本文書の¶7.10 による試験報告書に関する要求事項。
- d) (任意)第三者機関による証明書が必要か否か、または自己認証は容認されるか。

6.4 サブシステムおよびコンポーネントに関する発注では、以下の内容を指定すべきである。

- a) 本文書の番号および発行日。
- b) 本文書の¶7.8.2 から合否基準の 1 つ — ¶R1-6 を参照すること。
- c) (任意)本文書の¶7.10 による試験報告書に関する要求事項。
- d) (任意)第三者機関による証明書が必要か否か、または自己認証は容認されるか。

7 要求事項

7.1 要求される電圧サグ対応力(*Required Voltage Sag Immunity*) — 半導体プロセス装置、サブシステム、およびコンポーネントは、表 1 に示す電圧サグのレベルおよび継続時間によって影響を受けないことが要求される。

² International Electrotechnical Commission, 3 rue de Varembe, Case Postale 131, CH-1211 Geneva 20, Switzerland; Telephone: 41.22.919.02.11, Fax: 41.22.919.03.00, <http://www.iec.ch>

表 1 要求される電圧サグイミュニティ

サグデプス ^{注1}	50 Hz における継続時間	60 Hz における継続時間
50%	10 cycles	12 cycles
70%	25 cycles	30 cycles
80%	50 cycles	60 cycles

注 1 サグデプスは、残っている公称電圧の割合で表される。例えば、公称 200 ボルトの系において 70%サグの間は電圧が 140 ボルト(60 ボルトではない)まで低下する。

7.2 サグ対応力の試験方法(Sag Immunity Test Methods) — 半導体プロセス装置、サブシステム、およびコンポーネントは、IEC 61000-4-11 (1 相あたり 16 個以下の増幅器を使用する装置の場合)、または IEC 61000-4-34 (1 相あたり 16 個を超える増幅器を使用する装置の場合)に示された方法に従って、電圧サグ対応力に関する試験を行わなければならない。IEC 61000-4-11 および IEC 61000-4-34 の表 1 の「クラス X」のレベルを、上記の表 1 の試験レベルに置き換えることになる。

注 4: SEMI F47 において、相と中性線の間の電圧を同時に減少させることによって相間のサグを作り、2 相で等しい量にすることは許容される(つまり、IEC 61000-4-34 図 3d の試験ベクトルは許容される)。

7.3 所有者への通知(Owner Notification) — 他の装置の試験と同様に、EUT(被試験装置)は損傷する可能性がある。可能性はわずかであるが、試験を行う技術者は、試験を開始する前に損傷の可能性を装置の所有者に通知すべきである。

7.4 不要な 3 相サグ(Three-Phase Sags not Required) — 試験サグは、1 回につき 1 つの相と中性線の組み合わせに対して(中性線がある場合)、および 1 回につき 1 つの相間の組み合わせに対して加えなければならない。相と中性線の組み合わせおよび相間の組み合わせをすべて合わせた 6 つの組み合わせにおける同時発生 of サグは要求されない。また、3 つの相間の組み合わせすべてにおける同時発生 of サグも要求されない。

7.5 電圧サグ試験用 EUT の選定

7.5.1 サンプル試験(Sample Test) — 本仕様への適合に関する試験は、製品を代表する装置サンプルに対して行わなければならない。同等の製品それぞれに対して試験を行う必要はない。

7.5.2 複数のモデルまたは型式に適用される試験結果(Test Results Apply to Multiple Models or Types) — 妥当な技術判断により、複数のモデル番号または型式が電圧サグに対して同様の反応を示すと考えられる場合(例えば、唯一の相違点が、化学プロセスと気体プロセスの違いである場合)には、装置の製造者は、それぞれのモデルまたは型式に対して試験を行う必要はないと判断してよい。

注 5: 認証試験の後に行われるコンポーネントおよびソフトウェアの変更は、認証の継続適用に影響を与える可能性があるため、半導体装置の製造者は、これらの変更を考慮すべきである。

7.6 複数チャンバの試験(Multiple Chamber Tests) — 半導体プロセス装置に複数のチャンバがある場合、各チャンバを単独で試験し、認証することは許容される。システム(メインフレーム)の共通部分も同様に試験を行わなければならない。半導体プロセス装置の製造者は、電圧サグの間に複数のチャンバ構成とメインフレームとの間で起こり得る相互作用に関して、妥当な技術判断をしなければならない。

注 6: 本項の目的は、さまざまなチャンバの組み合わせで構成され得る装置の試験および認証を簡素化することである。

7.7 試験条件(Test Conditions) — 本仕様の目的は、半導体プロセス装置、サブシステム、およびコンポーネントが半導体工場で起こる典型的な電圧サグの影響を受けないことを確認するにあたって合理的な作業をすることである。電圧サグイミュニティに関して EUT を試験する際は、装置の製造者による妥当な技術判断に基づき、予測される工場の運転条件に近い条件の下で行わなければならない。技術判断にあたっては、以下の点を考慮しなければならない。

- EUT の製造者の判断に従って、最も影響を受けやすいプロセス状態で EUT を試験しなければならない。例えば、ロボットの動作、最大電力のプロセス、最も高精度の測定などがこれに含まれる場合がある。電圧サグに対する EUT の感受性がプロセスのレシピによって影響を受ける可能性がある場合は、SEMI S2 に規定されているベースラインレシピで EUT を試験しなければならない。
- コンポーネント、および単独で試験を行う場合のサブシステムは、負荷がかかった状態で試験を行わなければならない(例えば、DC 電源装置および RF 発生器は予測されるレベルで負荷をかけるべきであり、温調器およびクライオは熱的に負荷をかけるべきである)。