

SEMI G1-96 仕様 CERDIP パッケージ構造

本スタンダードは、Assembly & Packaging Global Technical Committee で技術的に承認されている。
現版は、global Audits and Reviews Subcommittee にて承認された。1996 年に www.semi.org で入手可能となる。初版は 1990 年発行。

注意：「Current」のステータスを維持するための条件が現時点で満たされていないため、このスタンダードまたは安全ガイドラインは「Inactive」ステータスとなっています。「Inactive」のスタンダードまたは安全ガイドラインは SEMI から入手可能であり、引き続き有効です。

注意：本文書は、1996 年、全面的に書き換えられた。

1 目的

1.1 本仕様は、CerDIP パッケージ構造に使用される構成部品（ベース、ウィンドウフレーム、及びキャップ）及びサブアセンブリ（ベースとウィンドウフレーム間に挟まれて取り付けられたリードフレーム）用の材料及び受け入れ検査基準を定義する。

注 1：これらの構造用に別途購入されたリードフレームに対する材料及び受け入れ検査基準については、SEMI G2 に記載されている。

2 範囲

2.1 本仕様は、以下のどちらかの組合せを持つ全ての CerDIP（デュアルインライン）パッケージに適用される：

- 2 枚のセラミック片、つまり、ベースとウィンドウフレーム間に挟まれて、さらに、はんだガラス層で封止されたリードフレームと、同様の封止材を持つキャップ
- セラミックベース上のはんだガラス中に取り付けられたリードフレームと、同様のガラス封止層を持つキャップ

注 2：ベース、リードフレーム、及び、必要ならば、ウィンドウフレームも、個別の構成部品又はサブアセンブリとして、購入することができる。

3 単位

3.1 本仕様は、主要単位として、米国の慣習単位（インチ・ポンド）を使用する。

4 参照資料

4.1 優先順位

4.2 混乱を避けるために、CerDIP パッケージ用の構成部品又はサブアセンブリを発注するときの優先順位は、下記の通りとする：

- 購入注文書
- 使用者のパッケージ図面
- 本仕様書
- 参考資料
- 関連資料

4.3 参考資料

4.3.1 SEMI スタンドアード

SEMI G2 — Specification Metallic Leadframe for CerDIP Packages

SEMI G20 — Specification Lead Finishes for Plastic packages (Active Device only)

SEMI G23 — Test Method Measuring the Inductance of Package Leads

SEMI G24 — Test Method Measuring the Lead-to-Lead and Loading Capacitance of Package Leads

SEMI G25 — Test Method Measuring the Resistance of Package Leads

SEMI G30 — Test Method Junction-to-Case Thermal Resistance Measurements of Ceramic Packages

4.4 ANSI 規格¹

ANSI Y14.5M — Dimensioning and Tolerancing

4.5 JEDEC 刊行物²

JEDEC Publication 95 — Registered and Standard Outlines for Semiconductor Devices

4.6 Military and Federal 規格³

MIL-STD-105D — Sampling Procedures and Tables for Inspection by Attributes

MIL-STD-883 — Test Methods and Procedures for Microelectronics

MIL-STD-1835 — Microcircuit Case Outlines

MIL-I-38535 — General Specifications for Microcircuits

5 用語

5.1 定義

5.1.1 メタライゼーションのブリスト (泡) (*blister (bubble) metallization*) — 下にある層を露出させないベース材料 (セラミック又は他のメタライゼーション層の構成部材) からメタライゼーションが、閉じた状態で、局部的に分離したもの。

5.1.2 バリ (*burr*) — 部品の端部に付着している母材の破片。リードフレームにおいては、スタンピング動作により、金属のバリは、表面の水平又は垂直方向になる。セラミックパッケージにおいては、この種の特性は、突起 (*fin*) と呼ぶ。

5.1.3 横曲り (セラミック) (*camber (ceramic)*) — 通常は平坦なセラミック体の曲り。

5.1.4 欠け (*chip*) — 部品から材料が失くなった領域 (例えば、パッケージからセラミック、プレフォームからはんだ等)。その領域は、その部品を完全に貫通することではなく、その部品の製造後に形成されたものである。欠けの寸法は、設計投影図から見た、長さ、幅、及び深さで定義される (図 1 参照)。

¹ American National Standards Institute, 25 West 43rd Street, New York, NY 10036, USA; Telephone: +1.212.642.4980, Fax: +1.212.302.1286, <http://www.ansi.org>

² Joint Electron Device Engineering Council, 3103 North 10th Street, Suite 240-S, Arlington, VA 22201, USA; Telephone: +1.703.907.7560, Fax: +1.703.907.7583, <http://www.jedec.org>

³ United States Military Standards, Available through the Naval Publications and Forms Center, 5801 Tabor Avenue, Philadelphia, PA 19120-5099, USA; Telephone: +1.215.697.3321.

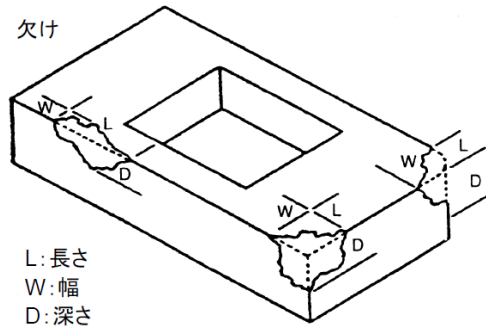


図 1
欠け

5.1.5 クラック (crack) — 半導体パッケージ，又は，はんだプレフォームの表面にまで及んでいる裂け目又は割れ目。パッケージ又はプレフォームの厚さ全体に及ぶか否かは問題ではない。

5.1.6 臨界封止領域 (critical seal area) — 半導体パッケージに関して，最大のキャビティ，通常，ワイヤボンディング・キャビティから，パッケージの端又は封止領域を形成しているセラミック層までの，最短の公称設計距離によって囲まれた領域（図 2 参照）。

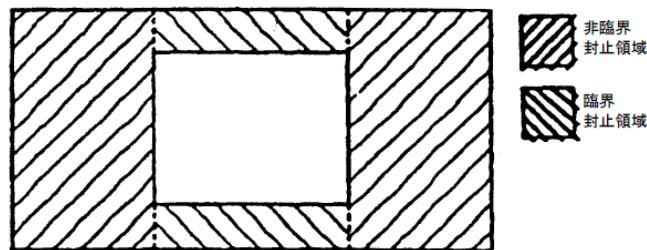


図 2
臨界封止領域と非臨界封止領域

5.1.7 突起 (fin) — セラミックパッケージ又はキャップに関して，セラミックのコーナー上のセラミック母材の細かい羽根のような縁取りの突起。

5.1.8 異物 (foreign material) — その部品の母材とは異なる，付着している粒子。付着とは，その粒子が，20 psi のエア又は窒素の吹き付けでも除去できないことを意味する。

5.1.9 ガラスの流れ (glass flow) — 半導体パッケージ又はキャップに関して，拡大率 10 倍で観察したとき，封止ガラスにおける全てのスクリーン印刷メッシュマークを除去するだけの加熱プロセス。

5.1.10 ガラスのボイド (glass void) — 指定領域から封止ガラス層が欠如した状態。

5.1.11 メタライゼーションのボイド (metallization void) — 指定領域からクラッド，蒸着，めっき，或いはスクリーン印刷された層又は蝋付けされた部分が，欠如した状態。

5.1.12 非臨界封止領域 (non-critical seal area) — 封止のためにリッド，キャップ，又はカバーを使用する半導体パッケージに関する，臨界封止領域の外側の封止面の領域（図 2 参照）。

5.1.13 張出し (overhang) — 半導体パッケージに関し，ガラスが印刷されたセラミック層に切り込まれたキャビティの垂直な壁を通過して，水平方向に伸びた封止ガラスの突出部（図 3 参照）。

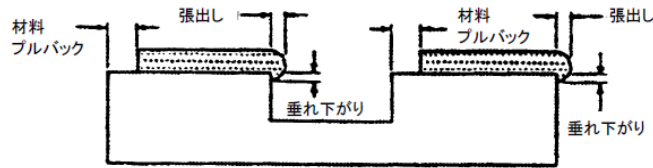


図3
ガラスの位置ずれ

5.1.14 剥離 (*peeling (flaking)*) — リードフレーム、ピンヒートシンク、又は封止リングから、又はセラミックパッケージ上の下側プレート又は耐熱金属から、めっき、真空堆積、或いはクラッドされた金属層が分離すること。

5.1.15 突起 (*projection*) — 半導体パッケージ (プラスチック又はセラミック) 用リードフレーム又はプレフォームに関し、母材自体の表面の異常に盛り上がった部分。

5.1.16 プルバック (*pullback*) — 半導体パッケージに関し、セラミック層に切り込まれたキャビティの端と、その層の上面に被膜された第一の測定可能ガラス或いはメタライゼーション層インタフェースとの間の直線距離。プルバックの総計は、そのパッケージを製造するため、又はその表面を被覆するために必要な高温処理の結果である (図3 参照)。

5.1.17 垂れ下がり (*rundown*) — 半導体パッケージに関し、その表面にスクリーン印刷された封止ガラス又はメタライゼーション層の、セラミックキャビティ層の上面からそのキャビティ中に垂れ下がっている最下点までの直線距離 (図3 参照)。

5.1.18 封止領域 (*seal area*) — 半導体パッケージに関し、カバー又はリッドをセラミックパッケージに、又はキャップを cer-pack ベースに封止するために指定された領域。

5.1.19 ボイド (*void*) — セラミック表面上の指定のメタライズ領域又はガラス領域から、メタライゼーション又はガラスが欠損している状態。

6 発注情報

6.1 本仕様に記載されている Cer-DIP 部品又はサブアセンブリの購入注文には、下記の事項を含めなければならない：

6.2 現在の図面改訂の詳細：

6.2.1 全ての寸法と公差は、ANSI Y14.5M に準拠すること

6.2.2 セラミックの種類と色

6.2.3 ガラスの種類と厚さ

6.2.4 ダイパッド・メタライゼーションの種類と厚さ

注 3：サブアセンブリを購入する場合、リードフレームの詳細は、SEMI G2 を遵守すること。ある場合には、SEMI G2 のフレームとは異なり、リードフレームもダイアタッチパッドを持つことがある。必要な場合には、これらのサブアセンブリ用の外部リードのめっき要件も、指定するべきである。(リード仕上げの一般的詳細事項については、SEMI G20 参照。) サブアセンブリを購入する場合は、リードフレームの検査については、セクション 9 の詳細な要求事項に従わなければならない。

6.3 受入検査と機能検査— セクション 9 と 10 参照。

6.4 受入時のサンプリング手順— セクション 11 参照。

6.5 包装と表示要件— セクション 12 参照。

6.6 ベンダーの認定要件— セクション 13 参照。

6.7 本仕様へのあらゆる追加と変更。

7 寸法

7.1 本仕様に記載されている部品又はサブセンブリにより、下記に詳述されている CerDIP パッケージ構造用の概略寸法とリードの番号付けに準拠したパッケージを持つデバイスを製造しなければならない：

- JEDEC Publication 95
- MIL-STD-1835

7.2 パッケージ製造公差は、使用者と供給者間で合意され、詳細に図面化されなければならない。

7.3 標準ベースとキャップの代表的な寸法や公差は、本仕様の終わりの付録に示されている。

8 材料

8.1 本仕様で述べている欠陥判定基準や機能検査の定義は、下記の材料で製造されるパッケージ部品に係する：

8.2 ベース、ウィンドウフレーム、及びキャップ

8.2.1 材料— 90%以上のアルミナ含有量を持つセラミック

8.2.2 色— 黒、茶褐色、又は暗紫色

8.3 封止材料

8.3.1 材料— 金属（通常、MIL-M-38150 タイプ A に基づく鉄-ニッケル-コバルト合金、又は MIL-M-38150 タイプ B に基づく鉄-ニッケル合金）をセラミックに封止するために設計された、はんだガラス。

8.4 ダイ取付部

8.4.1 材料— 厚膜の金又は他の指定金属。

8.5 リードフレーム

8.5.1 部品又はサブアセンブリとして購入されるリードフレームは、必要に応じて、SEMI G2 の要件に準拠しなければならない。

9 欠陥限度

9.1 下記の欠陥は、指定の限度を超えると、不合格の原因となる：

注 4：本判定基準は、使用者と供給者との間で合意されたプロセス条件で、使用者によって組み立てられるユニットに適用できるものとして、購入された部品とプリアセンブリに適用される。

9.2 セラミック部品

9.2.1 クラック — 全てのクラック。

9.2.2 欠け — 図 1 と図 2 参照。

9.2.2.1 コーナーの欠け — 0.030 in. (0.762 mm) 0.030 in. (0.762 mm) × パッケージ素子の厚さの 25%。

9.2.2.2 端の欠け — 0.100 in. (2.54 mm) × 0.030 in. (0.762 mm) × パッケージ素子の厚さの 25%。

9.2.2.3 臨界封止領域 — 欠けは、どの点においても、30%以上の臨界封止経路を削減してはならない。封止長の損失に関係なく、この領域内で、4 箇所を超える欠けは、許容されない。

9.2.3 バリ、突起、及びブリスタ

9.2.3.1 ベース、キャップ、及びウィンドウフレーム — 部品平面において、0.005 in. (0.127 mm)の最大許容寸法、又は高さにおいて、0.003 in. (0.076 mm)以上。

9.2.3.2 (ベースセラミック上の) ダイ取付面 — 部品平面において、0.005 in. (0.127 mm)の寸法、又はキャビティの周囲の幅 0.010 in. (0.254 mm)の領域を除く、メタライゼーション面より 0.001 in. (0.0254 mm)以上。

9.2.4 キャンバー — 使用者と供給者との間で合意し、部品図又はサブアセンブリ図に指定すること。標準限度は、最小許容キャンバは 0.002 in. (0.051 mm)で、最大 0.003 in./インチ (0.003 mm/mm) とする。

9.2.5 異物 — 0.020 in. (0.508 mm)の最大許容平面寸法、又は高さにおいて、0.005 in. (0.127 mm)とする。3 個所を超えてはならず、該当個所間は、0.030 in. (0.762 mm)の最小間隔とする。

9.3 ガラス封止材

9.3.1 欠けとボイド — 0.010 in. (0.025 mm)の最大許容寸法。臨界封止においては、4 個以上の許容される欠け又はボイドがあってはならない。臨界封止領域及び非臨界封止領域において、ガラス流れサイクル後にボイドがあってはならない。

9.3.2 ガラスの位置ずれ — 部品に関するガラス流れ（図 3 参照）、又はサブアセンブリに関するガラス流れ後のずれ。

9.3.2.1 ガラスの張り出し — セラミックの端から最大 0.015 in. (0.381 mm)の張り出し。

9.3.2.2 ガラスの垂れ下がり — パッケージ素子の厚さの 50%。

9.3.2.3 ダイ取付キャビティへのガラスの垂れ下がり — セラミック表面からキャビティへの最大 0.010 in. (0.254 mm)の垂れ下がり。

9.3.2.4 ガラスのブルバック（ガラス流れ後） — 表 1 と図 3 参照。

Table 1 最大許容ブルバック

パッケージの領域	パッケージの行スペース	パッケージの行スペース
	0.300 in. (7.500 mm)および 0.400 in. (10.16 mm)	0.66 in. (15.24 mm)以上
外部側面（臨界封止領域）	0.010 in. (0.254 mm)	0.015 in. (0.381 mm)
外部側面（非臨界封止領域）	0.015 in. (0.381 mm)	0.015 in. (0.381 mm)
外部端面	0.020 in. (0.508 mm)	0.020 in. (0.508 mm)
キャビティ側面	0.010 in. (0.254 mm)	0.015 in. (0.381 mm)
キャビティ端面	0.010 in. (0.254 mm)	0.015 in. (0.381 mm)
キャビティ側面と外部側面間で測定された任意の側面上の最大許容臨界封止削減長	0.015 in. (0.381 mm)	0.020 in. (0.508 mm)

注 1：表 1 の最大判定基準に関わらず、任意の点での臨界封止長は、30%以上削減されてはならない。

9.3.2.5 異物 — ガラスの平面において、0.020 in. (0.508 mm)の最大許容平面寸法であるが、臨界封止領域においては 0.010 in. (0.254 mm)であり、4 個所以上で存在してはならず、それらの個所同士の間隔は、最小限 0.030 in. (0.762 mm)であること。

9.4 (セラミックベース上の) ダイ取付キャビティ・メタライゼーション — キャビティの周囲の 0.010 in. (0.254 mm)幅の領域を除いて、下記の判定基準が適用されるものとする：

9.4.1 ガラスのスプラッター（はね）を含む異物 — メタライゼーション平面において、最大 0.005 in. (0.130 mm)で、高さにおいては 0.001 in. (0.025 mm)であり、4 個所以上で存在してはならず、それらの個所同士の間隔は、最小限 0.030 in. (0.762 mm)であること。