

SEMI M41-0707

電源デバイス/IC 用シリコン・オン・インシュレーター(SOI)の仕様

本スタンダードは、global Silicon Wafer Committee で技術的に承認されている。現版は 2007 年 4 月 25 日、global Audits and Reviews Subcommittee にて発行が承認された。2007 年 6 月に www.semi.org で、そして 2007 年 7 月に CD-ROM で入手可能となる。初版は 2000 年 6 月発行、前版は 2001 年 11 月に発行された。

1 目的

1.1 本仕様は、半導体パワー用デバイス/IC製造用のシリコン・オン・インシュレーター(SOI)ウェーハに関する要求条件を規定している。試験方法と受入基準を定義することによって、ユーザとサプライヤの両者は製品の特性と品質に関する要求条件を明確にすることができる。

2 範囲

2.1 本仕様は、それぞれ規定された電圧用のパワー用デバイス/ICに使用されるSOIウェーハの要求条件を規定する。電圧の範囲には、低電圧(40~60 V)、中電圧(150~250 V)、および高電圧(500~600 V)が含まれる。本仕様では、貼り合せSOIウェーハに関連した物理的、電氣的、および表面のパラメータを対象として取り扱う。

2.2 この文書には、張り合わせSOIウェーハを規定する際にユーザとサプライヤ間での交渉が必要な品質項目のリストが含まれる。

注意: このスタンダードはその使用に関連したすべての安全問題を取り扱うことを意図していない。このスタンダードの使用者は、その責任において、適切な安全および健康上実施すべき事柄を確立し、また使用前に法規制やその他の制限への適用性を判断するものである。

3 参照スタンダードおよび文書

3.1 SEMIスタンダード

SEMI M1 — Specifications for Polished Monocrystalline Silicon Wafers

SEMI M34 — Guide for Specifying SIMOX Wafers

SEMI M53 — Practice for Calibrating Scanning Surface Inspection Systems Using Certified Depositions of Polystyrene Latex Spheres on Unpatterned Semiconductor Wafer Surfaces

SEMI M59 — Terminology for Silicon Technology

SEMI M62 — Specifications for Silicon Epitaxial Wafers

SEMI MF26 — Test Methods for Determining the Orientation of a Semiconductive Single Crystal

SEMI MF42 — Test Methods for Conductivity Type of Extrinsic Semiconducting Materials

SEMI MF43 — Test Methods for Resistivity of Semiconductor Materials

SEMI MF81 — Test Method for Measuring Radial Resistivity Variation on Silicon Wafers

SEMI MF84 — Test Method for Measuring Resistivity of Silicon Wafers with an In-Line Four-Point Probe

SEMI MF110 — Test Method for Thickness of Epitaxial or Diffused Layers in Silicon by the Angle Lapping and Staining Technique

SEMI MF154 — Practices and Nomenclature for Identification of Structures and Contaminants Seen on Specular Silicon Surfaces

SEMI MF523 — Practice for Unaided Visual Inspection of Polished Silicon Wafer Surfaces

SEMI MF533 — Test Method for Thickness and Thickness Variation of Silicon Wafers

SEMI MF576 — Test Method for Measurement of Insulator Thickness and Refractive Index on Silicon Substrates by Ellipsometry

SEMI MF671 — Test Method for Measuring Flat Length on Wafers of Silicon and Other Electronic Materials

SEMI MF847 — Test Methods for Measuring Crystallographic Orientation of Flats on Single Crystal Silicon Wafers by X-Ray Techniques

SEMI MF928 — Test Methods for Edge Contour of Circular Semiconductor Wafers and Rigid Disk Substrates

SEMI MF1152 — Test Method for Dimensions of Notches on Silicon Wafers

SEMI MF1153 — Test Method for Characterization of Metal-Oxide-Silicon (MOS) Structures by Capacitance-Voltage Measurements

SEMI MF1188 — Test Method for Interstitial Atomic Oxygen Content of Silicon by Infrared Absorption with Short Baseline

SEMI MF1390 — Test Method for Measuring Warp on Silicon Wafers by Automated Noncontact Scanning

SEMI MF1391 — Test Method for Substitutional Atomic Carbon Content of Silicon by Infrared Absorption

SEMI MF1527 — Guide for Application of Silicon Standard Reference Materials and Reference Wafers for Calibration and Control of Instruments for Measuring Resistivity of Silicon

SEMI MF1530 — Test Method for Measuring Flatness, Thickness, and Thickness Variation on Silicon Wafers by Automated Noncontact Scanning

SEMI MF1535 — Test Method for Carrier Recombination Lifetime in Silicon Wafers by Noncontact Measurement of Photoconductivity Decay by Microwave Reflectance

SEMI MF1617 — Test Method for Measuring Surface Sodium, Aluminum, Potassium, and Iron on Silicon and EPI Substrates by Secondary Ion Mass Spectroscopy

SEMI MF1619 — Test Method for Measurement of Interstitial Oxygen Content of Silicon Wafers by Infrared Absorption Spectroscopy with p-Polarized Radiation Incident at Brewster Angle

SEMI MF1726 — Guide for Analysis of Crystallographic Perfection of Silicon Wafers

SEMI MF1727 — Detection of Oxidation Induced Defects in Polished Silicon Wafers

SEMI MF2074 — Guide for Measuring Diameter of Silicon and Other Semiconductor Wafers

3.2 ASTMスタンダード¹

E 122 — Standard Practice for Choice of Sample Size to Estimate the Average Quality of a Lot or Process

F 399 — Standard Test Method for Thickness of Heteroepitaxial or Polysilicon Layers²

3.3 ANSIスタンダード³

ANSI/ASQC Z1.4 — Sampling Procedures and Tables for Inspection by Attributes

3.4 ISOスタンダード⁴

ISO 14706 — Surface chemical analysis — Determination of surface elemental contamination on silicon wafers by total reflection X-ray fluorescence spectroscopy (TXRF)

¹ ASTM International, 100 Barr Harbor Drive, West Conshohocken, Pennsylvania 19428-2959, USA. Telephone: 610.832.9585; Fax: 610.832.9555; <http://www.astm.org> (国内連絡先) 日本規格協会 〒107-0052 東京都港区赤坂 4-1-24 03-3583-8003

² 本スタンダードは、2002年に撤回された。以前の版は、ASTMより入手することができる。

³ American Society for Quality Control, 611 East Wisconsin Avenue, Milwaukee, WI 53202 (国内連絡先) 日本規格協会 〒107-0052 東京都港区赤坂 4-1-24 03-3583-8003

⁴ International Organization for Standardization, ISO Central Secretariat, 1, rue de Varembe, Case postale 56, CH-1211 Geneva 20, Switzerland. Telephone: 41.22.749.01.11; Fax: 41.22.733.34.30; <http://www.iso.ch>

3.5 JEITAスタンダード⁵

JEITA EM-3603B — Standard for SOI Wafers and Metrology

3.6 JISスタンダード⁶

H 0609 — Test methods of crystalline defects in silicon by preferential etch techniques

注意：別途指示のない場合、引用されたすべての文書は最新の出版バージョンである。

4 用語

4.1 SOIウェーハに関連する用語を含むシリコン技術に関する頭字語、一般用語、およびシンボルはSEMI M59に記載され、定義されている。

5 発注情報

5.1 本仕様に従って提供される貼り合せSOIウェーハの発注には、以下の項目が含まれなければならない。

- 5.1.1 デバイス層としての基板の特性(直径, ドーパント, 方位, 抵抗率, Oiなど)。
- 5.1.2 ベースウェーハとしての基板の特性(直径, 厚さ, ドーパント, 面方位, 抵抗率など)。
- 5.1.3 埋め込み酸化膜の厚さ, および厚さの許容誤差。
- 5.1.4 トップシリコン層の厚さ, および厚さの許容誤差。
- 5.1.5 ワープ限度。
- 5.1.6 トップシリコン層OSFの欠陥限度。
- 5.1.7 トップシリコン層キャリアライフタイム限度。
- 5.1.8 埋め込み酸化膜の欠陥限度。
- 5.1.9 トップシリコン層とnon-SOI edge areaのエッジプロファイル。
- 5.1.10 トップシリコン層とベースシリコンとの間の面内回転方向のアライメント。
- 5.1.11 接合界面の位置。
- 5.1.12 テスト方法と測定方法(§ 8 および § 9を参照)。
- 5.1.13 ロット受入れ手順(§ 7を参照)。
- 5.1.14 証明(必要な場合)。
- 5.1.15 梱包とラベル(§ 10を参照)。

注 1: これらの項目を証明する検証テストの手順は、ユーザとサプライヤとの間で合意されている必要がある(§ 8 および § 9 参照)。

6 要求条件

6.1 表 1～5 に、ウェーハ全体, トップシリコン層, 埋め込み酸化膜(BOX), およびベースシリコン基板に関する仕様をすべて一覧表示する。

⁵ 電子情報技術産業協会 〒101-0062 東京都千代田区神田駿河台 3-11 三井住友海上駿河台別館ビル 3 階
電話: 03-3518-6434 FAX: 03-3295-8727 <http://www.jeita.or.jp>

⁶ Japanese Industrial Standards, Available through the Japanese Standards Association, 1-24, Akasaka 4-Chome, Minato-ku, Tokyo 107-8440, Japan. Telephone: 81.3.3583.8005; Fax: 81.3.3586.2014; <http://www.jsa.or.jp>

表 1 低電圧 (45~60 V) 電源デバイス用のシリコン・オン・インシュレーター (SOI) の仕様 (1)

パラメータ(単位)	値	参照スタンダードまたは測定手順	受け入れ
ウェーハ(全体)			
直径(mm)	125, 150, 200	SEMI MF2074	注 1
厚さ(μm)	(規則的シリコンウェーハの値)+(SOI 厚)+(Box 厚)	SEMI MF533, SEMI MF1530	注 1
厚さ変動(TTV)(μm)	注 3	SEMI MF1530	注 3
LTV(μm)	注 3	SEMI MF1530	注 3
ワープ(μm)	≤ 100 (注 2, 注 3, 注 6)	SEMI MF1390	注 3, またはウェーハメーカーによって保証される。
非 SOI エッジ領域(mm)	≤ 3 (注 3)	光学的測定方法	注 3, またはウェーハメーカーによって保証される。
エッジプロファイル/エッジプロファイル表面仕上げ	注 3	SEMI MF928	注 3, またはウェーハメーカーによって保証される。
トップシリコン層			
厚さ(μm)	2-12	注 4 (ASTM F399)	注 3, 注 5. 各ウェーハ上で測定しなければならない。
面方位	注 3	X 線回折 (SEMI MF26)	注 3, またはウェーハメーカーによって保証される。
抵抗率(ohm-cm)	注 3	SEMI MF43, SEMI MF84, SEMI MF1527	注 3, またはウェーハメーカーによって保証される。
導電性タイプ	注 3	SEMI MF42	注 3, またはウェーハメーカーによって保証される。
酸素濃度(/cm ³)	注 3	SEMI MF1188, SEMI MF1619	注 3, またはウェーハメーカーによって保証される。
炭素濃度(/cm ³)	注 3	SEMI MF1391	注 3, またはウェーハメーカーによって保証される。
表面清浄度: 金属汚染(/cm ²)	注 1, 注 3	AAS, ICP-MS, TXRF (ISO 14706), SIMS (SEMI MF1617)	注 1, 注 3
表面清浄度: パーティクル密度(ウェーハ)	注 1, 注 3	光散乱 X 線断層撮影法 (SEMI M53) (SEMI M34)	注 1, 注 3
表面粗さ(nm)	注 1, 注 3	AFM (SEMI M34)	注 1, 注 3
キャリアライフタイム(μ sec)	注 3	μ -PCD 方法 (SEMI MF1535)	注 3
トップシリコン層のベースウェーハとの結晶アラインメント(°)	注 3	X 線回折 (SEMI MF847)	注 3
表面の特長 (ヘイズ, スクラッチなど)	注 3	SEMI MF154, SEMI MF523, SEMI MF1726	各ウェーハごとに測定しなければならない。
OSF 密度(/cm ²)	注 3	光学的測定方法 (SEMI MF1727)	注 3, またはウェーハメーカーによって保証される。
埋め込み酸化膜 (BOX)			
厚さ(μm)	0.5-2	楕円偏光法 (SEMI MF576) または反射分光法 (SEMI M34)	許容誤差 ± 5%。注 3, またはウェーハメーカーによって保証される。
接合界面の位置	下側の表面 (注 3)	TEM	ウェーハメーカーによって証明される。

パラメータ(単位)	値	参照スタンダードまたは測定手順	受け入れ
ボイド密度 (/cm ²)	なし	走査形超音波 X 線断層撮影法, 光学的欠陥検査	注 3
酸化膜欠陥密度 (/cm ²)	注 3	コンデンサ上の I-V, Cu 装飾 (SEMI M34)	注 3
誘電破壊電圧 (V)	注 3	コンデンサ上の I-V	注 3
界面準位 (/cm ²)	注 3, 注 8	C-V 技術	注 3
固定電荷密度 (/cm ²)	注 3, 注 8	C-V 技術 (MF1153)	注 3
接合強度 (kg/cm ²)	注 3	引張り強度	注 3, またはウェーハメーカーによって保証される。
ベースシリコン基板			
結晶方位	注 3	SEMI MF26	注 3
抵抗率 (ohm-cm)	注 3	SEMI MF43, SEMI MF84, SEMI MF1527	注 3
導電性タイプ	注 3	SEMI MF42	注 3
基準軸方位 (オリフラ/ノッチ)	注 3	SEMI MF671, SEMI MF1152	注 3
接合面の清浄度金属 (/cm ²)	注 3	AAS, ICP-MS, XRF (ISO 14706), SIMS (SEMI MF1617)	注 3
裏面仕上げ	注 3	光学的測定方法	注 3

表 2 低電圧 (45~60 V) 電源デバイス用のシリコン・オン・インシュレーター (SOI) の仕様 (1)

パラメータ(単位)	値	参照スタンダードまたは測定手順	受け入れ
ウェーハ(全体)			
直径 (mm)	125, 150, 200	SEMI MF2074	注 1
厚さ (μm)	注 1	SEMI MF533, SEMI MF1530	注 1
厚さ変動 (TTV) (μm)	注 3	SEMI MF1530	注 3
LTV (μm)	注 3	SEMI MF1530	注 3
ワープ (μm)	≤50 (注 2, 注 3, 注 6)	SEMI MF1390	注 3, またはウェーハメーカーによって保証される。
非 SOI エッジ領域 (mm)	≤3 (注 3)	光学的測定方法	注 3, またはウェーハメーカーによって保証される。
エッジプロファイル/エッジプロファイル表面仕上げ	注 3	SEMI MF928	注 3, またはウェーハメーカーによって保証される。
トップシリコン層			
厚さ (μm)	0.1~0.5	注 4	注 3, 注 5. 各ウェーハ上で測定しなければならない。
面方位	注 3	X 線回折 (SEMI MF26)	注 3, またはウェーハメーカーによって保証される。
抵抗率 (ohm-cm)	注 3	SEMI MF43, SEMI MF84, SEMI MF1527	注 3, またはウェーハメーカーによって保証される。
導電性タイプ	注 3	SEMI MF42	注 3, またはウェーハメーカーによって保証される。

パラメータ(単位)	値	参照スタンダードまたは測定手順	受け入れ
酸素濃度 (/cm ³)	注 3	SEMI MF1188, SEMI MF1619	注 3, またはウェーハメーカーによって保証される。
炭素濃度 (/cm ³)	注 3	SEMI MF1391	注 3, またはウェーハメーカーによって保証される。
表面清浄度: 金属汚染 (/cm ²)	注 1, 注 3	AAS, ICP-MS, TXRF (ISO 14706), SIMS (SEMI MF1617)	注 1, 注 3
表面清浄度: パーティクル密度 (/ウェーハ)	注 1, 注 3	光散乱 X 線断層撮影法 (SEMI M53) (SEMI M34)	注 1, 注 3
表面粗さ (nm)	注 1, 注 3	AFM (SEMI M34)	注 1, 注 3
キャリアライフタイム (μ sec)	注 3	μ -PCD 方法 (SEMI MF1535)	注 3
トップシリコン層のベースウェーハとの結晶アラインメント (°)	注 3	X 線回折 (F847-94)	注 3
表面の特長 (ヘイズ, スクラッチなど)	なし	SEMI MF154, SEMI MF523, SEMI MF1726 (SEMI M34)	各ウェーハごとに測定しなければならない。
埋め込み酸化膜 (BOX)			
厚さ (μ m)	0.4~1.0	楕円偏光法 (SEMI MF576) または反射分光法 (SEMI M34)	許容誤差 $\pm 5\%$ 。注 3, またはウェーハメーカーによって保証される。
接合界面の位置	下側の表面 (注 3)	TEM	ウェーハメーカーによって証明される。
ボイド密度 (/cm ²)	なし	走査形超音波 X 線断層撮影法, 光学的欠陥検査	注 3
酸化膜欠陥密度 (/cm ²)	注 3	コンデンサ上の I-V, Cu 装飾 (SEMI M34)	注 3
誘電破壊電圧 (V)	注 3	コンデンサ上の I-V	注 3
界面準位 (/cm ²)	注 3, 注 8	C-V 技術	注 3
固定電荷密度 (/cm ²)	注 3, 注 8	C-V 技術 (SEMI MF1153)	注 3
接合強度 (kg/cm ²)	注 3	引張り強度	注 3, またはウェーハメーカーによって保証される。
ベースシリコン基板			
結晶方位	注 3	SEMI MF26	注 3
抵抗率 (ohm-cm)	注 3	SEMI MF43, SEMI MF84, SEMI MF1527	注 3
導電性タイプ	注 3	SEMI MF42	注 3
基準軸方位 (オリフラ/ノッチ)	注 3	SEMI MF671, SEMI MF1152	注 3
接合面の清浄度 金属 (/cm ²)	注 3	AAS, ICP-MS, TXRF (ISO 14706), SIMS (SEMI MF1617)	注 3
裏面仕上げ	注 3	光学的測定方法	注 3